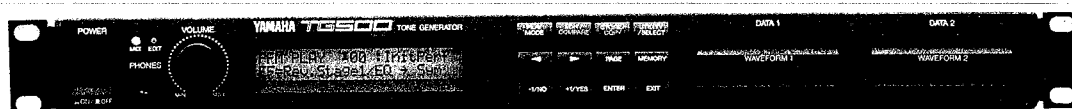


TC500

SERVICE MANUAL



SPECIFICATIONS (総合仕様).....	2
PANEL LAYOUT (パネルレイアウト).....	4
CIRCUIT BOARD LAYOUT (ユニットレイアウト).....	6
BLOCK DIAGRAM (ブロックダイアグラム).....	8
DISASSEMBLY PROCEDURE (分解手順).....	10
LSI PIN DESCRIPTION (LSI 端子機能表).....	15
IC BLOCK DIAGRAM (ICブロック図).....	19
CIRCUIT BOARDS (シート基板図).....	20
TEST PROGRAM (テストプログラム).....	28/40
ERROR MESSAGES (エラーメッセージ).....	53/55
MIDI DATA FORMAT (MIDI データフォーマット).....	57
MIDI IMPLEMENTATION CHART.....	75
PARTS LIST	

IMPORTANT NOTICE

This manual has been provided for the use of authorized Yamaha Retailers and their service personnel. It has been assumed that basic service procedures inherent to the industry, and more specifically Yamaha Products, are already known and understood by the users, and have therefore not been restated.

WARNING: Failure to follow appropriate service and safety procedures when servicing this product may result in personal injury, destruction of expensive components and failure of the product to perform as specified. For these reasons, we advise all Yamaha product owners that all service required should be performed by an authorized Yamaha Retailer or the appointed service representative.

IMPORTANT: The presentation or sale of this manual to any individual or firm does not constitute authorization, certification, recognition of any applicable technical capabilities, or establish a principle-agent relationship of any form.

The data provided is believed to be accurate and applicable to the unit(s) indicated on the cover. The research, engineering, and service departments of Yamaha are continually striving to improve Yamaha products. Modifications are, therefore, inevitable and changes in specification are subject to change without notice or obligation to retrofit. Should any discrepancy appear to exist, please contact the distributor's Service Division.

WARNING: Static discharges can destroy expensive components. Discharge any static electricity your body may have accumulated by grounding yourself to the ground buss in the unit (heavy gauge black wires connect to this buss).

IMPORTANT: Turn the unit OFF during disassembly and parts replacement. Recheck all work before you apply power to the unit.

This product uses a lithium battery for memory back-up.

WARNING: Lithium batteries are dangerous because they can be exploded by improper handling. Observe the following precautions when handling or replacing lithium batteries.

- Leave lithium battery replacement to qualified service personnel.
- Always replace with batteries of the same type.
- When installing on the PC board, solder using the connection terminals provided on the battery cells. Never solder directly to the cells. Perform the soldering as quickly as possible.
- Never reverse the battery polarities when installing.
- Do not short the batteries.
- Do not attempt to recharge these batteries.
- Do not disassemble the batteries.
- Never heat batteries or throw them into fire.

ADVARSEL!

Lithiumbatteri. Eksplosionsfare.

Udskiftning må kun foretages af en sagkyndig, og som beskrevet i servicemanualen.

WARNING: CHEMICAL CONTENT NOTICE!

The solder used in the production of this product contains LEAD. In addition, other electrical/electronic and/or plastic (where applicable) components may also contain traces of chemicals found by the California Health and Welfare Agency (and possibly other entities) to cause cancer and/or birth defects or other reproductive harm.

DO NOT PLACE SOLDER, ELECTRICAL/ELECTRONIC OR PLASTIC COMPONENTS IN YOUR MOUTH FOR ANY REASON WHAT SO EVER!

Avoid prolonged, unprotected contact between solder and your skin! When soldering, do not inhale solder fumes or expose eyes to solder/flux vapor!

If you come in contact with solder or components located inside the enclosure of this product, wash your hands before handling food.

SPECIFICATIONS

Tone Generator Systems	AWM2 (2nd-generation Advanced Wave Memory), 64-note polyphony
Internal Memory	Wave ROM: 8 megabytes Wave RAM: Expandable to 1 megabyte (optional SYEMB06 × 2) Preset ROM: 256 voices, 128 Performance combinations Internal RAM: 128 voices, 64 performance combinations, 16 multis
External Memory	Data slot × 2, Wave slot × 2 (optional MCD64 memory card for voice data)
Effects	90 types (dual DSP units)
Displays	Backlit 24-character × 2-line LCD, 2 LEDs
Controllers	Volume control
Panel Switches	12: play mode, edit/compare, data entry × 2, cursor × 2, page enter, exit, store/copy, utility/select, memory
Connectors	Headphones, Audio output (Output L/Mono&R + 4 individual), MIDI in, MIDI out, MIDI thru
Power Requirements	US & Canadian models: 120 V, 15W General model: 220 ... 240 V, 15W
Dimensions (W × D × H)	440 × 350 × 45 mm (17-3/8" × 13-3/4" × 1-3/4")
Weight	4.4 kg (9 lbs 11 oz)
Optional Accessories	MCD64 memory card SYEMB06 0.5 megabyte expansion memory board

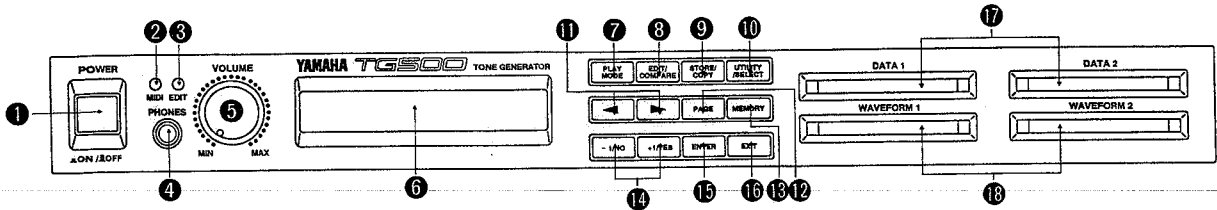
総合仕様

機能	
音源	音源方式 : AWM2 音源 16 ビットリニア波形、サンプリング周波数24/32/48KHz
最大同時発音数	ボイスプレイモード : 32 パフォーマンスプレイモード : 64 マルチモード : 64
発音形式	後着優先、DVA
エフェクター	マルチエフェクターを2つ搭載 (シリアルまたはパラレル接続) パラメーターをリアルタイムにコントロール可能
その他	Voice Full Edit 可能 Quick Edit付き ポリフォニックアフタータッチ受信 サンプルダンプ送受信可能 (SYEMB06 装着時)
内部構成	
内蔵RAM, ROM	内部 RAM : Performance=64 Voice=126 Drums=2 Multi=16 内部 ROM : Performance=128 Voice=252 Drums=4 内部 Wave ROM : 8Mbytes (4MWord) 内部 Wave RAM : オプションの増設メモリーボードを装着することにより 512Kbytes(1枚) または 1M byte (2枚) の実装が可能
カード	RAMカード×2 (MCD64) Waveform ROMカード×2
操作子	
スイッチ類	PLAY MODE : 1 EDIT/COMPARE : 1 STORE/COPY : 1 UTILITY/SELECT : 1 カーソル移動用 : 2 (◀、▶) PAGE : 1 MEMORY : 1 DATA ENTRY : 2 (+1/YES、-1/NO) ENTER : 1 EXIT : 1
ボリューム	ボリュームコントローラー :1

ディスプレイ	
LCD	24文字× 2行 (バックライト付)
LED	計2個 (赤)
接続端子	
	Phones Output : L/MONO, R INDV. Output : 1, 2, 3, 4 MIDI : IN, OUT, THRU
出力レベル	
	Output : +2 dBm (10KΩ) Head Phones : +10 dBm (150Ω)
電源電圧、消費電力 (国内)	
	電源電圧 : 100V 消費電力 : 13W
寸法、重量	
	寸法 : 480(W) × 350(D) × 45(H) (mm) 重量 : 4.4 kg
付属品	
	取扱説明書 (スタートガイド、オーナーズマニュアル、クイックガイド) MIDIケーブル (1m×1) 保証書

■ PANEL LAYOUT (パネルレイアウト)

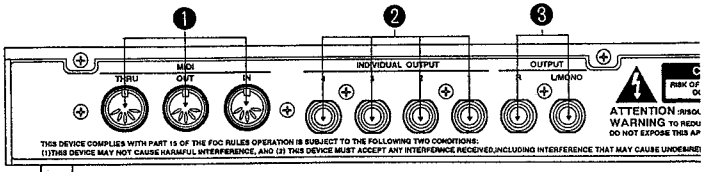
● Front Panel (フロントパネル)



- ① [POWER] switch
- ② MIDI indicator
- ③ EDIT indicator
- ④ PHONES jack
- ⑤ VOLUME control
- ⑥ Liquid crystal display panel (LCD)
- ⑦ [PLAY MODE] key
- ⑧ [EDIT/COMPARE] key
- ⑨ [STORE/COPY] key
- ⑩ [UTILITY/SELECT] key
- ⑪ [◀] and [▶] keys
- ⑫ [PAGE] key
- ⑬ [MEMORY] key
- ⑭ [-1/NO] and [+1/YES] keys
- ⑮ [ENTER] key
- ⑯ [EXIT] key
- ⑰ DATA 1, DATA 2 card slots
- ⑱ WAVEFORM 1, WAVEFORM 2 card slots

- ① [POWER] (パワー) スイッチ
- ② MIDIランプ
- ③ EDITランプ
- ④ ヘッドフォン端子 (PHONES)
- ⑤ VOLUME (ボリューム)
- ⑥ LCDパネル
- ⑦ [PLAY MODE] (プレイモード) ボタン
- ⑧ [EDIT/COMPARE] (エディット/コンペア) ボタン
- ⑨ [STORE/COPY] (ストア/コピー) ボタン
- ⑩ [UTILITY/SELECT] (ユーティリティ/セレクト) ボタン
- ⑪ [◀] [▶] ボタン
- ⑫ [PAGE] (ページ) ボタン
- ⑬ [MEMORY] (メモリー) ボタン
- ⑭ [-1/NO] [+1/YES] ボタン
- ⑮ [ENTER] (エンター) ボタン
- ⑯ [EXIT] (イグジット) ボタン
- ⑰ DATA 1, DATA 2 (データ1、2) スロット
- ⑱ WAVEFORM 1, WAVEFORM 2 (ウェーブフォーム1、2) スロット

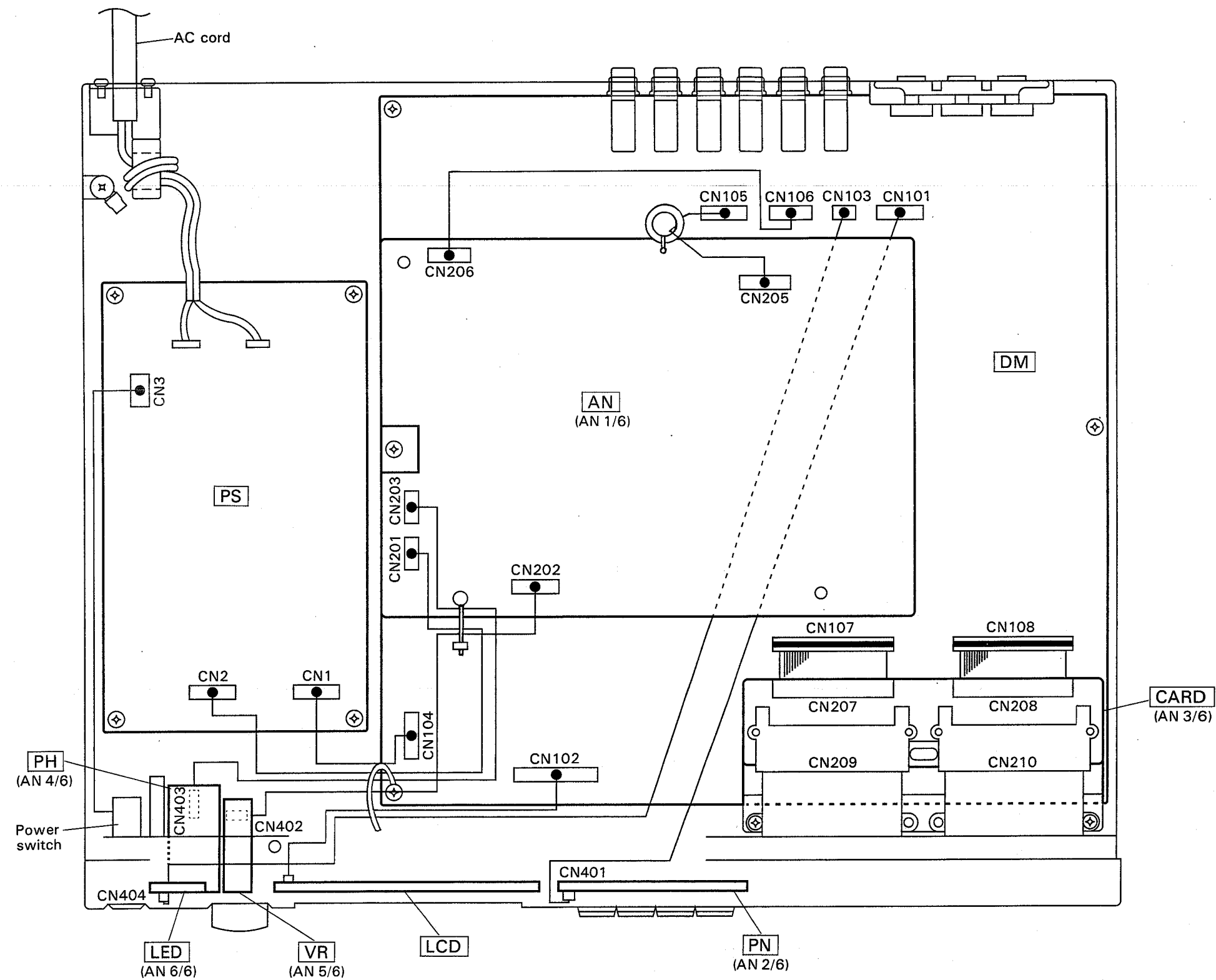
● Rear Panel (リアパネル)



- ① MIDI IN, OUT and THRU connectors
- ② INDIVIDUAL OUTPUT 1, 2, 3, & 4 jacks
- ③ OUTPUT L/MONO and OUTPUT R jacks

- ①MIDI (IN, OUT, THRU) 端子
- ②INDIVIDUAL OUTPUT 1~4 (インディビジュアルアウトプット) 端子
- ③OUTPUT (L/MONO, R) (アウトプット) 端子

■ CIRCUIT BOARD LAYOUT (ユニットレイアウト)



■ DISASSEMBLY PROCEDURE (分解手順)

1. Front Panel Assembly Removal

- 1-1. Remove the three (3) screws marked (310) and the three (3) screws marked (280), then the front panel assembly can be removed. (Fig. 1)

2. Top Cover Assembly Removal

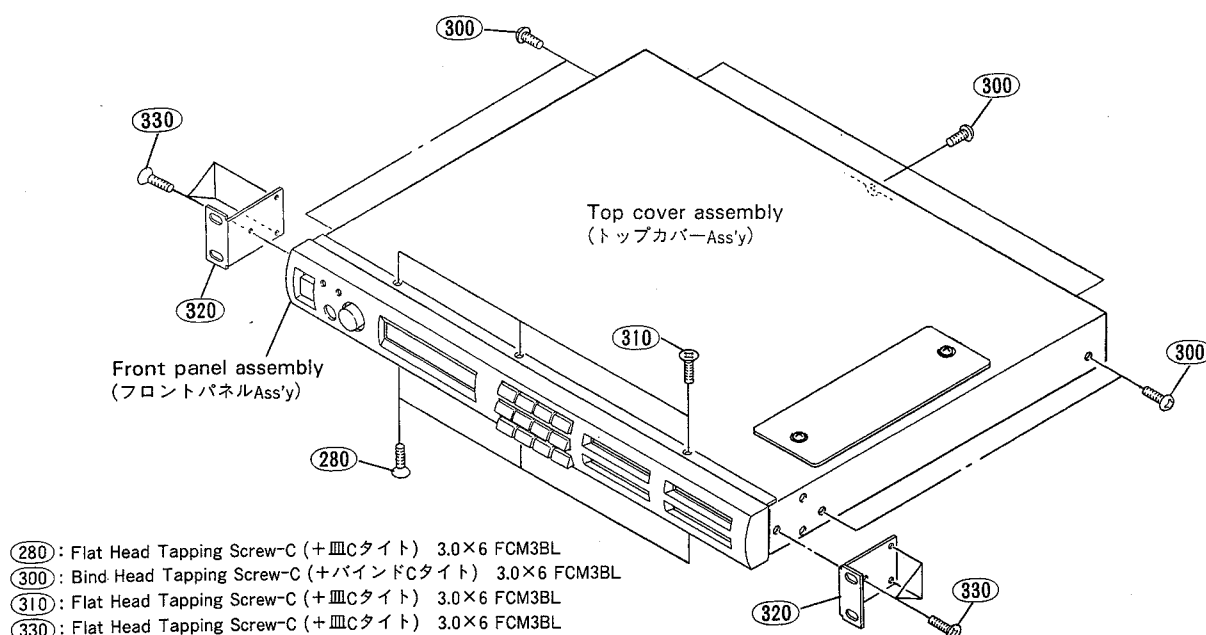
- 2-1. Remove the front panel assembly. (see procedure 1)
 2-2. Remove the six (6) screws marked (330), then remove the right and left side angle brackets marked (320). (Fig. 1)
 2-3. Remove the seven (7) screws marked (300), then the top cover assembly can be removed. (Fig. 1)

1. フロントパネルAss'yの外し方

- 1-1 (310) のネジ 3 本と (280) のネジ 3 本を外し、フロントパネルAss'yを外します。(図 1)

2. トップカバーAss'yの外し方

- 2-1 フロントパネルAss'yを外します。(1項参照)
 2-2 (330) のネジを、左右それぞれ 3 本ずつ外して (320) のサイドアングル 2 個を外します。(図 1)
 2-3 (300) のネジ 7 本を外し、トップカバーAss'yを外します。(図 1)



(Fig. 1)

3. AN Circuit Board Removal (AN 1/6)

- 3-1. Remove the front panel assembly. (see procedure 1)
 3-2. Remove the top cover assembly. (see procedure 2)
 3-3. Remove the AN circuit board from the four (4) spacers marked (20). (Fig. 2)

3. ANシートの外し方

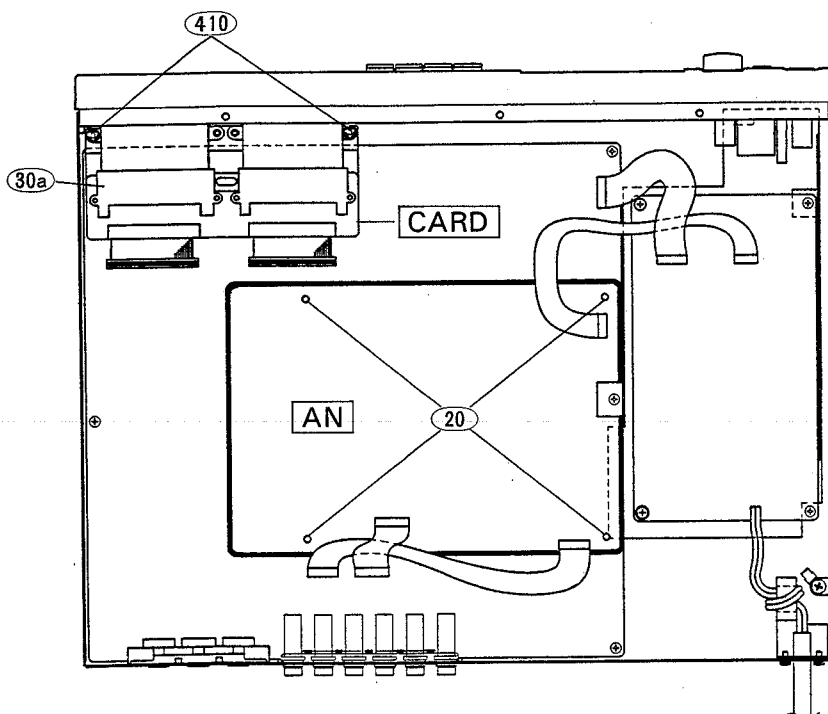
- 3-1 フロントパネルAss'yを外します。(1項参照)
 3-2 トップカバーAss'yを外します。(2項参照)
 3-3 (20) のスペーサー 4 ケ所より、ANシートを外します。(図 2)

4. CARD Circuit Board Removal (AN 3/3)

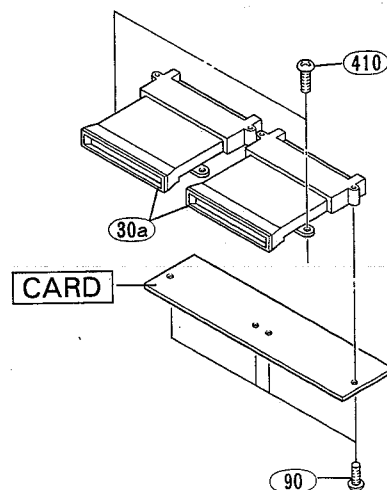
- 4-1. Remove the front panel assembly. (see procedure 1)
 4-2. Remove the top cover assembly. (see procedure 2)
 4-3. Remove the two (2) screws marked (410), then remove the CARD circuit board with the card guides. (Fig. 2)
 4-4. Remove the four (4) screws marked (90), then remove the two (2) card guide-T marked (30a) from the CARD circuit board. (Fig. 2 and Fig. 3)

4. CARDシートの外し方

- 4-1 フロントパネルAss'yを外します。(1項参照)
 4-2 トップカバーAss'yを外します。(2項参照)
 4-3 (410) のネジ 2 本を外し、(30a) のカードガイドTと共にCARDシートを外します。(図 2)
 4-4 (90) のネジ 4 本を外し、(30a) のカードガイドT 2 個をCARDシートから外します。(図 2、図 3)



(Fig. 2)



(Fig. 3)

(410) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL

(90) : Bind Head Tapping Screw-P (+バインドPタイト) 3.0×6 FCM3BL

5. DM Circuit Board Removal

- 5-1. Remove the front panel assembly. (see procedure 1)
- 5-2. Remove the top cover assembly. (see procedure 2)
- 5-3. Remove the AN circuit board. (see procedure 3)
- 5-4. Remove the CARD circuit board. (see procedure 4)
- 5-5. Remove the two (2) screws marked (60), then remove the angle bracket marked (50). (Fig. 4)
- 5-6. Remove the two (2) screws marked (130), the three (3) screws marked (110), the two (2) screws marked (120) and the four (4) screws marked (140), then remove the DM circuit board with the card guides. (Fig. 4 and Fig. 5)
- 5-7. Remove the four (4) screws marked (40), then remove the two (2) card guide-B marked (80) from the DM circuit board. (Fig. 6)

6. PS Circuit Board Removal

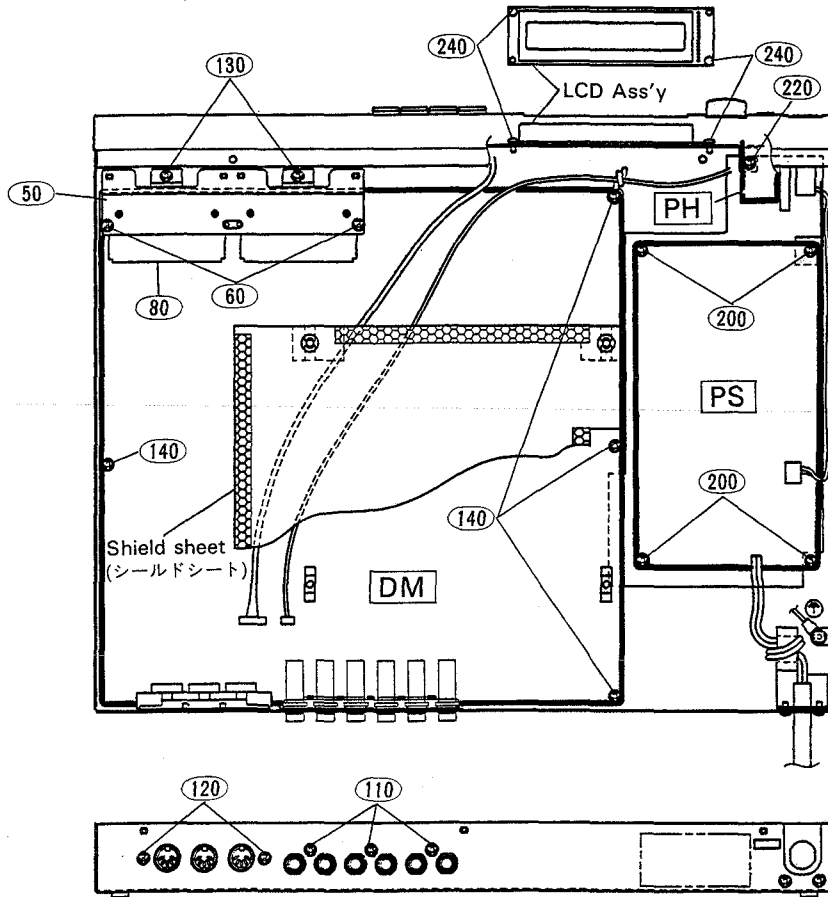
- 6-1. Remove the front panel assembly. (see procedure 1)
- 6-2. Remove the top cover assembly. (see procedure 2)
- 6-3. Remove the four (4) screws marked (200), then the PS circuit board can be removed. (Fig. 4)

5. DMシートの外し方

- 5-1 フロントパネルAss'yを外します。(1項参照)
- 5-2 トップカバーAss'yを外します。(2項参照)
- 5-3 ANシートを外します。(3項参照)
- 5-4 CARDシートを外します。(4項参照)
- 5-5 (60) のネジ2本を外し、(50) のカードアングルを外します。(図4)
- 5-6 (130) のネジ2本と(110) のネジ3本と(120) のネジ2本と(140) のネジ4本を外し、(80) のカードガイドBと共にDMシートを外します。(図4、図5)
- 5-7 (40) のネジ4本を外し、DMシートより(80) のカードガイドB2個を外します。(図6)

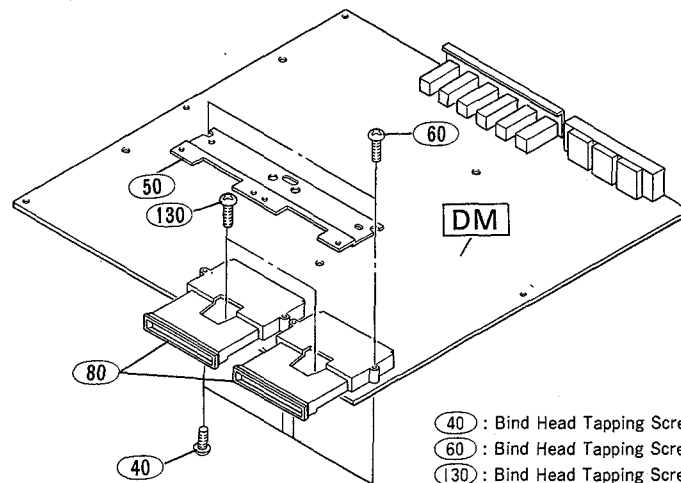
6. PSシートの外し方

- 6-1 フロントパネルAss'yを外します。(1項参照)
- 6-2 トップカバーAss'yを外します。(2項参照)
- 6-3 (200) のネジ4本を外し、PSシートを外します。(図4)



(Fig. 4)

- (60) : Bind Head Tapping Screw-P (+バインドPタイト) 3.0×6 FCM3BL
- (110) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL
- (120) : Bind Head Tapping Screw-P (+バインドPタイト) 3.0×6 FCM3BL
- (130) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL
- (140) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL
- (200) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL
- (220) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL



(Fig. 5)

- (40) : Bind Head Tapping Screw-P (+バインドPタイト) 3.0×6 FCM3BL
- (60) : Bind Head Tapping Screw-P (+バインドPタイト) 3.0×6 FCM3BL
- (130) : Bind Head Tapping Screw-C (+バインドCタイト) 3.0×6 FCM3BL

7. PH Circuit Board Removal

- 7-1. Remove the front panel assembly. (see procedure 1)
- 7-2. Remove the top cover assembly. (see procedure 2)
- 7-3. Remove the screw marked (220), then the PH circuit board can be removed. (Fig. 4)

8. LCD Assembly Removal

- 8-1. Remove the front panel assembly. (see procedure 1)
- 8-2. Remove the top cover assembly. (see procedure 2)
- 8-3. Remove the two (2) plastic rivets marked (240), then the LCD assembly can be removed. (Fig. 4)

9. PN Circuit Board Removal

- 9-1. Remove the front panel assembly. (see procedure 1)
- 9-2. Remove the top cover assembly. (see procedure 2)
- 9-3. Remove the four (4) screws marked (100), then the PN circuit board can be removed. (Fig. 7 and Fig. 8)
- 9-4. Pull the twelve (12) knobs off the PN circuit board. (Fig. 6)

10. VR Circuit Board Removal

- 10-1. Remove the front panel assembly. (see procedure 1)
- 10-2. Remove the top cover assembly. (see procedure 2)
- 10-3. Pull the knob marked (80) off. (Fig. 6)
- 10-4. Remove the two (2) screws marked (70), then the VR circuit board can be removed. (Fig. 6 and Fig. 7)
- 10-5. Loosen the hexagonal nut marked (A) and then remove the holder marked (60b) from the VR circuit board. (Fig. 6 and Fig. 7)

11. LED Circuit Board Removal

- 11-1. Remove the front panel assembly. (see procedure 1)
- 11-2. Remove the top cover assembly. (see procedure 2)
- 11-3. Remove the screw marked (50), then the LED circuit board can be removed. (Fig. 6 and Fig. 7)

12. Power Switch Removal

- 12-1. Remove the front panel assembly. (see procedure 1)
- 12-2. Remove the top cover assembly. (see procedure 2)
- 12-3. Remove the two (2) screws marked (30b), then the power switch can be removed. (Fig. 6 and Fig. 7)

7. PHシートの外し方

- 7-1 フロントパネルAss'yを外します。(1項参照)
- 7-2 トップカバーAss'yを外します。(2項参照)
- 7-3 (220) のネジ1本を外し、PHシートを外します。(図4)

8. LCD Ass'yの外し方

- 8-1 フロントパネルAss'yを外します。(1項参照)
- 8-2 トップカバーAss'yを外します。(2項参照)
- 8-3 (240) のプラスチックリベット2個を外し、LCD Ass'yを外します。(図4)

9. PNシートの外し方

- 9-1 フロントパネルAss'yを外します。(1項参照)
- 9-2 トップカバーAss'yを外します。(2項参照)
- 9-3 (100) のネジ4本を外し、PNシートを外します。(図6、図7)
- 9-4 PNシートからスイッチツマミ12個を外します。(図6)

10. VRシートの外し方

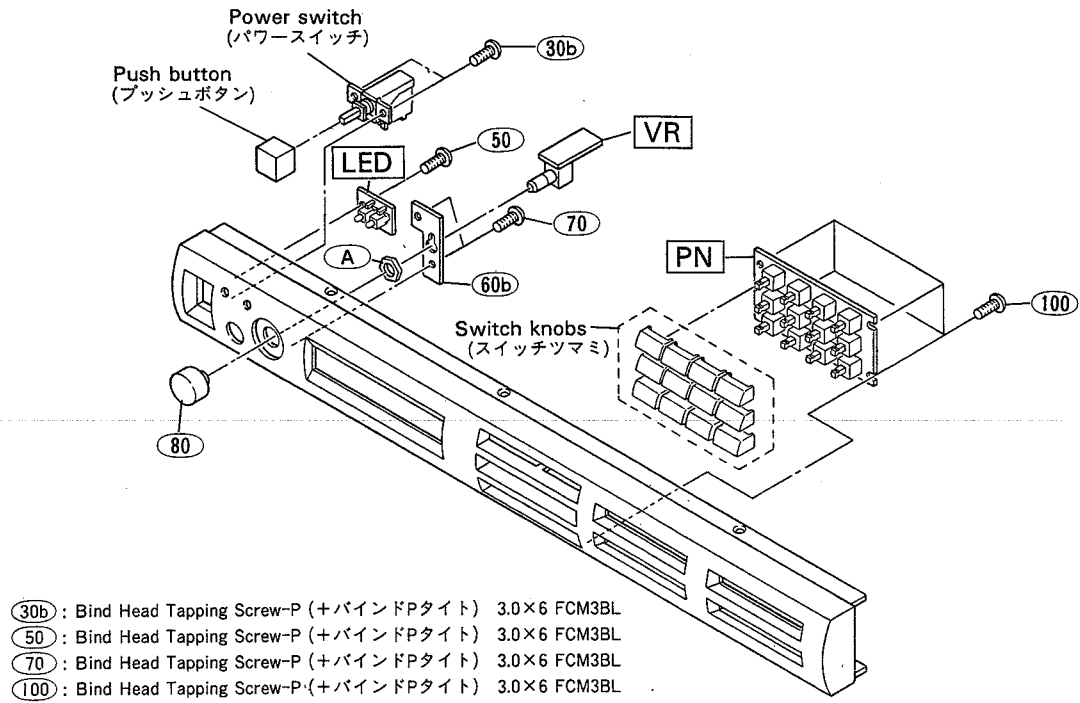
- 10-1 フロントパネルAss'yを外します。(1項参照)
- 10-2 トップカバーAss'yを外します。(2項参照)
- 10-3 (80) のボリュームツマミを外します。(図6)
- 10-4 (70) のネジ2本を外し、VRシートを外します。(図6、図7)
- 10-5 (A) の六角ナット1個を緩め、VRシートから (60b) のVRアングルを外します。(図6、図7)

11. LEDシートの外し方

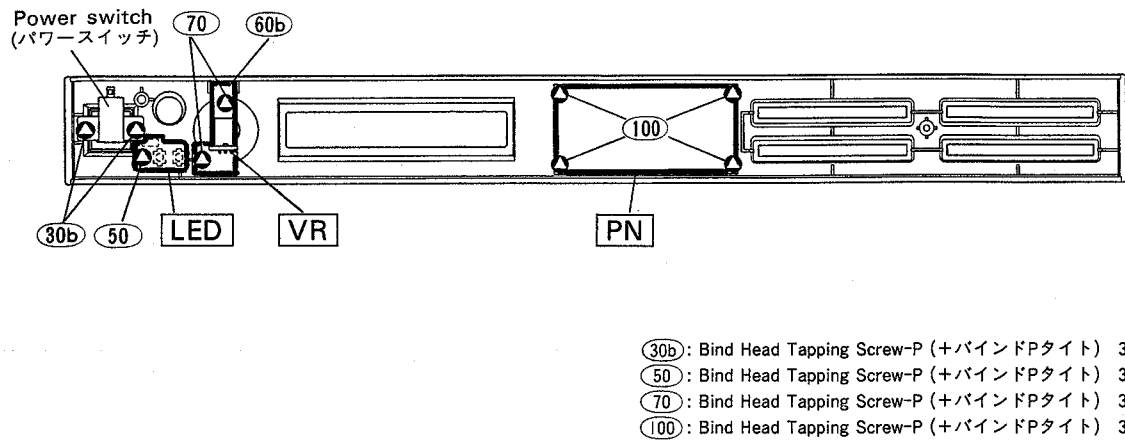
- 11-1 フロントパネルAss'yを外します。(1項参照)
- 11-2 トップカバーAss'yを外します。(2項参照)
- 11-3 (50) のネジ1本を外し、LEDシートを外します。(図6、図7)

12. パワースイッチの外し方

- 12-1 フロントパネルAss'yを外します。(1項参照)
- 12-2 トップカバーAss'yを外します。(2項参照)
- 12-3 (30b) のネジ2本を外し、パワースイッチを外します。(図6、図7)



(Fig. 6)



(Fig. 7)

LSI PIN DESCRIPTION (LSI 端子機能表)

• HD6475328CP12 (XJ258A00) CPU <H8/532>

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	XTAL	I	Clock	43	A8	O	Address bus
2	Vss	I	Ground	44	A9	O	
3	ϕ	O	System clock	45	A10	O	
4	E	O	Enable	46	A11	O	
5	P12	O	(Bus acknowledge)	47	A12	O	
6	P13	I	(Bus request)	48	A13	O	
7	WAIT	I	Wait	49	A14	O	
8	P15	I	Interrupt request 0	50	A15	O	
9	P16	I	Interrupt request 1	51	A16	O	
10	P17	O	8-bit timer output	52	A17	O	
11	AS	O	Address strobe	53	A18	O	Power supply
12	R/W	O	Read/Write	54	A19	O	
13	DS	O	Data strobe	55	Vcc	I/O	
14	RD	O	Read control	56	P70	I/O	
15	WR	O	Write control	57	P71	I/O	
16	Vcc	I/O	Power supply	58	P72	I/O	
17	MD0	I	Mode control	59	P73	I/O	
18	MD1	I		60	P74	I/O	
19	MD2	I		61	P75	I/O	
20	STBY	I	Standby	62	P76	I/O	
21	RES	I	Reset	63	P77	I/O	
22	NMI	I	Non-maskable interrupt	64	Vss	I	Ground
23	NC	I		65	AVss	I	
24	Vss	I	Ground	66	AN0	I	Port 8
25	D0	I/O	Data bus	67	AN1	I	
26	D1	I/O		68	AN2	I	
27	D2	I/O		69	AN3	I	
28	D3	I/O		70	AN4	I	
29	D4	I/O		71	AN5	I	
30	D5	I/O		72	AN6	I	
31	D6	I/O		73	AN7	I	
32	D7	I/O		74	AVcc	I	Analog power supply
33	A0	O	Address bus	75	P90	I/O	
34	A1	O		76	P91	I/O	
35	A2	O		77	P92	I/O	
36	A3	O		78	P93	I/O	
37	A4	O		79	P94	I/O	
38	A5	O		80	TXD	I/O	
39	A6	O		81	RXD	I	
40	A7	O		82	P97	I/O	
41	Vss	I	Ground	83	Vss	I	Ground
42	Vss	I		84	EXTAL	I	

• YM3029 (XF237A00) AFD0 (Floating Point Converter)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	DVDD	I	Digital power supply (+5V)	15	SHA	I	Sample and hold input (Channel A)
2	LE	O	Latch enable	16	EXG	I	Exponent ground
3	DAB	O	Channel A/B data output	17	EXG	I	
4	SYW	I	Sync pulse	18	EXI	I	Exponent input
5	CLK	I	Clock	19	EXO	O	Exponent output
6	ϕ 1	O	Clock for DAC	20	AVSS	I	Analog power supply (-5V)
7	DGND	I	Digital ground	21	AVDD	I	Analog power supply (+5V)
8	AVDD	I	Analog power supply (+5V)	22	S11	I	Serial data input 1 (Channel A)
9	AVSS	I	Analog power supply (-5V)	23	VLA0	I	Volume level select (Channel A)
10	SHB	I	Sample and hold input (Channel B)	24	VLA1	I	
11	CH4	O	Output (Channel 4)	25	S12	I	Serial data input 2 (Channel B)
12	CH3	O	Output (Channel 3)	26	VLB0	I	Volume level select (Channel B)
13	CH2	O	Output (Channel 2)	27	VLB1	I	
14	CH1	O	Output (Channel 1)	28	4/2	I	Channel number select (4 or 2-channel)

• HD6473258P12 (XL550A00) CPU <H8/325>

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	P60	I/O	Port 6	33	BUSY		Busy
2	P61	I/O		34	IOS		
3	P62	I/O		35	AS	0	Address strobe
4	P63	I/O		36	WR	0	Write
5	P64	I/O		37	RD	0	Read
6	P65	I/O		38	WAIT	1	Wait
7	P66	I/O		39	Vcc		Ground
8	RES	1	Reset	40	A15	0	Address bus (Power supply)
9	XTAL		Clock	41	A14	0	
10	EXTAL			42	A13	0	
11	MD1	1	Mode select	43	A12	0	
12	MD0	1		44	A11	0	
13	NM1	1	Non-maskable interrupt request	45	A10	0	
14	Vcc		Power supply	46	A9	0	
15	STBY	1	Stand-by mode signal	47	A8	0	
16	Vss		Ground	48	Vcc		Address bus (Power supply)
17	P40	I/O	Port 4	49	A7	0	
18	P41	I/O		50	A6	0	
19	P42	I/O		51	A5	0	
20	P43	I/O		52	A4	0	
21	P44	I/O		53	A3	0	
22	P45	I/O		54	A2	0	
23	P46	I/O	Port 5	55	A1	0	Data bus
24	P47	I/O		56	A0	0	
25	P50	I/O		57	D0	I/O	
26	P51	I/O		58	D1	I/O	
27	P52	I/O		59	D2	I/O	
28	P53	I/O		60	D3	I/O	
29	P54	I/O		61	D4	I/O	
30	P55	I/O	Port 7	62	D5	I/O	
31	P70	I/O		63	D6	I/O	
32	P71	I/O		64	D7	I/O	

• YSS208 (X1816A00) DSPN (Digital Signal Processor)

PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	D9	I/O	External RAM data bus	33	A8	0	External RAM address bus
2	D8	I/O		34	A7	0	
3	D7	I/O		35	A6	0	
4	D6	I/O		36	A5	0	
5	D5	I/O		37	A4	0	
6	D4	I/O		38	A3	0	
7	D3	I/O		39	A2	0	
8	D2	I/O	Ground	40	A1	0	Ground
9	D1	I/O		41	A0	0	
10	Vss		Data input	42	Vss		Test K
11	D0	I/O		43	TSTR	1	
12	SI1	1	Data output	44	TST1	1	Test 1
13	SI0	1		45	CLKM	0	1/2 clock
14	SO1	0	ACIA synch. mode	46	SYW	1	Synch. signal input
15	SO0	0		47	CLK	1	Clock
16	XMD	1	ACIA clock	48	CE	0	External RAM chip enable
17	XCLK	1	Timer output	49	IC	1	Initial clear
18	TO	0	CDI reset	50	MDTST4	0	MOD data test
19	CRS	1	Command output	51	MDTST3	0	
20	CDO	0	Command input	52	MDTST2	0	
21	CDI	1	Timer 1	53	MDTST1	0	Wave add data input
22	TIM1	0	Output enable	54	MDSI1	1	
23	OE	1	Read/write	55	MDSI0	1	Wave data output
24	R/W	0	Power supply	56	MDSO1	0	
25	A15	0		57	MDSO0	0	Power supply
26	Vdd			58	Vdd		
27	A14	0	External RAM address bus	59	D15	I/O	External RAM data bus
28	A13	0		60	D14	I/O	
29	A12	0		61	D13	I/O	
30	A11	0		62	D12	I/O	
31	A10	0		63	D11	I/O	
32	A9	0		64	D10	I/O	

• YMW266-F (XK817A00) M3B (AWM Tone Generator & Digital Filter)

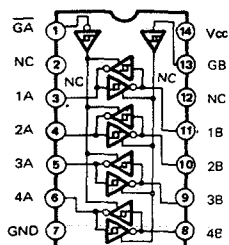
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	INDV0	O	Individual output 0 (even channels)	65	WA8	O	Wave memory address bus
2	INDV1	O	Individual output 1 (odd channels)	66	WA9	O	
3	OPZ	I	MELIN input select (OPZ, PAN)	67	WA10	O	
4	DIOU0	O	Stereo output (L & R)	68	WA11	O	
5	DIOU1	O	Assignable output (ch.0 & ch.4)	69	WA12	O	
6	DIOU2	O	Assignable output (ch.1 & ch.5)	70	WA13	O	
7	DIOU3	O	Assignable output (ch.2 & ch.6)	71	WA14	O	
8	DIOU4	O	Assignable output (ch.3 & ch.7)	72	NC		
9	MELIN	I	MEL formatted signal input	73	WA15	O	
10	LSB/MSB	I	Individual output mode select (⊕ MSB first, ⊙ LSB first)	74	WA16	O	
11	TTPAD0	I/O	Power supply	75	WA17	O	CPU address bus
12	TTPAD1	I/O		76	WA18	O	
13	V _{DD}			77	WA19	O	
14	TTPAD2	I/O		78	WA20	O	
15	TTPAD3	I/O		79	WA21	O	
16	TTPAD4	I/O	Test pin	80	WA22	O	
17	TTPAD5	I/O		81	WA23	O	
18	NC			82	V _{DD}	I	
19	TTPAD6	I/O		83	A0	I	
20	TTPAD7	I/O		84	A1	I	
21	NC		Individual input 0 (even channels) Individual input 1 (odd channels)	85	A2	I	CPU data bus
22	TTPAD8	I/O		86	A3	I	
23	TTPAD9	I/O		87	A4	I	
24	V _{SS}			88	A5	I	
25	TTPAD10	I/O		89	D0	I/O	Sample and hold set timing 0~3
26	TTPAD11	I/O	Wave memory single/dual mode select (⊕: dual-2 chips mode, ⊙: single-1 chip mode)	90	D1	I/O	
27	DIIN0	I		91	D2	I/O	
28	DIIN1	I		92	D3	I/O	
29	WD0	I/O		93	D4	I/O	Sample and hold enable NSYS format key-on signal Wave ROM address latch strobe Wave ROM data bus control Address counter loop control (LPCT=0: loop off) Address counter loop equal (EQAL=1: address has reached loop end)
30	WD1	I/O	Wave memory data	94	D5	I/O	
31	WD2	I/O		95	D6	I/O	
32	WD3	I/O		96	D7	I/O	
33	SIN/DUAL	I		97	S/HSC0	I	
34	WD4	I/O	Ground	98	S/HSC1	I	Clock Power supply
35	WD5	I/O		99	S/HSC2	I	
36	WD6	I/O		100	S/HSC3	I	
37	WD7	I/O		101	S/HEN	O	
38	WD8	I/O		102	NSK0IN	O	Sync. signal on 2 chips mode
39	WD9	I/O	Power supply	103	LTSB	O	
40	WD10	I/O		104	TBC	O	
41	WD11	I/O		105	LPCT	I	
42	WD12	I/O		106	EQAL	I	
43	WD13	I/O	Wave data MSB write signal Wave data LSB write signal Output enable for wave data Odd/Even select on 2 chips mode Master clock	107	IC	I	Initial clear Ground
44	WD14	I/O		108	V _{SS}		
45	NC			109	XTAL	O	
46	NC			110	EXTAL	I	
47	NC			111	NC		Clock Power supply
48	V _{SS}		Wave memory address bus	112	FCLKOUT	O	
49	V _{DD}			113	FCLKIN	I	
50	WD15	I/O		114	NC		
51	MSBW	O		115	CLK3	O	
52	LSBW	O	SYW input MEL clock Latch enable for PCM56 (DAC) SYW output Sync. signal Interrupt request (open drain) Chip select Read/Write control	116	V _{DD}		Cascade add input to DIOU1 Key on sync. signal from AFM
53	OE	O		117	NC	I	
54	ODD/EVEN	I		118	SYWIN	O	
55	MCLKIN	I		119	CLKMEL	O	
56	WA0	O		120	DACLE	O	
57	WA1	O	Wave memory address bus	121	SYWOUT	O	Read/Write control
58	WA2	O		122	SYW64	O	
59	WA3	O		123	IRQ	O	
60	WA4	O		124	CS	I	
61	WA5	O		125	R/W	I	
62	WA6	O	Wave memory address bus	126	NC	I	Cascade add input to DIOU1 Key on sync. signal from AFM
63	WA7	O		127	MELTNI	O	
64	V _{SS}			128	KSYNC	I	

• TMC57817N (XJ825A00) MIX-P (Mixer)

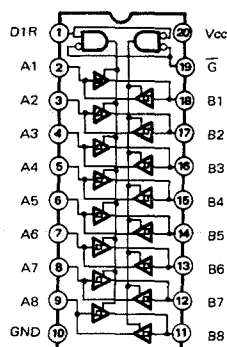
PIN NO.	NAME	I/O	FUNCTION	PIN NO.	NAME	I/O	FUNCTION
1	MX17	I	Voice data input	11	SYM	I	Synch pulse
2	MX16	I		12	CDO	O	Control data output
3	MX15	I		13	XCLK	I	CDI and CDO in/out clock
4	MX14	I		14	CDI	I	Control data input
5	MX13	I		15	CRS	I	Counter reset for CDI and CDO
6	MX12	I		16	MX00	O	Voice data output
7	MX11	I		17	MX01	O	
8	MX10	I		18	MX02	O	
9	CLK	I	Master clock	19	MX03	O	Power supply
10	Vss	I	Ground	20	VDD	O	

■ IC BLOCK DIAGRAM (ICブロック図)

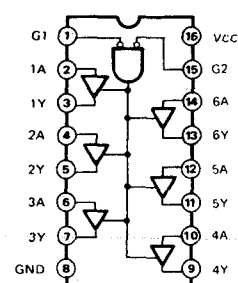
- **74LS243NSR** (XL242A00)
Quad 3-State Bus Transceiver



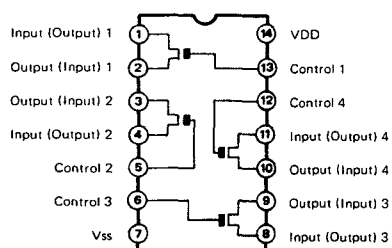
- **74F245SJ** (XI405A00)
Octal 3-State Bus Transceiver



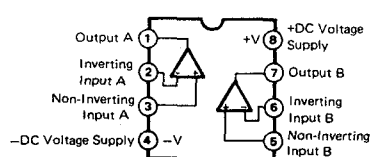
- **TC74HC365AP** (IR036500)
Hex 3-State Bus Buffer



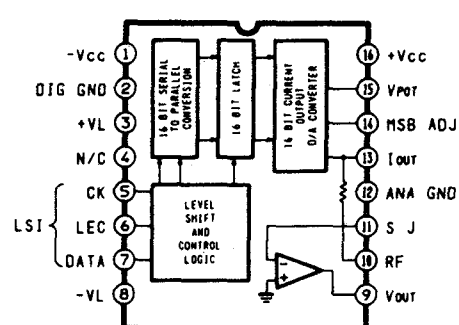
- **TC74HC4066AP** (IR406600)
Quad Bilateral Switch



- **M5238P R610** (XJ748A00)
- **NJM4556** (IG042500)
- **RC4558D-V** (IG001390)
Dual Operational Amplifier

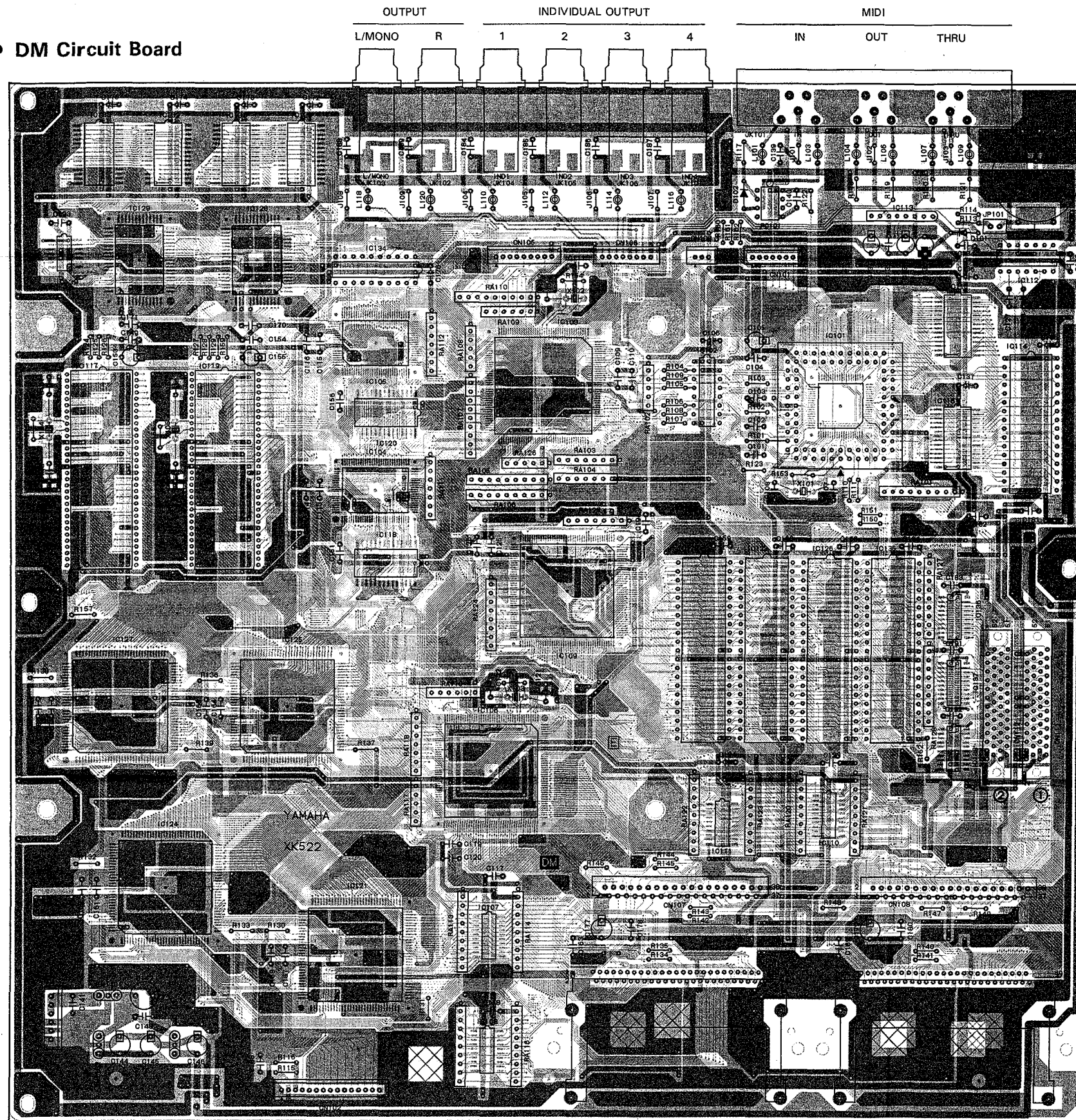


- **PCM56P-Y** (XH690A00)
Digital Analog Converter



CIRCUIT BOARDS (シート基板図)

DM Circuit Board



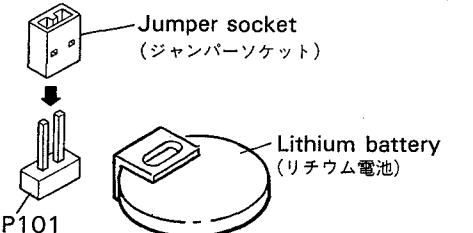
Notes

Circuit Board :

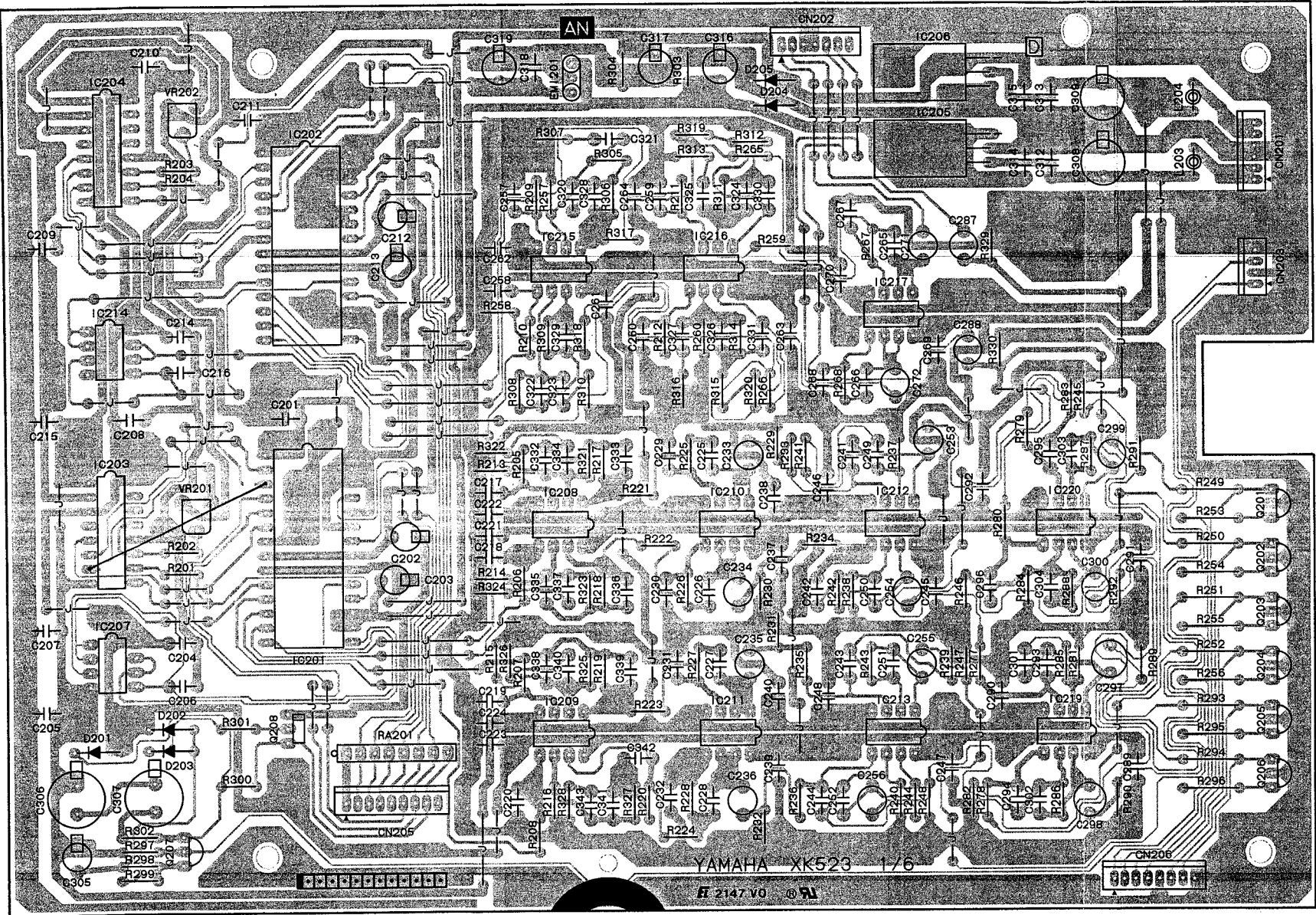
DM (VN269100) XK522E0

- IC
 - IC101: HD6475328CP12 (XJ258A00) CPU (MAIN) <H8/532>
 - IC102: TC74HC365AP (IR036500) BUFFER
 - IC103: TC14L040AF (XK262A00) GATE ARRAY (GA1)
 - IC104, 105: LC92018B-650 (XK263A00) GATE ARRAY (GA2)
 - IC106, 109: HG62F43R88FL (XK264B00) GATE ARRAY (GA3)
 - IC107, 108, 110, 111, 136~138: 74F245SJ (X1405A00) TRANSCEIVER
 - IC112: TC74HC4066AP (IR406600) ANALOG SW
 - IC113: M62021L (XH970A00) RESET
 - IC114: 066A (XK845A00) EPROM 4M
 - IC115, 116: μ PD43257BGU-85L (XK810A00) SRAM 256K or M5M52255 BF-85 (XK829A0) SRAM 256K
 - IC117, 119: HD6473258P12 (XL550A00) CPU (VOICE) <H8/325>
 - IC118, 120: HM62256BLFP85T (XK830A00) SRAM 256K or KM62256BLG-8 (XK831A00) SRAM 256K
 - IC121, 124, 125, 127: YMW266-F (XK817A00) M3B
 - IC122: 066B (XK846A00) EPROM1 16M
 - IC123: 066C (XK847A00) EPROM2 16M
 - IC126: 066D (XK848A00) EPROM3 16M
 - IC128, 129: YSS208 (X1816A00) DSPN
 - IC130~133: TC51832FL-10 (X1021A00) PSRAM 256K
 - IC134: TMC57817N (XJ825A00) MIX-P
 - IC135: 066E (XK849A00) EPROM4 16M
 - IC139: 74LS243NSR (XL242A00) TRANSCEIVER
- Photo Coupler
 - PC101: 6N137 (VD473200)
- Diode
 - D101, 102: 1SS133, 1SS176 (VB941200)
- Resistor Array
 - RA101, 105~107, 110, 113~116, 120~123, 127, 128: RGLD8X103J (VE445200) 10K $\times$ 8
 - RA102: RGLD4X473J (VE443900) 47K $\times$ 4
 - RA103, 104, 111, 112, 118, 125: RGLD6X103J (VN245500) 10K $\times$ 6
 - RA108, 117: RGLD4X103J (VE443500) 10K $\times$ 4
 - RA109, 119: RGLD5X103J (VJ252800) 10K $\times$ 5
 - RA124: EXB-F8E103J (HZ004540) 10K $\times$ 7
 - RA126: RGLD4X104J (VE444100) 100K $\times$ 4
- Electrolytic Cap.
 - C105, 150, 155: 10.0 μ F 16.0V (UI737100) M4.0 $\times$ 7
 - C131: 22.0 μ F 16.0V (UJ837220)
 - C133: 10.0 μ F 16.0V (UJ837100) M5.0 $\times$ 11
 - C142: 220.0 μ F 16.0V (UJ838220)
 - C144~146: 100.0 μ F 16.0V (UJ838100) M6.3 $\times$ 11
 - C177, 179: 100.0 μ F 16.0V (UJ538100) M6.3 $\times$ 7
- Tantalum Capacitor
 - C130: 4.7 μ F 16V M (FP736470)
- Semiconductive Cera. Cap.
 - C104, 106, 109, 110, 113~120, 123~126, 129, 132, 135~138, 140, 141, 143, 149, 151, 154, 156~176, 180~183, 190, 193: 0.10 μ F 25V Z (VC694800) 57pcs
- Coil
 - L101, 103, 104, 106, 107, 109, 110, 112, 114, 116, 118, 120: FL5R200QNT 20 μ H (VB835000)
- LC Filter
 - EMI101~103: DSS306-93F223Z1 (VD542700) 0.022
- Quartz Crystal Unit
 - X102: AT-49 (VK409400) 24MHz
 - X103: AF2138CG (VI552000) 12.288MHz
- Lithium Battery
 - B101: CR2450-HE4 (VF913300)
- Phone Jack
 - JK102~107: HLJ0521 MONO (LB202330) INDIVIDUAL OUTPUT 1-6, L/MONO, R
- DIN Connector
 - JK101: $\times$ 3 YKF51-5046 (VI466400) MIDI IN/OUT/THRU
- Connector, IC Card
 - CN109, 110: 264D-550P-28D8 (VH985300) WAVEFORM1, 2 (50P)

* Be sure to attach a jumper socket (VG617000) to the connector, JP101 when replacing the DM circuit board.
 (DMシート交換時は、JP101にジャンパソケット(VG617000)を取り付けて下さい。)



● AN Circuit Board (AN 1/6)

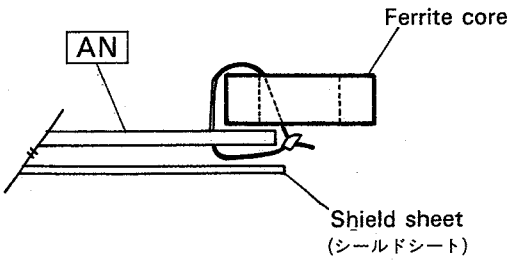


Components side (部品側)

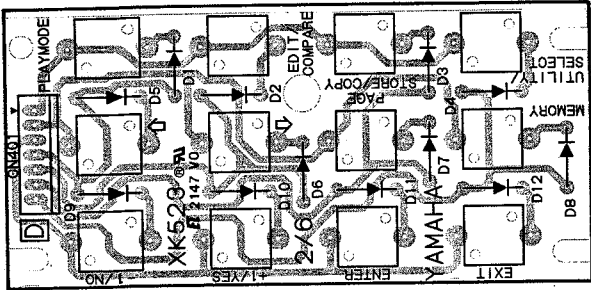
Notes)

Circuit Board : AN [AN1/6] (VN576500) XK523D0

- 1. IC
IC201, 202: YM3029 (XF237A00) AFD0
IC203, 204: PCM56P-Y (XH690A00) DAC
IC205: NJM7805FA (XC719A00) REGULATOR +5V
IC206: NJM7905FA (XD204A00) REGULATOR -5V
IC207~209, 214~216: M5238P R610 (XJ748A00) OP AMP.
IC210, 211, 217, 220: RC4558D-V (IG001390) OP AMP.
IC219: NJM4556 (IG042500) OP AMP.
IC212, 213, 218: not installed
- 2. Transistor
Q201~206: 2SC2878 A, B (IC287820)
Q207: 2SA950 O, Y (IA095010)
- 3. Digital Transistor
Q208: DTC143XF (VA024600)
- 4. Diode
D201~203: 1SS133, 1SS176 (VB941200)
D204, 205: 11ES4 (VB481900)
- 5. Resistor Array
RA201: EXB-F8E103J (HZ004540) 10K x 7
- 6. Trimmer Potentiometer
VR201, 202: B100K (VB593200) DAC adj.
- 7. Electrolytic Cap.
C202, 203, 212, 213: 47.0μF 16.0V (UI537470)
C305: 10.0μF 35.0V (UI557100)
C306~309: 220.0μF 25.0V (VN811200)
C316, 317, 319: 100.0μF 25.0V (UI548100)
- 8. Electrolytic Cap.-BP
C253~256, 271, 272, 287, 288, 299, 300: 10.0μF 16.0V (VB408900)
C297, 298: 47.0μF 16.0V (VB409000)
- 9. Semiconductive Cera. Cap.
C201, 204, 205, 207~211, 214, 215, 221~224, 237~240, 261~264, 269, 270, 289~292, 312~315, 318: 0.10μF 25V Z (VC694800)
- 10. LC Filter
EMI201: DSS306-93F223Z1 (VD542700) 0, 022
- 11. Coil
L203, 204: FL5R200QNT (VB835000) 20μ
- 12. Jumper Wire
C233~236, 241~244, 249~252: Jumper Wire
R233~236: Jumper Wire
- 13. Ferrite Core
HF60T/22/10/14 (VP516200)



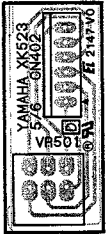
● PN Circuit Board (AN 2/6)



Components side (部品側)

- Notes)
- Circuit Board : PN [AN2/6] (VN577700) XK523C0
1. Diode
D 1 ~ 12: 1SS133, 1SS176 (VB941200)
2. Push Switch
SW 1 ~ 12: KEC10901 (KA906550) 12pcs

● VR Circuit Board (AN 5/6)

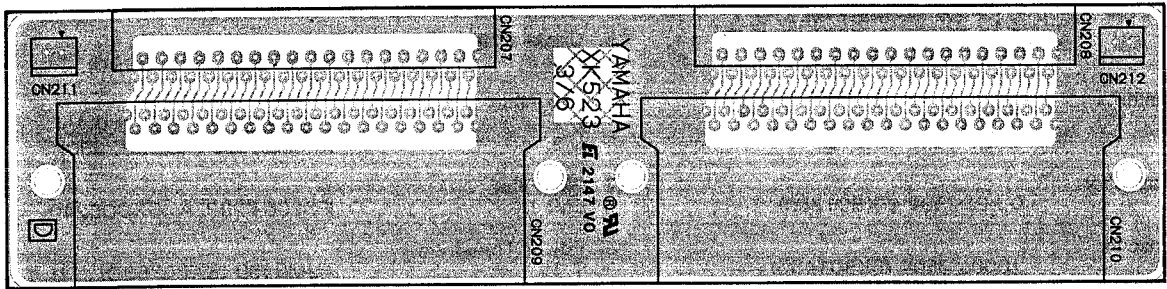


VOLUME

Components side (部品側)

- Notes)
- Circuit Board : VR [AN5/6] (VN577900) XK523C0
1. Rotary Pot.
VR501: A10K × 2 (VN303600) VOLUME

● CARD Circuit Board (AN 3/6)



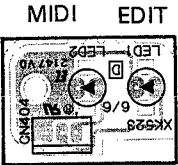
DATA 1

DATA 2

Components side (部品側)

- Notes)
- Circuit Board : CARD [AN3/6] (VN578000) XK523C0
1. Connector, IC Card
C209, 210: IC3A-38PS-1.27D (VF821100) DATA1, 2(38P)

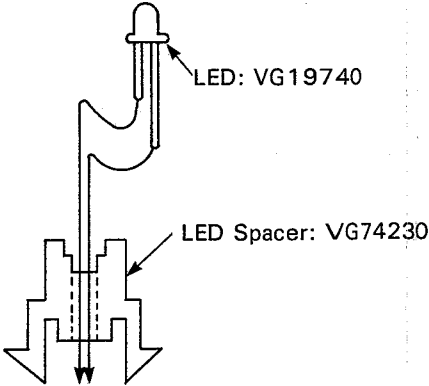
● LED Circuit Board (AN 6/6)



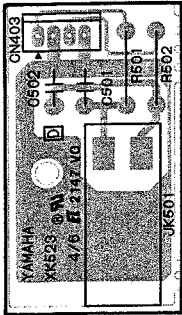
Components side (部品側)

- Notes)
- Circuit Board : LED [AN6/6] (VN578100) XK523C0
1. LED
LED 1, 2: GL3HD18 RE (VG197400) EDIT, MIDI
2. LED Spacer
C (VG742300)

● LED1, LED2 installation



● PH Circuit Board (AN 4/6)

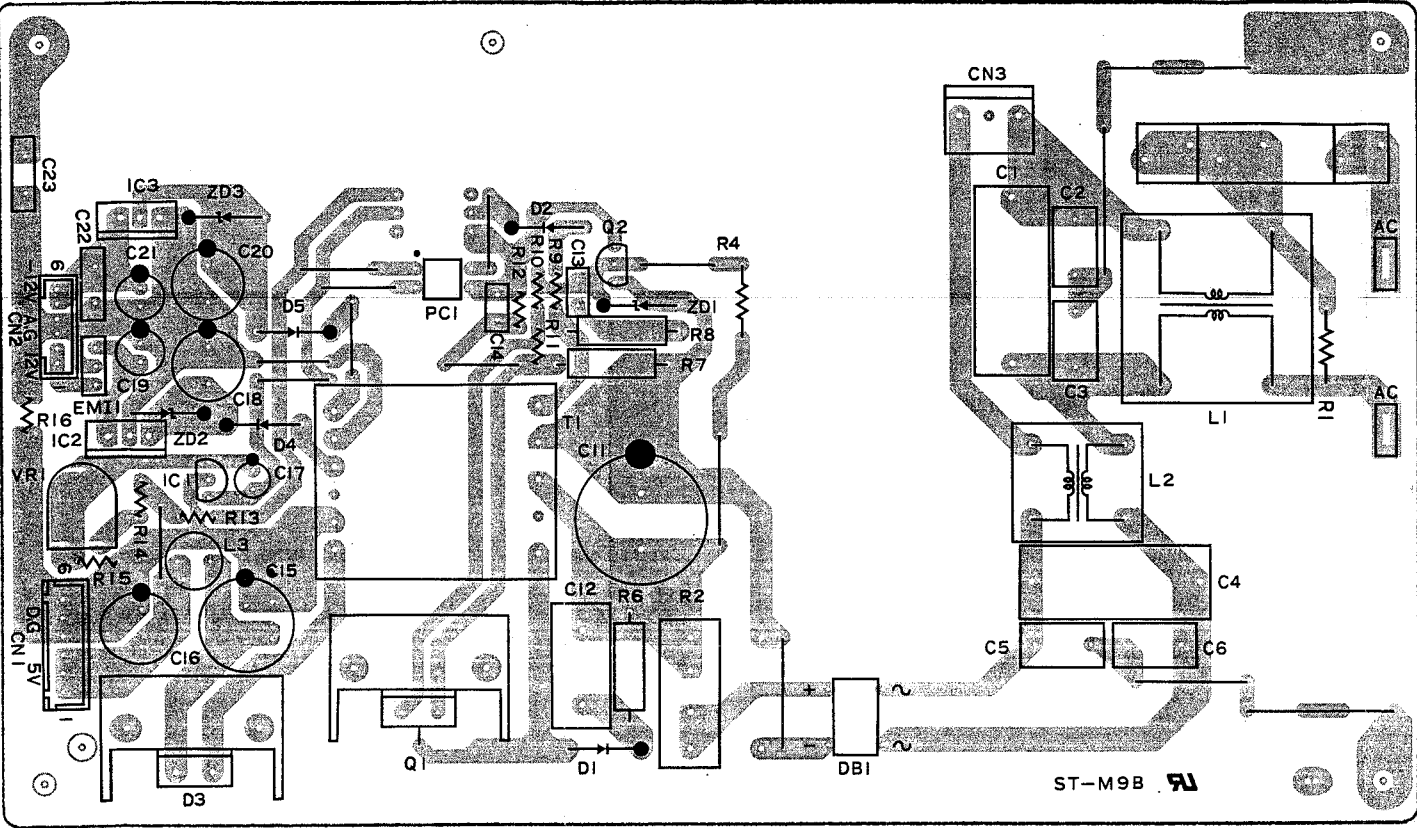


PHONES

Components side (部品側)

- Notes)
- Circuit Board : PH [AN4/6] (VN577800) XK523C0
1. Phone Jack
JK501: HLJ0521 (LB203090) PHONES

● PS Circuit Board



Components side (部品側)

Notes)

Circuit Board : PS (VN140000) J
Circuit Board : PS (VN140100) U, C
Circuit Board : PS (VN140200) H, D, A, B

Notes)

Circuit Board : PS (VN140000) J
PS (VN140100) U, C
PS (VN140200) H, D, B

- 1. Metal Oxide Film Resistor
R 2: 6.8 3W (HX806740) J
R 2, 3: 6.8 3W (HX806740) H, D, B
- 2. Thermostat
R 2: A53K6R8J 6.8 5W (HX806790) U, C
- 3. Metal Oxide Film Resistor
R 6: 47K 2W (HX806870) J, U, C
100K 2W (HX806880) H, D, B
R 7: 0.82 2W (HX806770) J, U, C
2.20 2W (HX806890) H, D, B
R 8: 150K 2W (HX806550)
- 4. Carbon Resistor
R 1, 4: 560K 1/2W (J, U, C)
R 1, 4, 5: 560K 1/2W (H, D, B)
- 4. Metalized Capacitor
C 1, 4: 0.22μ 250V (FX801260)
- 5. Ceramic Capacitor
C 2, 3, 5, 6: 1000p 250V (FX801450)
C 7, 8, 9, 10: 2200p 250V (FX801460) H, D, B
C 12: 0.01μ 250V (FX801470)
C 22: 0.01μ 50V (FG744100)
- 6. Film Capacitor
C 13, 14: 0.022μ 50V (FX801270)
- 7. Electrolytic Cap.
C 11: 100μ 200V (FX801480) J, U, C
33μ 400V (FX801490) H, D, B
2200μ 10V (FX801400)
C 15: 1000μ 10V (FX801500)
C 17: 1μ 50V (FX801510)
C 18, 20: 470μ 25V (FX801410)
C 19, 21: 100μ 25V (FX801420)
- 8. FET
Q 1: 2SK1153 (IX803780) J, U, C, V
2SK1338 (IX806750) H, B
- 9. Transistor
Q 2: 2SC2655 O, Y (IC265500)
- 10. Trimmer Potentiometer
VR 1: B1K RVF08P (HT570540)
- 11. Diode Stack
DB 1: S1WB40 (VB845200) J, U, C
S1WB60 (VB845300) H, B

- 12. Diode
D 1: 10ELS6 (IX805850)
D 2: 1SS84 (IF001380)
D 3: F5KQ40 (IX806860)
D 4, 5: 10ELS2 (IX806760)
- 13. Zener Diode
ZD 1: HZ12B2 (IF003550)
ZD 2, 3: HZ24B2 (IX806730)
- 14. IC
IC 1: μPC1093J (IX801910) REGULATOR
IC 2: μPC78N12H(F) (IX806870) REGULATOR
IC 3: μPC79N12H(F) (IX806880) REGULATOR
- 15. Choke Coil
L 3: SC9H180K (GX803390)
- 16. Line Filter
L 1: LES050381FC (GX803520)
L 2: NFR5UA203A (GX803380)
- 17. EMI Filter
EMI 1: IFS206-F223ZA (GX803240)
- 18. Power Transformer
T 1: TUM048B (GX803530) J, U, C
TUM049B (GX803540) H, D, B
- 19. Photo Coupler
PC 1: PC817CD (IX806740) J, U, C, V
CNY17GF-2 (IX805930)
- 20. Fuse
F 1: 1.5A 250V (KX803390) J
ST4 2A (KX803400) U, C
218 1.25 (KX803270) H, D, B
- 21. Fuse Holder
PC-FH1 (LB201530) J, U, C, V

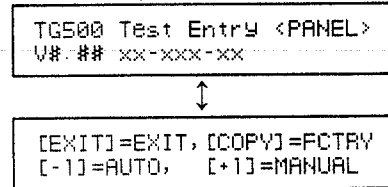
■ TEST PROGRAM

A. TESTS

TEST 1: RAM READ/WRITE TEST
 TEST 2: RAM BACKUP BATTERY TEST
 TEST 3: LCD TEST
 TEST 4: LED ON/OFF TEST
 TEST 5: PANEL SWITCH TEST
 TEST 6: MIDI TEST
 TEST 7: DATA CARD 1 INSERT TEST
 TEST 8: DATA CARD 2 INSERT TEST
 TEST 9: DATA CARD 1 READ/WRITE TEST
 TEST10: DATA CARD 2 READ/WRITE TEST
 TEST11: DATA CARD 1 PROTECT SWITCH TEST
 TEST12: DATA CARD 2 PROTECT SWITCH TEST
 TEST13: DATA CARD 1 BATTERY TEST
 TEST14: DATA CARD 2 BATTERY TEST
 TEST15: WAVEFORM CARD 1 INSERT TEST
 TEST16: WAVEFORM CARD 2 INSERT TEST
 TEST17: WAVE ROM TEST
 TEST18: COMMUNICATION RAM1 READ/ WRITE TEST
 TEST19: COMMUNICATION RAM2 READ/ WRITE TEST
 TEST20: SRAM READ /WRITE TEST
 TEST21: 1 kHz SOUND OUTPUT (OUTPUT L) TEST 1
 TEST22: 1 kHz SOUND OUTPUT (OUTPUT R) TEST 1
 TEST23: 1 kHz SOUND OUTPUT (OUTPUT L) TEST 2
 TEST24: 1 kHz SOUND OUTPUT (OUTPUT R) TEST 2
 TEST25: 1 kHz SOUND OUTPUT (OUTPUT L) TEST 2'
 TEST26: 1 kHz SOUND OUTPUT (OUTPUT R) TEST 2'
 TEST27: EFFECT #1 SOUND OUTPUT TEST
 TEST28: EFFECT #2 SOUND OUTPUT TEST
 TEST29: 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT1) TEST
 TEST30: 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT2) TEST
 TEST31: 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT3) TEST
 TEST32: 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT4) TEST
 TEST33: 64 VOICES SOUND OUTPUT TEST
 TEST34: FACTORY SETTINGS
 TEST35: EXIT

B. HOW TO ENTER THE TEST PROGRAM

Turn on the power switch of the TG500 and wait until the LCD has initialized and displays a normal operating mode message. While pressing the [PLAY] switch, press and hold the [UTILITY] switch then the [EXIT] switch. The TG500 will run the INITIAL TEST routine (refer to the INITIAL TEST section for details) and indicate that you have entered the Test Program by displaying the following message.



Use the [-1], [+1], [COPY] or [EXIT] panel switches to select the appropriate test mode. If you press [-1], the auto test mode will be initiated. If you press [+1], the MANUAL test mode will be initiated.

If you press [COPY], the TG500 will execute Test 34, "34 FACTORY SETTINGS", and then automatically exit the test mode and return to play mode (refer to Test 34 for details). If you press [EXIT], you will exit the test mode and return to the play mode. The MANUAL mode is the preferred method of running the test program because it allows you to select or jump to any test and execute it. AUTO mode automatically executes each test in a fixed order. Some of the tests in the AUTO mode are automatically executed due to the nature of the test.

C. PROCEEDING THROUGH THE TESTS

(**MOST OF THESE FUNCTIONS MAINLY PERTAIN TO THE MANUAL TEST MODE**)

When you enter the test program, the following display will appear.

00: TEST NO. ?

Use the [+1], [-1], [ENTER], [COPY], [PAGE+], [PAGE-], [EXIT] to move through the various tests of the test program.

Pressing: [+1] will execute the test which follows the current test.
 [-1] will execute the test which precedes the current test.
 [ENTER] will execute the currently selected test.

- [PAGE+] will select the test which follows the current test and displays the test items.
- [PAGE-] will select the test which precedes the current test and displays the test items.
- [EXIT] will execute Test 35, "35. EXIT" (refer to Test 35 for details).

TEST SELECTION WHEN AN ERROR IS DETECTED
In each test, if an NG (No Good) error is detected, the following operations of the test will make the TG500 wait for the entry of a test number. You can then retry the test or perform another test. If you press [EXIT], the TG500 will wait for the entry of a test number.

D. INITIAL TEST

A read/write check for the following addresses of the CPU's RAM work area will be performed automatically when the test program is initiated.
FB80h—FF7Fh, 40000h—4FFFFh

And then performs a read/write test of RAM on the following addresses.

IC101 = 0FB80h—OFF7Fh
IC115 = 40000h—47FFFh
IC116 = 48000h—4FFFFh

DISPLAY OF TEST RESULTS

If the test checks OK then the test program proceeds to the Test Program entry display. If NG, the RAM of the CPU may be at fault and the display will indicate:

NG

00:RAM R/W	
ICxxx	NG

(where xxx = IC number)

EXITING THE TEST

This test automatically proceeds to the Test Program entry display if the test is OK. If an error occurs turn the power off and then on again to exit the test. The internal RAM data is preserved.

TEST PROGRAM TEST 1 — 35 (MANUAL MODE OPERATION)

TEST 1. RAM TEST

01:RAM R/W
ICxxx

Performs a read/write test of RAM on the following addresses.

IC101 = 0FB80h—OFF7Fh
IC115 = 40000h—47FFFh
IC116 = 48000h—4FFFFh

DISPLAY OF TEST RESULTS

NG

01:RAM R/W	
ICxxx	NG

(where xxx = IC number)

TEST END

Ends after displaying the results. All RAM data is preserved.

TEST 2. RAM BACKUP BATTERY TEST

02:BATTERY

This test checks that the voltage of the RAM backup battery is greater than 2.8V and less than 3.5V.

DISPLAY OF TEST RESULTS

OK

02:BATTERY	
xxxx	OK

(where xxxx = voltage)

NG

02:BATTERY	
xxxx	NG

(where xxxx = voltage)

TEST END

Ends after displaying the test results.

TEST 3. LCD TEST

Check that all dots of the LCD blink.

TEST END

Press [EXIT] to end the test. The TG500 will wait for you to enter a test number.

TEST 4. LED ON/OFF TEST

04:LED

Check that each of the [MIDI] and [EXIT] LED blinks once in succession and then verify that the LEDs blink together.

TEST END

Press [EXIT] to end the test. The TG500 will then be waiting for the entry of a test number.

TEST 5. PANEL SWITCH TEST

05:PANEL SWITCH

Press the panel switches consecutively from the [PLAY] switch to switch [EXIT], according to the order indicated by the LCD.

05:PANEL SWITCH
PLAY

(e.g. When checking [PLAY])

If the switch is OK, a beep will sound and you should proceed to test the next switch. If the wrong switch is pressed, and the error message NG will be displayed and no sound will be heard. At this time, if the correct switch is pressed then the proper code is received.

You will then be able to proceed to test the next switch. The display will indicate OK, if all switches are good.

DISPLAY OF TEST RESULTS

OK

05:PANEL SWITCH
xxxxx

(where xxxxx = switch name to be pressed)

NG

05:PANEL SWITCH
PLAY NG

TEST END

When switch [EXIT] is pressed, OK is displayed and the test will end.

During the test, if NG is detected, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 6. MIDI TEST

06:MIDI I/O/T

After connecting the MIDI IN to the MIDI OUT via a MIDI cable, execute the test. The following message will appear on the LCD.

06:MIDI I/O/T
TX:99 RX:xx

DISPLAY OF TEST RESULTS

OK (No change in display)

NG

06:MIDI I/O/T
TX:99 RX:xx NG

(e.g. an expected code is received.)

NG

06:MIDI I/O/T
TIME OUT NG

(e.g. data reception did not end within a certain time.)

TEST END

When you press [EXIT] the test will end and the TG500 will wait for a test number to be entered. If NG is detected during the test, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 7. DATA CARD 1 INSERT TEST

07:CARD1 INSERT

Insert a RAM card (MCD64) into the DATA1 card slot and execute the test. Check that when you remove and insert the card back into the slot, the number on the display changes from 0 to 1 and that the OK result is displayed.

DISPLAY OF TEST RESULTS

OK

07:CARD1 INSERT
1 OK

NG (No change in display message)

TEST END

After displaying the result, the test will end. If NG is detected during the test, refer to section C; "C. PROCEEDING THROUGH THE TESTS".

TEST 8. DATA CARD 2 INSERT TEST

08: CARD2 INSERT

Insert a RAM card (MCD64) into the DATA2 card slot and execute the test. Check that when you remove and insert the card back into the slot, the number on the display changes from 0 to 1 and that the OK result is displayed.

DISPLAY OF TEST RESULTS

OK

08: CARD2 INSERT
1 OK

NG (No change in display message)

TEST END

After displaying the result, the test will end. If NG is detected during the test, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 9. DATA CARD 1 READ/WRITE TEST

09: CARD1 R/W

This performs a read/write test on the following addresses of the RAM card.

CARD 1 = 20000h—2FFFFh (BANK 1)

Insert a RAM card (MCD64) with the memory protect turned off into the DATA1 slot and execute the test.

DISPLAY OF TEST RESULTS

OK

09: CARD1 R/W
OK

NG

09: CARD1 R/W
NG

TEST END

After displaying the results, the test will end. All card data is preserved.

TEST 10. DATA CARD 2 READ/WRITE TEST

10: CARD2 R/W

This performs a read/write test on the following addresses of the RAM card.

CARD 2 = 20000h—2FFFFh (BANK 1)

Insert a RAM card (MCD64) with the memory protect turned off into the DATA2 slot and execute the test.

DISPLAY OF TEST RESULTS

OK

10: CARD2 R/W
OK

NG

10: CARD2 R/W
NG

TEST END

After displaying the results, the test will end. All card data is preserved.

TEST 11. DATA CARD 1 PROTECT SWITCH TEST

11: CARD1 PROTECT

Use a RAM card (MCD64) to check that the card protect switch status is being read. Insert a RAM card into the DATA1 slot and check that when the switch is set from "protect off" to "protect on", the number on the display changes from 0 to 1 and that the OK result is also displayed.

DISPLAY OF TEST RESULTS

OK

11: CARD1 PROTECT
1 OK

NG (No change in display)

TEST END

After displaying the result, the test will end. If NG is detected during the test, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 12. DATA CARD 2 PROTECT SWITCH TEST

12: CARD2 PROTECT

Use a RAM card (MCD64) to check that the card protect switch status is being read. Insert a RAM card into the DATA2 slot and check that when the switch is set from "protect off" to "protect on", the number on the display changes from 0 to 1 and that the OK result is also displayed.

DISPLAY OF TEST RESULTS

OK

12: CARD2 PROTECT
1 OK

NG (No change in display)

TEST END

After displaying the result, the test will end. If NG is detected during the test, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 13. DATA CARD 1 BATTERY TEST

13: CARD1 BATTERY

Insert a RAM card(MCD64) into the DATA1 slot and execute the test.

This test checks that the voltage of the RAM card backup battery is greater than 2.5V and less than 3.5V. The supplied voltage is $3.0V \pm 0.5V$ during this test.

DISPLAY OF TEST RESULTS

OK

13: CARD1 BATTERY
OK

NG

13: CARD1 BATTERY
LO NG

NG

13: CARD1 BATTERY
HI NG

NG

13: CARD1 BATTERY
NO CARD

(e.g. when no card is inserted to the slot.)

TEST END

Ends after displaying the test results.

TEST 14. DATA CARD 2 BATTERY TEST

14: CARD2 BATTERY

Insert a RAM card(MCD64) into the DATA1 slot and execute the test. This test checks that the voltage of the RAM card backup battery is greater than 2.5V and less than 3.5V. The supplied voltage is $3.0V \pm 0.5V$ during this test.

DISPLAY OF TEST RESULTS

OK

14: CARD2 BATTERY
OK

NG

14: CARD2 BATTERY
LO NG

NG

14: CARD2 BATTERY
HI NG

NG

14: CARD2 BATTERY
NO CARD

(e.g. when no card is inserted to the slot.)

TEST END

Ends after displaying the test results.

TEST 15. WAVEFORM CARD 1 INSERT TEST

15: WCARD1 INSERT

Check that when a waveform card is inserted into the WAVEFORM1 slot, the number on the display changes from 0 to 1 and that the OK result is displayed.

DISPLAY OF TEST RESULTS

OK

15: WCARD1 INSERT
1 OK

NG (No change in display)

TEST END

After displaying the result, the test will end. If NG is detected during the test, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 16. WAVEFORM CARD 2 INSERT TEST

16: WCARD2 INSERT

Check that when a waveform card is inserted into the WAVEFORM2 slot, the number on the display changes from 0 to 1 and that the OK result is displayed.

DISPLAY OF TEST RESULTS

OK

16:WCARD2 INSERT
1 OK

NG (No change in display)

TEST END

After displaying the result, the test will end. If NG is detected during the test, refer to section C, "C. PROCEEDING THROUGH THE TESTS".

TEST 17. WAVE ROM READ TEST

17:WAVE ROM SUM

Insert a WAVE ROM card (SAX 1) for the SY55 into the WAVEFORM slot and execute the test. When the test is executed, a read test of WAVE ROMs on the following addresses are performed.

IC122 = 000000h – 0FFFFFFh

IC123 = 100000h – 1FFFFFFh

IC126 = 200000h – 2FFFFFFh

IC135 = 300000h – 3FFFFFFh

CARD1 = 800000h – 8FFFFFFh

CARD2 = 800000h – 8FFFFFFh

The test points in this test are as follows.

00001h 00002 00004 00008 00010 00020 00040
00080
00100h 00200 00400 00800 01000 02000 04000
08000

10000h

20000h

40000h

80000h (except the card)

DISPLAY OF TEST RESULTS

OK

17:WAVE ROM SUM
OK

NG

17:WAVE ROM SUM
W-ROM ICxxx NG

(where xxx = IC number)

TEST END

Ends after displaying the results.

TEST 18. COMMUNICATION RAM 1 READ/ WRITE TEST

18:Com-RAM1 R/W

Performs a read/write test of COMMUNICATION RAM1(IC118) on the following addresses.

IC118 = 10000h – 17FFFh

DISPLAY OF TEST RESULTS

OK

NG

18:Com-RAM1 R/W
ICxxx NG

(where xxx = IC number)

TEST END

Ends after displaying the results. All RAM data is preserved.

TEST 19. COMMUNICATION RAM 2 READ/ WRITE TEST

19:Com-RAM2 R/W

Performs a read/write test of COMMUNICATION RAM2(IC120) on the following addresses.

IC118 = 18000h – 1FFFFh

DISPLAY OF TEST RESULTS

OK (No change in display)

NG

19:Com-RAM2 R/W
ICxxx NG

(where xxx = IC number)

TEST END

Ends after displaying the results. All RAM data is preserved.

TEST 20. SRAM READ/WRITE TEST

20:SRAM R/W

This test performs a read/write test of SRAMs.

DISPLAY OF TEST RESULTS

OK (No change in display)

NG

20:SRAM R/W
ICxxx NG

(where xxx = IC number)

TEST END

Ends after displaying the results. All RAM data is preserved.

TEST 21. 1 kHz SOUND OUTPUT (OUTPUT L) TEST 1

21:1KHz L1

Check that the correct signal is output from OUTPUT L and PHONES (L) jacks. The signal route is as follows:

M3(A)(IC121)-AS0 → M3(B)(IC124) →
M3(C)(IC125) → M3(D)(IC127) →
MIXP(IC134)-MXO1

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT L, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using a frequency counter, oscilloscope, AC voltmeter (with JIS-C filter) and distortion meter. The volume control must be set at maximum for these checks.

While sounding, the LCD will display the following message:

21:1KHz L1
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT L: 1kHz ± 1.5Hz, sine wave, distortion 0.2%, +2.0dBm ± 2dB (10k ohm load)

OUTPUT R: less than -65dBm

PHONES (L): 1kHz, sine wave, distortion 0.2%, +10.0dBm ± 2dB (150 ohm load)

PHONES (R): less than -60dBm

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

21:1KHz L1
OUTPUT off

TEST 22. 1 kHz SOUND OUTPUT (OUTPUT R) TEST 1

22:1KHz R1

Check that the correct signal is output from OUTPUT R and PHONES (R) jacks. The signal route is as follows:

M3(A)(IC121)-AS0 → M3(B)(IC124) →
M3(C)(IC125) → M3(D)(IC127) →
MIXP(IC134)-MXO1

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT L, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

22:1KHz R1
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT R: 1kHz ± 1.5Hz, sine wave, distortion 0.2%, +2.0dBm ± 2dB (10k ohm load)

PHONES (R): 1kHz, sine wave, distortion 0.2%, +10.0dBm ± 2dB (150 ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

22:1KHz R1
OUTPUT off

TEST 23. 1 kHz SOUND OUTPUT (OUTPUT L) TEST 2

23:1KHz L2

Check that the correct signal is output from OUTPUT L and PHONES (L) jacks. The signal route is as follows:

M3(A)(IC121)-AS2 → DSPN(2)(through) → MIXP(IC134)-MXO2

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT L, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

23:1KHz L2
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT L: 1kHz ± 1.5Hz, sine wave, distortion 0.2%, + 2.0dBm ± 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

23:1KHz L2
OUTPUT off

TEST 24. 1 kHz SOUND OUTPUT (OUTPUT R) TEST 2

24:1KHz R2

Check that the correct signal is output from OUTPUT R and PHONES (R) jacks. The signal route is as follows:

M3(B)(IC124)-AS2 → DSPN(2)(through) → MIXP(IC134)-MXO2

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT L, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

24:1KHz R2
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT R: 1kHz ± 1.5Hz, sine wave, distortion 0.2%, + 2.0dBm ± 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

24:1KHz R2
OUTPUT off

TEST 25. 1 kHz SOUND OUTPUT (OUTPUT L) TEST 2'

25:1KHz L2'

Check that the correct signal is output from OUTPUT L and PHONES (L) jacks. The signal route is as follows:

M3(C)(IC125)-AS2 → DSPN(2)(through) → MIXP(IC134)-MXO2

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT L, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

25:1KHz L2'
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT L: 1kHz $\pm$ 1.5Hz, sine wave, distortion 0.2%, +2.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

25:1KHz L2'
OUTPUT Off

TEST 26. 1 kHz SOUND OUTPUT (OUTPUT R) TEST 2'

26:1KHz R2'

Check that the correct signal is output from OUTPUT R and PHONES (R) jacks. The signal route is as follows:

M3(D)(IC127)-AS2 $\rightarrow$ DSPN(2)(through) $\rightarrow$ MIXP(IC134)-MXO2

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT R, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

26:1KHz R2'
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT R: 1kHz $\pm$ 1.5Hz, sine wave, distortion 0.2%, +2.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

26:1KHz R2'
OUTPUT Off

TEST 27. EFFECT #1 SOUND OUTPUT TEST

27:EFFECT #1

ITEMS TO CHECK

Check that the correct signal is output from OUTPUT L and OUTPUT R jacks. The signal route is as follows:

M3(A)(IC121)-AS1 $\rightarrow$ M3(B)(IC124) $\rightarrow$ DSPN(1) $\rightarrow$ MIXP(IC134)-MXO1

Insert the appropriate 1/4" phone plug into OUTPUT L and check output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

27:EFFECT #1
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT L: 1kHz, sine wave, distortion 0.2%, +2.0dBm $\pm$ 2dB (10k ohm load)

OUTPUT R: 1kHz, sine wave, distortion 0.2%, +2.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

27:EFFECT #1
OUTPUT Off

TEST 28. EFFECT #2 SOUND OUTPUT TEST

28:EFFECT #2

ITEMS TO CHECK

Check that the correct signal is output from OUTPUT L and OUTPUT R jacks. The signal route is as follows:

M3(C)(IC125)-AS1 $\rightarrow$ M3(D)(IC127) $\rightarrow$ DSPN(2) $\rightarrow$ MIXP(IC134)-MXO1

Insert the appropriate 1/4" phone plug into OUTPUT L and check output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

28:EFFECT #2
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

OUTPUT L: 1kHz, sine wave, distortion 0.2%,
+ 2.0dBm $\pm$ 2dB (10k ohm load)

OUTPUT R: 1kHz, sine wave, distortion 0.2%,
+ 2.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

28:EFFECT #2
OUTPUT off

TEST 29. 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT 1) TEST

29:1KHz IND1

Check that the correct signal is output from INDIVIDUAL OUTPUT 1 jack. The signal route is as follows:

M3(C)(IC125)-AS3 $\rightarrow$ MIXP(IC134)-MXO3

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT R, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

29:1KHz IND1
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

INDIV. OUT1: 1kHz $\pm$ 1.5Hz, sine wave, distortion 0.2%, - 1.0dBm $\pm$ 2dB (10k ohm load)

INDIV. OUT2: less than - 65dBm

INDIV. OUT3: less than - 65dBm

INDIV. OUT4: less than - 65dBm

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

29:1KHz IND1
OUTPUT off

TEST 30. 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT 2) TEST

30:1KHz IND2

Check that the correct signal is output from INDIVIDUAL OUTPUT 2 jack. The signal route is as follows:

M3(D)(IC127)-AS3 $\rightarrow$ MIXP(IC134)-MXO3

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT R, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

30:1KHz IND2
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

INDIV. OUT2: 1kHz $\pm$ 1.5Hz, sine wave, distortion 0.2%, - 1.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

30:1KHz IND2
OUTPUT off

TEST 31. 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT 3) TEST

31:1KHz IND3

Check that the correct signal is output from INDIVIDUAL OUTPUT 3 jack. The signal route is as follows:

M3(C)(IC125)-AS3 → MIXP(IC134)-MXO4

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT R, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

31:1KHz IND3
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

INDIV. OUT3: 1kHz $\pm$ 1.5Hz, sine wave, distortion 0.2%, -1.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

31:1KHz IND3
OUTPUT off

TEST 32. 1 kHz SOUND OUTPUT (INDIVIDUAL OUTPUT 4) TEST

32:1KHz IND4

Check that the correct signal is output from INDIVIDUAL OUTPUT 4 jack. The signal route is as follows:

M3(D)(IC127)-AS3 → MIXP(IC134)-MXO4

ITEMS TO CHECK

Insert the appropriate 1/4" phone plugs into each output jack of OUTPUT L, OUTPUT R, PHONES (L/R) and INDIVIDUAL OUTPUT 1 through 4 and check each output. If necessary, verify the frequency, output waveform, output level, and THD of each output using the previously specified test equipment (refer to TEST 21). The volume control must be set at maximum for these checks. While sounding, the LCD will display the following message:

32:1KHz IND4
OUTPUT ON

Listed below are the specifications and conditions of each output during this test.

INDIV. OUT4: 1kHz $\pm$ 1.5Hz, sine wave, distortion 0.2%, -1.0dBm $\pm$ 2dB (10k ohm load)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

32:1KHz IND4
OUTPUT off

TEST 33. 64 VOICES SOUND OUTPUT TEST

33:64 VOICE OUT
Output CH -- CH --

ITEMS TO CHECK

Check that the correct signals are output from INDIVIDUAL OUTPUT 1 through 4 jacks. 64 voices from channel 1 through 64 will sound every 0.6 seconds.

Channel 1 through channel 16 voices are output from M3(A), IC121

Channel 17 through channel 32 voices are output from M3(B), IC124

Channel 33 through channel 48 voices are output from M3(C), IC125

Channel 49 through channel 64 voices are output from M3(D), IC126

Check each output of INDIVIDUAL OUTPUT 1 through 4 by using an amplifier and speaker to monitor signal. The volume control should be set at comfortable listening level for these checks. While sounding, the LCD will display the following message:

```
33:64 VOICE OUT
Output CH xx CH yy
```

(where xx = the current output channel-odd,
where yy = the current output channel-even)

TEST END

Press [EXIT] to end the test. After pressing [EXIT] three things occur; (1) the following display will appear, (2) the sound will stop and (3) the TG500 will wait for the entry of a test number.

```
33:64 VOICE OUT
OUTPUT off
```

TEST 34. FACTORY SETTINGS

```
34:FACTORY SET
```

This test is used to initialize the data listed below to the factory settings:

- Synthesizer system data
- 128-internal voice data
- 64-internal performance data
- 16-internal multi data

When this test is executed, the following display will appear.

```
34:FACTORY SET
Sure?
```

If you press [+ 1], the factory preset data will be restored.

If you press [- 1], they will not be restored.

DISPLAY OF TEST RESULTS

If factory settings are restored.

```
34:FACTORY SET
OK
```

If not restored there will be no change in the display.

TEST END

The LCD displays the results and the test will end. Then the system will automatically proceed to test 35, "TEST 35. EXIT".

After the factory preset data has been restored, the system data will be set as follows:

```
..... SYNTH .....
MASTER NOTE SHIFT      = +0
MASTER TUNING          = +0
MIDI DEVICE NUMBER     = ALL
MIDI RECEIVER CHANNEL  = OMNI
MIDI BULK PROTECT SWITCH = ON
MIDI CONTROL CHANGE FILTER = OFF
MIDI POLY AT FILTER    = ON
MIDI PROGRAM CHANGE MODE = DIRECT
MIDI 1 CONTROL DEVICE  = 1
MIDI 2 CONTROL DEVICE  = 4
MIDI 3 CONTROL DEVICE  = 18
MIDI 4 CONTROL DEVICE  = 19
CONTROL RESET          = ON
EFFECT BYPASS          = OFF
```

```
..... VOICE .....
I1-00 - I1-63          = P5-00 - P5-64 (HIDDEN)
I2-00 - I2-63          = P6-00 - P6-64 (HIDDEN)
```

```
..... PERFORMANCE .....
I-00 - I-63            = P3-00 - P3-64 (HIDDEN)
```

```
..... MULTI .....
I-00 - I-15            = INIT. MULTI
```

TEST 35. EXIT TEST PROGRAM

```
35:EXIT
```

When this test is executed, the following display will appear.

```
35:EXIT
Sure?
```

If you press [YES], the TG500 will exit the test mode and return to the play mode. If you press [NO], the TG500 will wait for the entry of a test number.

When the system has returned to play mode, check that the noise levels of each output. Listed below are the noise levels of each output.

```
OUTPUT L:   less than - 85dBm
OUTPUT R:   less than - 85dBm
INDIV. OUT1: less than - 85dBm
INDIV. OUT2: less than - 85dBm
INDIV. OUT3: less than - 85dBm
INDIV. OUT4: less than - 85dBm
PHONES(L):  less than - 75dBm
PHONES(R):  less than - 75dBm
```

■ テストプログラム

A テスト項目

- テスト 1: RAMリード/ライトテスト
- テスト 2: バッテリーテスト
- テスト 3: LCDテスト
- テスト 4: LEDテスト
- テスト 5: パネルスイッチテスト
- テスト 6: MIDIテスト
- テスト 7: カード1 インサートテスト
- テスト 8: カード2 インサートテスト
- テスト 9: カード1 リード/ライトテスト
- テスト10: カード2 リード/ライトテスト
- テスト11: カード1 プロテクトスイッチテスト
- テスト12: カード2 プロテクトスイッチテスト
- テスト13: カード1 バッテリーテスト
- テスト14: カード2 バッテリーテスト
- テスト15: ウェブカード1 インサートテスト
- テスト16: ウェブカード2 インサートテスト
- テスト17: ウェブROMテスト
- テスト18: コミュニケーションRAM1 リード/ライトテスト
- テスト19: コミュニケーションRAM2 リード/ライトテスト
- テスト20: SRAMリード/ライトテスト
- テスト21: 1kHz OUTPUT-L発音テスト1
- テスト22: 1kHz OUTPUT-R発音テスト1
- テスト23: 1kHz OUTPUT-L発音テスト2
- テスト24: 1kHz OUTPUT-R発音テスト2
- テスト25: 1kHz OUTPUT-L発音テスト2'
- テスト26: 1kHz OUTPUT-R発音テスト2'
- テスト27: EFFECT#1発音テスト
- テスト28: EFFECT#2発音テスト
- テスト29: 1kHz INDIVIDUAL OUTPUT1発音テスト
- テスト30: 1kHz INDIVIDUAL OUTPUT2発音テスト
- テスト31: 1kHz INDIVIDUAL OUTPUT3発音テスト
- テスト32: 1kHz INDIVIDUAL OUTPUT4発音テスト
- テスト33: 64音発音テスト
- テスト34: ファクトリーセット
- テスト35: EXIT

B テストプログラムの起動

本体の電源を立ち上げたあと数秒待ち、[PLAY]を押しながら[UTILITY]を押し、さらに[EXIT]を押すと、次の画面が表示されます。

TG500 Test Entry <PANEL>
 W#. ## XX-XXX-XX

しばらくすると次の画面が表示されるので、[-1]、[+1]、[COPY]および[EXIT]を使用してテストモードの選択を行います。(この間に、イニシャルテストが実行されます。)

[EXIT]=EXIT, [COPY]=FACTRY
 [-1]=AUTO, [+1]=MANUAL

- [-1] : オートモードでテストに入ります。
- [+1] : マニュアルモードでテストに入ります。
- [COPY] : テスト34のファクトリーセットが実行を実行した後、自動的にテストモードを抜けてプレイモードに戻ります。
- [EXIT] : “テスト35 EXIT”が起動されます。このとき、ファクトリーセットは実行されません。

ここでは、マニュアルモードでテストに入ったときの説明を以下に記載します。

C テストの進め方

マニュアルモードでテストに入ると、次の画面が表示されます。

00:TEST NO.?

- [-1]、[+1]、[ENTER]、[COPY]、[PAGE+]、[PAGE-]、[EXIT]を使用してテストモードの選択を行います。
- [+1] : 現在選択されているテストの次のテストが実行されます。
- [-1] : 現在選択されているテストの一つ前のテストが実行されます。
- [ENTER] : 現在選択されているテストが実行されます。

[PAGE+] : 現在選択されているテストの次のテストが選択され、テスト項目が表示されます。

[PAGE-] : 現在選択されているテストの一つ前のテストが選択され、テスト項目が表示されます。

[EXIT] : “テスト35 EXIT”が起動されます。

D NG判断したときのテストの進め方

エラーが発生した場合は、[EXIT]を押して下さい。テスト番号の入力待ちの状態となります。ただし、“テスト5 パネルスイッチテスト”の[EXIT]スイッチのテスト時には、この方法是对応しません。

E イニシャルテスト

テストプログラムが起動されると、自動的にテストに使用するCPU(H8)内蔵のRAMのFB80h-FF7Fhおよび40000h-4FFFFhに対してリード/ライトテストが実行されます。

その後、RAMの次の4つのアドレスに対してリード/ライトテストが実行されます。

IC101 = 0FB80h - 0FF7Fh

IC115 = 40000h - 47FFFh

IC116 = 48000h - 4FFFFh

判定結果の表示

OK 特になし

NG

00:RAM R/W ICxxx	NG
---------------------	----

(xxx=NGとなったIC番号)

テストの終了方法

NGが発生した場合は、判定結果を表示して無限ループに入ります。

また、テストを実行してもRAMのデータは保存されません。

テスト1 RAMテスト

01:RAM R/W ICxxx

RAMの次の4つのアドレスに対してリード/ライトテストを行います。

IC101 = 0FB80h - 0FF7Fh

IC115 = 40000h - 47FFFh

IC116 = 48000h - 4FFFFh

判定結果の表示

NG

01:RAM R/W ICxxx	NG
---------------------	----

(xxx=NGとなったICの番号)

テストの終了方法

判定結果を表示して終了します。

また、テストを実行してもRAMのデータは保存されません。

テスト2 バッテリーテスト

02:BATTERY

RAMのバックアップバッテリーの電圧が、2.9V以上、3.5V以下であることを確認します。

判定結果の表示

OK

02:BATTERY xxxx	OK
--------------------	----

(xxxx=電圧値)

NG

02:BATTERY xxxx	NG
--------------------	----

(xxxx=電圧値)

テストの終了方法

判定結果を表示して終了します。

テスト3 LCDテスト

LCDの全ドットが黒と白に交互に点滅していることを、目でみて確認します。

テストの終了方法

[EXIT]を押すと、このテストを終了してテスト番号の入力待ちとなります。

テスト4 LEDテスト

04:LED

テストに入ると、[MIDI]と[EDIT]のLEDが順次点滅した後、両方のLEDが同時に点滅します。この動作が繰り返されますので、LEDが正常に点灯することを目でみて確認します。

テストの終了方法

[EXIT]を押すと、このテストを終了してテスト番号の入力待ちとなります。

テスト5 パネルスイッチテスト

05:PANEL SWITCH

[PLAY]から[EXIT]までのスイッチを、以下に示すLCDの表示に従ってON/OFFします。

05:PANEL SWITCH
PLAY

([PLAY]スイッチのチェックの場合)

スイッチが正常に動作した場合、ポーッと発音して次のスイッチのテストに進みます。LCDの表示と違うスイッチを押して、期待されないコードが送られるとNGがLCDに表示され、発音はしません。その後、正しいスイッチが押されると次のスイッチのテストに進みます。全てのスイッチが正常であれば、LCDにOKが表示されます。

判定結果の表示

OK

05:PANEL SWITCH
XXXXXX

(XXXXXX=次に押されるべきスイッチの名称)

NG

05:PANEL SWITCH
PLAY NG

テストの終了方法

[EXIT]までのテストが終了するとOKが表示され、パネルスイッチテストを終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

テスト6 MIDIテスト

06:MIDI I/O/T

[MIDI IN]端子と[MIDI OUT]端子をMIDIケーブルで接続した後、テストを実行します。テスト中は、LCDに以下の画面が表示されます。

06:MIDI I/O/T
TX:yy RX:xx

(xx=送信したパターン数の下2桁)

(yy=受信したパターン数の下2桁)

判定結果の表示

OK

表示なし

NG

06:MIDI I/O/T
TX:yy RX:xx NG

(xx=送信したパターン数の下2桁)

(yy=受信したパターン数の下2桁)

(期待されないコードが受信された場合)

NG

06:MIDI I/O/T
TIME OUT NG

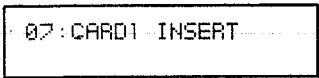
(一定時間内に受信が終了しない場合)

テストの終了方法

[EXIT]を押すと、このテストを終了してテスト番号の入力待ちとなります。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

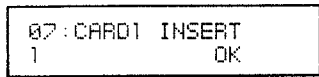
テスト7 カード1 インサートテスト



メモリーカード(MCD64)をDATA1カードスロットに挿入し、一度抜いたあと再び挿入します。このとき、LCDに表示されている数字が0から1に変わり、OKが表示されることを確認します。

判定結果の表示

OK



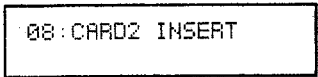
NG 表示なし

テストの終了方法

判定結果を表示して終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

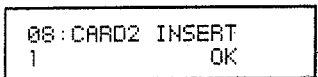
テスト8 カード2 インサートテスト



メモリーカード(MCD64)をDATA2カードスロットに挿入し、一度抜いたあと再び挿入します。このとき、LCDに表示されている数字が0から1に変わり、OKが表示されることを確認します。

判定結果の表示

OK



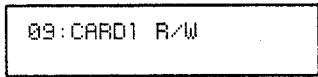
NG 表示なし

テストの終了方法

判定結果を表示して終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

テスト9 カード1 リードライトテスト

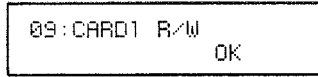


メモリープロテクトをOFFにしたメモリーカード(MCD64)をDATA1カードスロットに挿入してテストを実行すると、次のアドレスに対してリード/ライトテストが行われます。

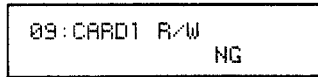
CARD 1 = 20000h - 2FFFFh (BANK 1)

判定結果の表示

OK



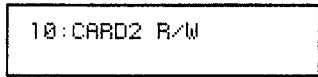
NG



テストの終了方法

判定結果を表示して終了します。テストを実行しても、カードにメモリーされているデータは保存されます。

テスト10 カード2 リードライトテスト



メモリープロテクトをOFFにしたメモリーカード(MCD64)をDATA2カードスロットに挿入してテストを実行すると、次のアドレスに対してリード/ライトテストが行われます。

CARD 2 = 20000h - 2FFFFh (BANK 1)

判定結果の表示

OK

10: CARD2 R/W
OK

NG

10: CARD2 R/W
NG

テストの終了方法

判定結果を表示して終了します。テストを実行しても、カードにメモリーされているデータは保存されます。

判定結果の表示

OK

12: CARD2 PROTECT
1 OK

NG

表示なし

テストの終了方法

判定結果を表示して終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

テスト11 カード1 プロテクトスイッチテスト

11: CARD1 PROTECT

メモリープロテクトをOFFにしたメモリーカード(MCD64)をDATA1カードスロットに挿入し、テストを実行します。メモリープロテクトスイッチをOFFからONにしたとき、LCDに表示されている数字が0から1に変わり、OKが表示されることを確認します。

判定結果の表示

OK

11: CARD1 PROTECT
1 OK

NG

表示なし

テストの終了方法

判定結果を表示して終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

テスト13 カード1 バッテリーテスト

13: CARD1 BATTERY

メモリーカード(MCD64)をDATA1カードスロットに挿入し、テストを実行します。RAMカードのバックアップバッテリーの電圧が、2.6V以上、3.5V以下であるかを確認します。(テスト用の供給電圧は、 $3 \pm 0.5V$ です。)

判定結果の表示

OK

13: CARD1 BATTERY
OK

NG

13: CARD1 BATTERY
LO NG

NG

13: CARD1 BATTERY
HI NG

NG

13: CARD1 BATTERY
NO CARD

(RAMカードが、カードスロットに挿入されていない場合。)

テストの終了方法

判定結果を表示して終了します。

テスト12 カード2 プロテクトスイッチテスト

12: CARD2 PROTECT

メモリープロテクトをOFFにしたメモリーカード(MCD64)をDATA2カードスロットに挿入し、テストを実行します。メモリープロテクトスイッチをOFFからONにしたとき、LCDに表示されている数字が0から1に変わり、OKが表示されることを確認します。

テスト14 カード2 バッテリーテスト

14: CARD2 BATTERY

メモリーカード(MCD64)をDATA2カードスロットに挿入し、テストを実行します。RAMカードのバックアップバッテリーの電圧が、2.6V以上、3.5V以下であることを確認します。(テスト用の供給電圧は、 $3 \pm 0.5V$ です。)

判定結果の表示

OK

14: CARD2 BATTERY
OK

NG

14: CARD2 BATTERY
LO NG

NG

14: CARD2 BATTERY
HI NG

NG

14: CARD2 BATTERY
NO CARD

(RAMカードが、カードスロットに挿入されていない場合。)

テストの終了方法

判定結果を表示して終了します。

テスト15 ウェーブカード1 インサートテスト

15: WCARD1 INSERT

ウェーブカードをWAVEFORM1カードスロットに挿入したとき、LCDに表示されている数字が0から1に変わり、OKが表示されることを確認します。

判定結果の表示

OK

15: WCARD1 INSERT
1 OK

NG

表示なし

テストの終了方法

判定結果を表示して終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

テスト16 ウェーブカード2 インサートテスト

16: WCARD2 INSERT

ウェーブカードをWAVEFORM2カードスロットに挿入したとき、LCDに表示されている数字が0から1に変わり、OKが表示されることを確認します。

判定結果の表示

OK

16: WCARD2 INSERT
1 OK

NG

表示なし

テストの終了方法

判定結果を表示して終了します。

テストの途中でNGと判断したときの処理方法は、“D NG判断したときのテストの進め方”を参照して下さい。

テスト17 ウェーブROMテスト

17: WAVE ROM SUM

SY55用のウェーブROMカード(SAX 1)をカードスロットに挿入しテストを実行します。テストが実行されると、次のウェーブROMおよびウェーブROMカードのROMのアドレスに対してSUMチェックが行われます。

IC122 = 000000h - 0FFFFFFh

IC123 = 100000h - 1FFFFFFh

IC126 = 200000h - 2FFFFFFh

IC135 = 300000h - 3FFFFFFh

CARD1 = 800000h - 8FFFFFFh

CARD2 = 800000h - 8FFFFFFh

テストポイントは、以下の通りです。

00001h 00002 00004 00008 00010 00020 00040 00080
00100h 00200 00400 00800 01000 02000 04000 08000

10000h

20000h

40000h

80000h (CARDを除く)

判定結果の表示

OK

17:WAVE ROM SUM
OK

NG

17:WAVE ROM SUM
W-ROM ICxxx NG

(xxx=NGとなったICの番号)

テストの終了方法

判定結果を表示して終了します。

テスト18 コミュニケーションRAM1リード/ライトテスト

18:Com-RAM1 R/W

テストが実行されると、コミュニケーションRAM1の次のアドレスに対してリード/ライトテストが行われます。

IC118 = 10000h - 17FFFh

判定結果の表示

OK 表示なし

NG

18:Com-RAM1 R/W
ICxxx NG

(xxx=NGとなったICの番号)

テストの終了方法

判定結果を表示して終了します。

このテストを実行しても、コミュニケーションRAM1のデータは保存されます。

テスト19 コミュニケーションRAM2リード/ライトテスト

19:Com-RAM2 R/W

テストが実行されると、コミュニケーションRAM2の次のアドレスに対してリード/ライトテストが行われます。

IC120 = 18000h - 1FFFFh

判定結果の表示

OK 表示なし

NG

19:Com-RAM2 R/W
ICxxx NG

(xxx=NGとなったICの番号)

テストの終了方法

判定結果を表示して終了します。

このテストを実行しても、コミュニケーションRAM2のデータは保存されます。

テスト20 SRAMリード/ライトテスト

20:SRAM R/W

テストが実行されると、SRAMの次のアドレスに対してリード/ライトテストが行われます。

ICxxx = xxxxxh - xxFFFh

ICxxx = xxxxxh - xxFFFFh

判定結果の表示

OK 表示なし

NG

20:SRAM R/W
ICxxx NG

(xxx=NGとなったCNの番号)

テストの終了方法

判定結果を表示して終了します。

このテストを実行しても、SRAMのデータは保存されません。

テスト21 1kHz OUTPUT-L発音テストI

21:1KHz L1

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1～4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-LおよびPHONES(L)より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

21:1KHz L1
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(A)(IC121)-AS0→M3(B)(IC124)→M3(C)(IC125)→
M3(D)(IC127)→MIXP(IC134)-MXO1

チェック項目

OUTPUT-L : 1kHz±1.5Hz、サイン波、歪率0.2%、+2.0±2dBm(負荷10KΩ)

OUTPUT-R : -65dBm以下

PHONES(L) : 1kHz、サイン波、歪率0.2%、+10.0±2dBm(負荷150Ω)

PHONES(R) : -60dBm以下

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

21:1KHz L1
OUTPUT Off

テスト22 1kHz OUTPUT-R発音テストI

22:1KHz R1

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1～4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシ

ロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-RおよびPHONES(R)より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

22:1KHz R1
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(A)(IC121)-AS0→M3(B)(IC124)→M3(C)(IC125)→
M3(D)(IC127)→MIXP(IC134)-MXO1

チェック項目

OUTPUT-R : 1kHz、サイン波、歪率0.2%、+2.0±2dBm(負荷10KΩ)

PHONES(R) : 1kHz、サイン波、歪率0.2%、+10.0±2dBm(負荷150Ω)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

22:1KHz R1
OUTPUT Off

テスト23 1kHz OUTPUT-L発音テスト2

23:1KHz L2

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1～4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-LおよびPHONES(L)より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

23:1KHz L2
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(A)(IC121)-AS2→DSPN(2)(through)→
MIXP(IC134)-MXO2

チェック項目

OUTPUT-L : 1kHz $\pm$ 1.5Hz、サイン波、歪率0.2%、
+2.0 $\pm$ 2dBm(負荷10K Ω)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

23:1KHz L2
OUTPUT Off

テスト24 1kHz OUTPUT-R発音テスト2

24:1KHz R2

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1~4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-RおよびPHONES(R)より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

24:1KHz R2
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(B)(IC124)-AS2 $\rightarrow$ DSPN(2)(through) $\rightarrow$
MIXP(IC134)-MXO2

チェック項目

OUTPUT-R : 1kHz $\pm$ 1.5Hz、サイン波、歪率0.2%、
+2.0 $\pm$ 2dBm(負荷10K Ω)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

24:1KHz R2
OUTPUT Off

テスト25 1kHz OUTPUT-L発音テスト2'

25:1KHz L2'

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1~4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-LおよびPHONES(L)より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

25:1KHz L2'
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(C)(IC125)-AS2 $\rightarrow$ DSPN(2)(through) $\rightarrow$
MIXP(IC134)-MXO2

チェック項目

OUTPUT-L : 1kHz $\pm$ 1.5Hz、サイン波、歪率0.2%、
+2.0 $\pm$ 2dBm(負荷10K Ω)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

25:1KHz L2'
OUTPUT Off

テスト26 1kHz OUTPUT-R発音テスト2'

26:1KHz R2'

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1~4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-RおよびPHONES(R)より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

26:1KHz R2'
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(D)(IC127)-AS2→DSPN(2)(through)→
MIXP(IC134)-MXO2

チェック項目

OUTPUT-R : 1kHz±1.5Hz、サイン波、歪率0.2%、
+2.0±2dBm(負荷10KΩ)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

26:1KHz R2'
OUTPUT off

テスト27 EFFECT#1発音テスト

27:EFFECT #1

OUTPUT-Lにプラグを差し込み、出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-LおよびOUTPUT-Rより正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

27:EFFECT #1
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(A)(IC121)-AS1→M3(B)(IC124)→DSPN(1)→
MIXP(IC134)-MXO1

チェック項目

OUTPUT1-L : 1kHz、サイン波、歪率0.2%、+2.0±
2dBm(負荷10KΩ)

OUTPUT1-R : 1kHz、サイン波、歪率0.2%、+2.0±
2dBm(負荷10KΩ)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が

49 終了し、テスト番号入力待ちとなります。

27:EFFECT #1
OUTPUT off

テスト28 EFFECT#1発音テスト

28:EFFECT #2

OUTPUT-Lにプラグを差し込み、出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、OUTPUT-LおよびOUTPUT-Rより正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

28:EFFECT #2
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(C)(IC125)-AS1→M3(D)(IC127)→DSPN(2)→
MIXP(IC134)-MXO1

チェック項目

OUTPUT1-L : 1kHz、サイン波、歪率0.2%、+2.0±
2dBm(負荷10KΩ)

OUTPUT1-R : 1kHz、サイン波、歪率0.2%、+2.0±
2dBm(負荷10KΩ)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

28:EFFECT #2
OUTPUT off

テスト29 1kHz INDIVIDUAL OUTPUT1発音テスト

29:1KHz IND1

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1~4共にプラグを差し込み、各出力の周

波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、INDIVIDUAL OUTPUT1より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

29:1KHz IND1
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(C)(IC125)-AS3→MIXP(IC134)-MXO3

チェック項目

INDIV. OUT1 : 1kHz±1.5Hz、サイン波、
歪率0.2%、-1.0±2dBm(負荷10KΩ)

INDIV. OUT2 : -65dBm以下

INDIV. OUT3 : -65dBm以下

INDIV. OUT4 : -65dBm以下

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

29:1KHz IND1
OUTPUT off

テスト30 1kHz INDIVIDUAL OUTPUT2発音テスト

30:1KHz IND2

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1～4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、INDIVIDUAL OUTPUT2より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

30:1KHz IND2
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(D)(IC127)-AS3→MIXP(IC134)-MXO3

チェック項目

INDIV. OUT2 : 1kHz、サイン波、歪率0.2%、-1.0±2dBm(負荷10KΩ)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

30:1KHz IND2
OUTPUT off

テスト31 1kHz INDIVIDUAL OUTPUT3発音テスト

31:1KHz IND3

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1～4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、INDIVIDUAL OUTPUT3より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

31:1KHz IND3
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(C)(IC125)-AS3→MIXP(IC134)-MXO4

チェック項目

INDIV. OUT3 : 1kHz、サイン波、歪率0.2%、-1.0±2dBm(負荷10KΩ)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

31:1KHz IND3
OUTPUT off

テスト32 1kHz INDIVIDUAL OUTPUT4発音テスト

32:1KHz IND4

OUTPUT-L、OUTPUT-R、PHONES(L/R)、INDIVIDUAL OUTPUT1～4共にプラグを差し込み、各出力の周波数、出力波形、出力レベルを周波数カウンター、オシロスコープ、レベル計(JIS-Cフィルター付き)、歪率計で測定し、INDIVIDUAL OUTPUT4より正常な信号が出力されていることを確認します。このとき、MASTER VOLUMEは最大とします。なお、発音中はLCDに以下の表示がされます。

32:1KHz IND4
OUTPUT ON

なお信号源のルートは、以下の通りです。

M3(D)(IC127)-AS3→MIXP(IC134)-MXO4

チェック項目

INDIV. OUT4 : 1kHz、サイン波、歪率0.2%、 $-1.0 \pm 2\text{dBm}$ (負荷10K Ω)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

32:1KHz IND4
OUTPUT Off

テスト33 64音発音テスト

33:64 VOICE OUT
Output CH .. CH ..

聴感にて64音がINDIVIDUAL OUTPUT1～4より正常に出力されていることを確認します(サイン波が、約0.5秒 間隔0.1秒で発音)。なお、発音中はLCDに以下の表示がされます。

33:64 VOICE OUT
Output CH xx CH yy

(xx=現在発音しているチャンネルの番号-ODD)
(yy=現在発音しているチャンネルの番号-EVEN)

なお各チャンネルの信号は、以下のICより出力されています。

1チャンネル～16チャンネル : M3(A)(IC121)

17チャンネル～32チャンネル : M3(B)(IC124)

33チャンネル～48チャンネル : M3(C)(IC125)

49チャンネル～64チャンネル : M3(D)(IC127)

テストの終了方法

[EXIT]を押すと、LCDに次の画面が表示されて発音が終了し、テスト番号入力待ちとなります。

33:64 VOICE OUT
OUTPUT Off

テスト34 ファクトリーセット

34:FACTORY SET

テストを起動すると、LCDに次の画面が表示されます。

34:FACTORY SET
Sure?

[+1]を押すと、各データがファクトリーセットされたあと“テスト35 EXIT”が起動されます。

シンセサイザーシステムデータ

インターナル 128ボイスデータ

インターナル 64パフォーマンスデータ

インターナル 16マルチデータ

[-1]を押すと、ファクトリーセットは行われずに“テスト35 EXIT”が起動されます。

テスト結果の表示

ファクトリーセットされた場合

34:FACTORY SET
OK

テストの終了方法

判定結果を表示して終了します。

ファクトリーセットが実行されると、以下に示すシステムデータがセットされます。

----- SYNTH -----

MASTER NOTE SHIFT	=+0
MASTER TUNING	=+0
MIDI DEVICE NUMBER	=ALL
MIDI RECEIVE CHANNEL	=OMNI
MIDI BULK PROTECT SWITCH	=ON
MIDI CONTROL CHANGE FILTER	=OFF
MIDI POLY AT FILTER	=ON
MIDI PROGRAM CHANGE MODE	=DIRECT
MIDI 1 CONTROL DEVICE	=1
MIDI 2 CONTROL DEVICE	=4
MIDI 3 CONTROL DEVICE	=18
MIDI 4 CONTROL DEVICE	=19
CONTROL RESET	=ON
EFFECT BYPASS	=OFF
OUTPUT	=NORMAL

----- VOICE -----

I1-00 - I1-63	=P5-00 - P5-64 (HIDDEN)
I2-00 - I2-63	=P6-00 - P6-64 (HIDDEN)

----- PERFORMANCE -----

I-00 - I-63	=P3-00 - P3-64 (HIDDEN)
-------------	-------------------------

----- MULTI -----

I-00 - I-15	=INIT. MULTI
-------------	--------------

テスト35 EXIT

35:EXIT

テストを実行すると、LCDに次の画面が表示されます。

35:EXIT
Sure?

[YES]を押すと、テストモードを抜けてプレイモードに戻ります。

[NO]を押すと、テスト番号の入力待ちとなります。プレイモードに戻ったら、以下の項目について検査を実施して下さい。

A パワースイッチのON/OFFしたとき、各出力端子に現れるクリックノイズが0.5Vp-p以下であることを確認します。

B 各出力端子でのノイズレベルが、以下の通りであることを確認します。

OUTPUT-L	: -85dBm以下
OUTPUT-R	: -85dBm以下
INDIV. OUT1	: -85dBm以下
INDIV. OUT2	: -85dBm以下
INDIV. OUT3	: -85dBm以下
INDIV. OUT4	: -85dBm以下
PHONES(L)	: -75dBm以下
PHONES(R)	: -75dBm以下

■ ERROR MESSAGES

● MIDI

DISPLAY	COMMENTS
MIDI buffer full !	When the TG500 attempted to receive or transmit a large amount of MIDI data, its handling capacity was exceeded.
MIDI data error !	An error occurred when receiving MIDI data.
MIDI checksum err !	An error occurred when receiving bulk data.
Bulk protected !	Since the "Bulk Protect" parameter is on, the bulk data was not received.
Device No. is off !	Since the device number is off, bulk data cannot be transmitted or received.
Device No. mismatch !	Since the device numbers did not match, the bulk data was not received.

● Data card

DISPLAY	COMMENTS
Data Card not ready !	The data card is not correctly inserted into the slot.
Card protected !	Since the memory protect switch of the card is on, data cannot be saved to the card.
Illegal format !	The card is the wrong format.
Verify NG !	The data was not correctly saved.

● Wave card

DISPLAY	COMMENTS
Wave card not ready !	The wave card is not correctly inserted into the slot.
ID Number mismatch !	A multi includes voices which use two or more wave cards.

● Battery

DISPLAY	COMMENTS
Change battery !	The internal backup battery needs to be replaced.
Change card battery !	The card backup battery needs to be replaced.

● Sample

DISPLAY	COMMENTS
Sample memory full !	Since the sample memory is full, further loading of sample data is not possible.
Sample data not exists !	Since no sample exists in the specified sample number, bulk transmission is not possible.
Sample data protected !	Since the waveform card is write protected, data save and bulk transmission are not possible.
Over waveform number !	The maximum allowable number of waves was exceeded.
Over Sample number !	The maximum allowable number of samples was exceeded.

■ エラーメッセージ

MIDI関係	
ディスプレイ表示	メッセージの内容
MIDI buffer full !	一度に多量のMIDIデータが送受信されたため、送受信ができません。データ量を減らしてください。
MIDI data error !	MIDIデータを受信した際、異常がありました。
MIDI checksum err !	バルクデータの受信の際、異常がありました。
Bulk protected !	バルクプロテクトがオンになっているため、バルクデータの受信ができません。
Device NO. is off !	デバイスナンバーがオフになっているため、バルクデータの送受信ができません。
Device NO. mismatch !	デバイスナンバーのチャンネルが一致していないため、バルクデータの受信ができません。

データカード関係	
ディスプレイ表示	メッセージの内容
Data Card not ready !	カードが本体に正しくセットされていません。
Card protected !	カード自体のプロテクトスイッチがオンになっているため、カードへのデータの書き込みができません。
Illegal format !	カードのフォーマットが違います。
Verify NG!	カードのセーブが正しく行われていません。

ウェーブカード関係	
ディスプレイ表示	メッセージの内容
Wave card not ready !	ウェーブカードが本体に正しくセットされていません。
ID Number mismatch !	プレイしようとしているボイスで使用されるべきウェーブフォームは、現在カードスロットにセットされているものと異なるウェーブフォームカードのものです。
	同時には1つのウェーブフォームカードしか使用できないにもかかわらず、マルチを構成する各々のボイスの必要なウェーブカードが異なっているため正常に発音できません。

電池関係	
ディスプレイ表示	メッセージの内容
Change battery !	本体内のバックアップバッテリーが寿命です。
Change card battery !	カードのバックアップバッテリーが寿命です。

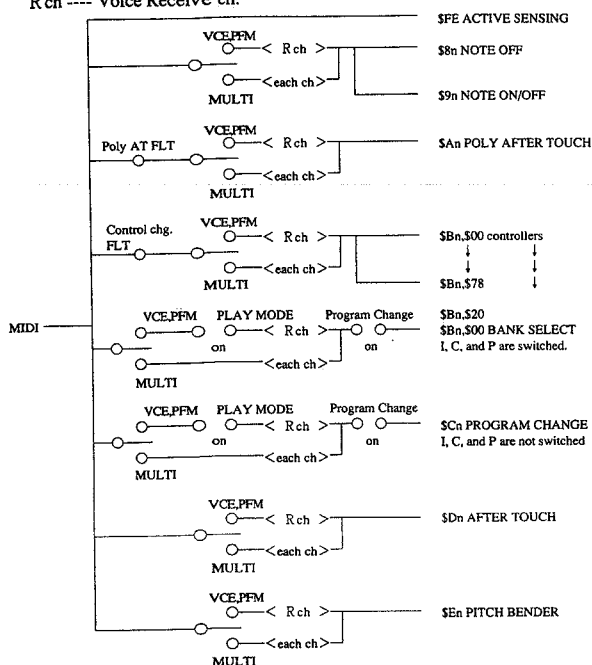
サンプル関係	
ディスプレイ表示	メッセージの内容
Sample memory full !	サンプル領域が不足するため、データのロードができません。
Sample data not exists !	指定されたサンプルナンバーにサンプルが存在しないため、バルクを送信できません。
Sample data protected !	サンプルにプロテクトがかかっているため、データのセーブ、バルク送信ができません。
Over waveform number !	ウェーブフォームの数が多すぎてロードできません。
Over Sample number !	サンプルの数が多すぎてロードできません。

■ MIDI DATA FORMAT (MIDIデータフォーマット)

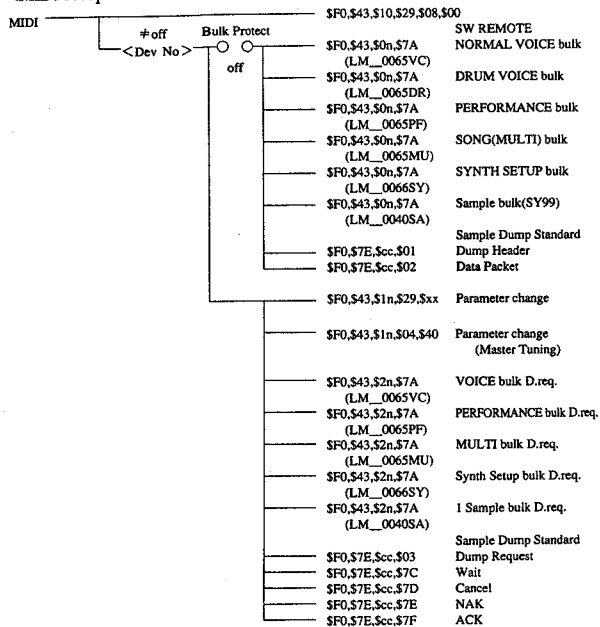
1. Synthesizer mode

1. MIDI reception/transmission block diagram

<MIDI reception conditions> 1/2
R ch ---- Voice Receive ch.



<MIDI reception conditions> 2/2



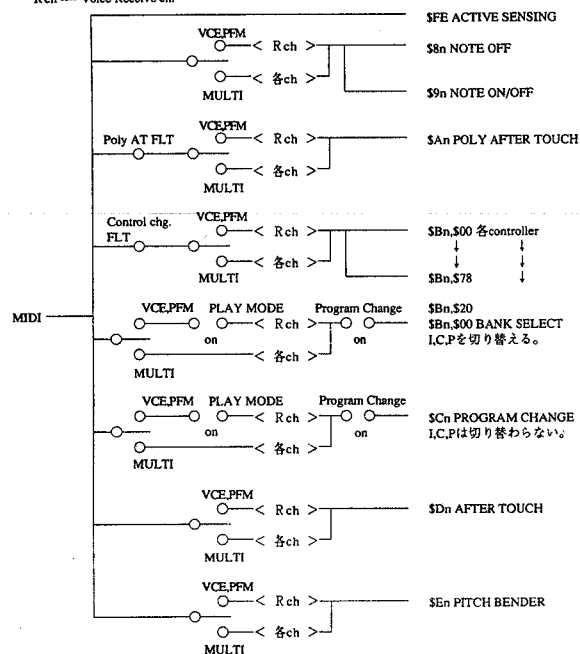
Dev No = Device Number

1. シンセサイザー モード

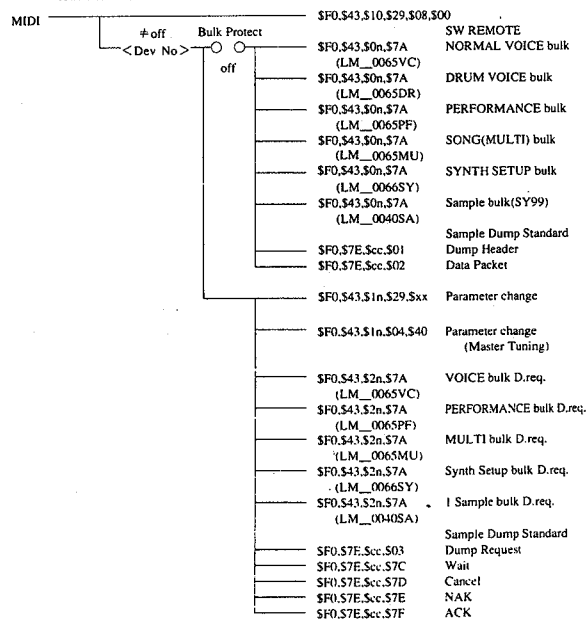
1. MIDI 受信/送信 ブロック図

<MIDI 受信条件> 1/2

R ch ---- Voice Receive ch.

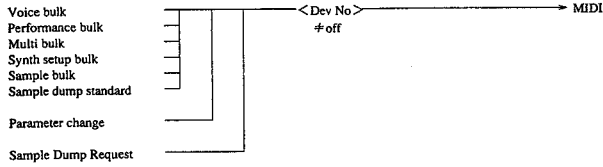


<MIDI 受信条件> 2/2

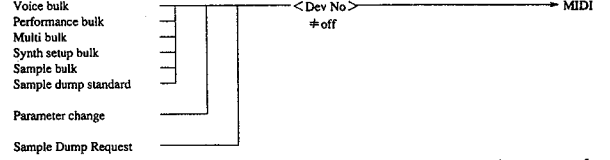


Dev No = Device Number

<MIDI transmission conditions>



<MIDI 送信条件>



2. Channel message

2.1 Reception

2.1.1 Note Off

Reception note range = C-2...G8
Velocity range = Not received

2.1.2 Note On/Off

Reception note range = C-2...G8
Velocity range = 0...127

2.1.3 Polyphonic After Touch

Polyphonic After Touch is received when it is set to on during system setup.

Reception note range = E0...G6

If the received note exceeds the above range, the effect is applied to the maximum and minimum note values.

2.1.4 Control change

The parameters in the table below can be controlled by MIDI.

cntrl	parameter	data mg
10	Pan*	0 ~ 127
16	Effect Control 1	0 ~ 127
17	Effect Control 2	0 ~ 127
18	MIDI Control 3	0 ~ 127
19	MIDI Control 4	0 ~ 127
0 ~ 119	Volume	0 ~ 127
0 ~ 120	MIDI Control 1	0 ~ 127
0 ~ 120	MIDI Control 2	0 ~ 127
0 ~ 120	MIDI Control 3 (add)	0 ~ 127
0 ~ 120	MIDI Control 4 (add)	0 ~ 127
0 ~ 120	Effect Control 1 (add)	0 ~ 127
0 ~ 120	Effect Control 2 (add)	0 ~ 127
64	Sustain Switch	0, 127

* Pan is received only when MULTI is generated.

2. チャネルメッセージ

2.1 受信

2.1.1 ノートオフ

受信ノート範囲 = C-2...G8
ベロシティ範囲 = 受信しない。

2.1.2 ノートオン

受信ノート範囲 = C-2...G8
ベロシティ範囲 = 0...127

2.1.3 ポリフォニック アフタータッチ

システムセットアップにてonに設定されているときに受信する。

受信ノート範囲 = E0...G6

受信したノートが上記の範囲を越えるときはそれぞれ最上位・最下位のノートの値で効果がかかる。

2.1.4 コントロールチェンジ

下記のパラメーターをMIDIによってコントロールできる。

cntrl	parameter	data mg
10	Pan*	0 ~ 127
16	Effect Control 1	0 ~ 127
17	Effect Control 2	0 ~ 127
18	MIDI Control 3	0 ~ 127
19	MIDI Control 4	0 ~ 127
0 ~ 119	Volume	0 ~ 127
0 ~ 120	MIDI Control 1	0 ~ 127
0 ~ 120	MIDI Control 2	0 ~ 127
0 ~ 120	MIDI Control 3 (add)	0 ~ 127
0 ~ 120	MIDI Control 4 (add)	0 ~ 127
0 ~ 120	Effect Control 1 (add)	0 ~ 127
0 ~ 120	Effect Control 2 (add)	0 ~ 127
64	Sustain Switch	0, 127

* Panは、Multi 発音時のみ受信する

2.1.5 Program change

When a program change is received, the TG500 performs the following operations.
Three reception mode types can be set during the system setup.

1) off : Program change is not received.

2) normal

: In each play mode, the program No. changes in accordance with 00~63 of the current mode.
The program bank change is not received.
Program change Nos. are assigned as follows in accordance with the mode.

			Data (dec.)
Voice	Internal1	0~63	00~63
	Internal2	0~63	00~63
	Preset1	0~63	00~63
	Preset2	0~63	00~63
	Preset3	0~63	00~63
	Preset4	0~63	00~63
	Card1	0~63	00~63
	Card2	0~63	00~63
Performance	Internal1	0~63	00~63
	Preset1	0~63	00~63
	Preset2	0~63	00~63
	Card1	0~63	00~63

3) direct

: In voice mode, voice 00~63 correspond to the program change data 00~63. INT1, 2, PRE 1-4, and CARD1-4 change in accordance with the program bank change.
Program change data 64~127 are not received.
In performance mode, performance 00~63 correspond to the program change data 00~63. INT1, PRE1, 2, and Card 1, 2 change in accordance with the program bank change.
Program change data 64~127 are not received.
In Multi mode, each INST program changes in accordance with the above.
Program bank change Nos. are assigned as follows in accordance with the mode.

Bn 00 xx 20 xx	Data (dec.)
Internal1 Voice	00,00
Internal2 Voice	00,03
Preset1 Voice	00,02
Preset2 Voice	00,05
Preset3 Voice	00,08
Preset4 Voice	00,11
Card1 Voice	00,01
Card2 Voice	00,04
Card3 Voice	00,07
Card4 Voice	00,10
Internal1 Performance	00,64
Preset1 Performance	00,66
Preset2 Performance	00,69
Card1 Performance	00,65
Card2 Performance	00,68
Internal1 Multi	00,16
Internal1 Voice(multi)	00,32
Internal2 Voice(multi)	00,35
Preset1 Voice (multi)	00,34
Preset2 Voice (multi)	00,37
Preset3 Voice (multi)	00,40
Preset4 Voice (multi)	00,43
Card1 Voice(multi)	00,33
Card2 Voice(multi)	00,36
Card3 Voice(multi)	00,39
Card4 Voice(multi)	00,42
Internal1 Perf(multi)	00,80
Preset1 Perf (multi)	00,82
Preset2 Perf (multi)	00,85
Card1 Perf(multi)	00,81
Card2 Perf(multi)	00,84

4) table

: Reception is carried out in accordance with the PROGRAM CHANGE TABLE.

2.1.5 プログラムチェンジ

プログラムチェンジを受信したとき、本機は以下のような動作をする。システムセットアップにて3種の受信モードを設定できる。

1) off : プログラムチェンジを受信しない。

2) normal

: それぞれのプレイモード時、現在のモードで、00~63に対応して、プログラム番号が変わる。
バンクセレクトは受信しない。
プログラムチェンジ番号は以下の様に割り当てられている。

			Data (dec.)
Voice	Internal1	0~63	00~63
	Internal2	0~63	00~63
	Preset1	0~63	00~63
	Preset2	0~63	00~63
	Preset3	0~63	00~63
	Preset4	0~63	00~63
	Card1	0~63	00~63
	Card2	0~63	00~63
Performance	Internal1	0~63	00~63
	Preset1	0~63	00~63
	Preset2	0~63	00~63
	Card1	0~63	00~63

3) direct

: ボイスモードの時は、プログラムチェンジデータの00~63に対してボイスの00~63が対応する。INT1,2, PRE1-4, CARD1-4はバンクセレクトによって変わる。
プログラムチェンジデータの64~127は受信しない。
パフォーマンスモードの時は、プログラムチェンジデータの00~63に対してパフォーマンスの00~63が対応する。
INT1, PRE1,2, CARD1,2はバンクセレクトによって変わる。
プログラムチェンジデータの64~127は受信しない。
マルチモードの時も上記に準じて各INSTのプログラムが変わる。バンクセレクトは以下の様に割り当てられている。

Bn 00 xx 20 xx	Data (dec.)
Internal1 Voice	00,00
Internal2 Voice	00,03
Preset1 Voice	00,02
Preset2 Voice	00,05
Preset3 Voice	00,08
Preset4 Voice	00,11
Card1 Voice	00,01
Card2 Voice	00,04
Card3 Voice	00,07
Card4 Voice	00,10
Internal1 Performance	00,64
Preset1 Performance	00,66
Preset2 Performance	00,69
Card1 Performance	00,65
Card2 Performance	00,68
Internal1 Multi	00,16
Internal1 Voice(multi)	00,32
Internal2 Voice(multi)	00,35
Preset1 Voice (multi)	00,34
Preset2 Voice (multi)	00,37
Preset3 Voice (multi)	00,40
Preset4 Voice (multi)	00,43
Card1 Voice(multi)	00,33
Card2 Voice(multi)	00,36
Card3 Voice(multi)	00,39
Card4 Voice(multi)	00,42
Internal1 Perf(multi)	00,80
Preset1 Perf (multi)	00,82
Preset2 Perf (multi)	00,85
Card1 Perf(multi)	00,81
Card2 Perf(multi)	00,84

4) table

: PROGRAM CHANGE TABLE に準じて受信される。

2.1.6 Pitch bend

Pitch bend is received only on the MSB side.

2.1.7 After touch

After touch is received in accordance with the reception channel of each mode.

2.1.8 Channel mode message

cntrl#	Parameter	data mg
120	All Sound Off	0
121	Reset All Controller	0
123	All Notes Off	0

2.1.6 ピッチ ベンド

ピッチ ベンドの受信は、MSB側のみで動作する。

2.1.7 アフタータッチ

各モードの受信チャンネルに従って受信する。

2.1.8 チャンネル モード メッセージ

cntrl#	Parameter	data mg
120	All Sound Off	0
121	Reset All Controller	0
123	All Notes Off	0

3. System exclusive message

3.1 Parameter change

The TG500 transmits and receives the following eight parameter change types.

(7) Remote switch is received only.)

7) Remote switch will be the same as the screen when the switch is pressed.

- 1). Multi Data
- 2). Performance Data
- 3). Normal Voice Data
- 4). Drum Voice Data
- 5). Setup Data
- 6). Program Change Table
- 7). Switch Remote
- 8). Master Tuning

The parameter change reception cannot be turned off with the MIDI switches, except for Device Number off.

3.1.1 TG500 Data parameter change

(1) Format

```

11110000 F0
01000011 43
0001nnnn nnnn = Device Number
00101001 29
0000gggg gggg = Parameter Group Number
0sssssss sssssss = Parameter Sub Group Number
0pppppppp ppppppp = Parameter Number MS7bit
0pppppppp ppppppp = Parameter Number LS7bit
0vvvvvvvv vvvvvvv = Data Value MS7bit
0vvvvvvvv vvvvvvv = Data Value LS7bit
11110111 F7
    
```

(2) Parameter Group Number,Sub Group Number

Parameter Group Name	gggg	sssssss	
Multi Data	0	0,1..16	*1
Performance Data	1	0,1..4	*2
Normal Voice Data	2	0	*3
Drum Voice Data	3	0,36..84	*4
Setup Data	4	0	*5
Program Change Table	7	0,63	*6
Switch Remote	8	0	

*1:1..16:Inst Number,0:common data
 *2:1..4:Layer Number,0:common data
 *3:0=Voice
 *4:36..84=Key Number,0:common data
 *5:0=syn
 *6:Program Number

(3) Parameter Number,Data Value

See the appended table 1.

3. システム エクススクルーシブ メッセージ

3.1 パラメーター チェンジ

本機は以下の8種類のパラメーターチェンジを送受信する。

(但し、リモート スイッチは受信のみ。)

また、7)のリモートスイッチは、スイッチを押したときの画面と同じとなる。

- 1). Multi Data
- 2). Performance Data
- 3). Normal Voice Data
- 4). Drum Voice Data
- 5). Setup Data
- 6). Program Change Table
- 7). Switch Remote
- 8). Master Tuning

parameter change は Device Number の off 以外の各 MIDI のスイッチにて受信、オフすることはできない。

3.1.1 TG500 Data parameter change

(1) Format

```

11110000 F0
01000011 43
0001nnnn nnnn = Device Number
00101001 29
0000gggg gggg = Parameter Group Number
0sssssss sssssss = Parameter Sub Group Number
0pppppppp ppppppp = Parameter Number MS7bit
0pppppppp ppppppp = Parameter Number LS7bit
0vvvvvvvv vvvvvvv = Data Value MS7bit
0vvvvvvvv vvvvvvv = Data Value LS7bit
11110111 F7
    
```

(2) Parameter Group Number,Sub Group Number

Parameter Group Name	gggg	sssssss	
Multi Data	0	0,1..16	*1
Performance Data	1	0,1..4	*2
Normal Voice Data	2	0	*3
Drum Voice Data	3	0,36..84	*4
Setup Data	4	0	*5
Program Change Table	7	0,63	*6
Switch Remote	8	0	

*1:1..16:Inst Number,0:common data
 *2:1..4:Layer Number,0:common data
 *3:0=Voice
 *4:36..84=Key Number,0:common data
 *5:0=syn
 *6:Program Number

(3) Parameter Number,Data Value

付表 1 参照

(4) Operation

(Transmission)

When the data is edited with the panel switch, the parameter change is transmitted in accordance with the previously stated transmission conditions.

(Reception)

1)~4)

The TG500 has three sound generation modes: Voice, Performance and Multi. Only when the sound generation mode of the transmitting side and receiving side match, Reception is possible. The mode on the receiving side does not change and the page does not change. However, the data display will be updated.

5)~6)

All modes: Modes are received as they are (no page change.)

7)

This parameter change is only for reception. Remote control is possible with all panel switches. This message has the same effect as pressing the switch.

3.1.2 Master Tuning parameter change

(1) Format

```
11110000 F0
01000011 43
0001nnnn nnnn = Device Number
00101001 04
01000000 40
0vvvvvvv vvvvvvv = Data Value
11110111 F7
```

(2) Operation

(Transmission)

When the master tune data is edited with the panel switch, the parameter change is transmitted in accordance with the previously stated transmission conditions.

(Reception)

All modes: Modes are received as they are. (no page change)

4. Bulk dump

The TG500 transmits and receives the following 7 bulk dump types.

Reception is not possible during performance and recording.

Transmission is performed when MIDI UTILITY "bulk dump" is executed, or when a dump request is received.

- 1). Normal Voice bulk dump
- 2). Drum Voice bulk dump
- 3). Performance bulk dump
- 4). Multi bulk dump
- 5). Synthesizer Setup bulk dump
- 6). Sample bulk dump

(1) Format

```
0 11110000 F0
1 01000011 43
2 0000nnnn nnnn = Device Number
3 01111010 7A
4 0bbbbbbb ] No. of bytes
5 0bbbbbbb
6 01001100 4C(ascii"L")
7 01001101 4D(ascii"M")
8 00100000 20(ascii" ")
9 00100000 20(ascii" ")
10 dddddddd C ddddddd = Data Format Name(ascii)
11 dddddddd H ddddddd = Data Format Name(ascii)
12 dddddddd E ddddddd = Data Format Name(ascii)
13 dddddddd C ddddddd = Data Format Name(ascii)
14 dddddddd K ddddddd = Data Format Name(ascii)
15 dddddddd K ddddddd = Data Format Name(ascii)
16 00000000 S 00
↓ ↓
29 00000000 U 00
↓ ↓
30 0ttttttt M ttttttt = Memory_type
31 0mmmmmmn mmmmmmm = Memory Number
32 0vvvvvvv vvvvvvv = data value
↓ ↓
0ssssssss sssssss = check_sum
11110111 F7
```

4 and 5 are not available during a Dump Request and 32 becomes "F7".

(4) 動作

(送信)

パネルスイッチにより、データをエディットしたとき、前記の送信条件に従って、パラメーターチェンジを送信する。

(受信)

1)~4)

TG500には、発音モードとして、Voice, Performance, Multi の3つのモードがあるが、送信側と受信側の発音モードが一致したときのみ、受信し、受信側のモードは変化せずページの移動もなし。ただし、データの表示は新しいものとなる。

5)~6)

すべてのMode: Mode はそのまま受信。(ページ移動なし)

7)

受信のみのパラメーターチェンジで、全てのパネルスイッチに対しリモートコントロールが可であり、そのスイッチを押すことと同等の効果をもつメッセージである。

3.1.2 Master Tuning parameter change

(1) Format

```
11110000 F0
01000011 43
0001nnnn nnnn = Device Number
00101001 04
01000000 40
0vvvvvvv vvvvvvv = Data Value
11110111 F7
```

(2) 動作

(送信)

パネルスイッチにより、マスターチューンデータをエディットしたとき、前記の送信条件に従って、パラメーターチェンジを送信する。

(受信)

すべてのMode: Mode はそのまま受信。(ページ移動なし)

4. バルク ダンプ

本機は以下の6種類のバルクダンプを送受信する。

受信はデモ演奏中以外の際のみ可能である。

送信はMIDI UTILITY の "bulk dump" を実行した時、あるいは dump request を受信した時に行う。

- 1). Normal Voice bulk dump
- 2). Drum Voice bulk dump
- 3). Performance bulk dump
- 4). Multi bulk dump
- 5). Synthesizer Setup bulk dump
- 6). Sample bulk dump

(1) Format

```
0 11110000 F0
1 01000011 43
2 0000nnnn nnnn = Device Number
3 01111010 7A
4 0bbbbbbb ] byte数
5 0bbbbbbb
6 01001100 4C(ascii"L")
7 01001101 4D(ascii"M")
8 00100000 20(ascii" ")
9 00100000 20(ascii" ")
10 dddddddd C ddddddd = Data Format Name(ascii)
11 dddddddd H ddddddd = Data Format Name(ascii)
12 dddddddd E ddddddd = Data Format Name(ascii)
13 dddddddd C ddddddd = Data Format Name(ascii)
14 dddddddd K ddddddd = Data Format Name(ascii)
15 dddddddd K ddddddd = Data Format Name(ascii)
16 00000000 S 00
↓ ↓
29 00000000 U 00
↓ ↓
30 0ttttttt M ttttttt = Memory_type
31 0mmmmmmn mmmmmmm = Memory Number
32 0vvvvvvv vvvvvvv = data value
↓ ↓
0ssssssss sssssss = check_sum
11110111 F7
```

Dump Request時は、4,5がなく、32が"F7"となる。

(2) Data Format Name

Bulk Dump Type	ddddddd	ttttttt	mmmmmmmm
Normal Voice	0065VC	*1	0.62
Drum Voice	0065DR	*2	63
Performance	0065PF	*3	0.63
Multi(Song)	0065MU	0	0.9
Synthesizer Setup	0065SY	0	0
Sample	0040SA	0	0.63

*1:0=int1,3=int2,127=edit_buffer
 *2:0=int1,3=int2,127=edit_buffer
 *3:0=int1,127=edit_buffer
 *4:When memory number exceeds the upper limit, it is handled as an upper limit value during bulk reception, and it is ignored during dump request reception.
 *5: When a memory type is not defined during bulk dump reception;
 - with 4)~7), it is ignored and handled as int.
 - with 1) and 2),
 =127 edit_buffer
 =0~2 int1
 =3~7 int2
 =other bit3~bit7 are ignored and the above process is performed
 with 3),
 =127 edit_buffer
 =0~2 int1
 =other bit 2~bit7 are ignored and the above process is performed.

(3) Data Format

See the appended table 1.

(4) Operation

(Transmission)

While being transmitted with the BULK UTILITY using 1)~4),

during All Voices Bulk transmission
 VOICE

Memory_type = 00(INT1)
 Memory Number = Transmission is carried out up to 63 starting from 0 sequentially.
 Memory_type = 03(INT2)
 Memory Number = Transmission is carried out up to 63 starting from 0 sequentially.

during All Performance Bulk transmission,
 PERFORMANCE

Memory_type = 00(INT1)
 Memory Number = Transmission is carried out up to 63 starting from 0 sequentially.

during All Multi Bulk transmission,
 MULTI

Memory_type = 00(INT)
 Memory Number = Transmission is carried out up to 15 starting from 0 sequentially.

5 Sample Dump

For the sample dump the TG500 uses the Sample Dump Standard and the SY99 Sample Bulk Dump.
 Both of them can be received.

For transmission, the above two data types are transmitted successively when "Sample Dump of Sample Utility" is executed. When receiving Sample Dump Standard Dump Request, and the SY99 Sample Bulk Dump Request, each data type is transmitted.

With the Sample Dump Standard and the SY99 Sample Bulk Dump, \$1f is the upper limit of the Sample (memory) Number; numbers exceeding this are handled as \$1f.

Sample Dump Standard

DUMP REQ F0,7E,cc,03,ss,ss,F7
 ACK F0,7E,cc,7F,pp,F7
 NAK F0,7E,cc,7E,pp,F7
 CANCEL F0,7E,cc,7D,pp,F7
 WAIT F0,7E,cc,7C,pp,F7
 DATA PACKET F0,7E,cc,02,kk,<120 byte>,11,F7
 DUMP HEADER F0,7E,cc,01,ss,ss,ee,ff,ff,ff,gg,gg,gg,gg,hh,hh,hh,ii,ii,ii,jj,F7

pp : packet number
 cc : channel number
 ss ss : sample number (LSB first)
 ee : sample format (SY99 handles 8~16 bits.)
 ff ff ff : sample period (LSB first)
 gg gg gg : sample length (LSB first)
 hh hh hh : loop start (LSB first)
 ii ii ii : loop end (LSB first)
 jj : loop type (00=normal Loop,01=alternate Loop,7F=Loop off)
 kk : running packet count (0~127) (Sequential packet No.)
 ll : checksum(XOR of 7E cc 02 kk <120 bytes>)

6. Status FE (Active sensing)

a) Reception

If a signal is not output from MIDI for longer than approximately 300 msec after receiving FE, the MIDI reception buffer is cleared, and if key on remains it is turned off.

(2) Data Format Name

Bulk Dump Type	ddddddd	ttttttt	mmmmmmmm
Normal Voice	0065VC	*1	0.62
Drum Voice	0065DR	*2	63
Performance	0065PF	*3	0.63
Multi(Song)	0065MU	0	0.9
Synthesizer Setup	0065SY	0	0
Sample	0040SA	0	0.63

*1:0=int1,3=int2,127=edit_buffer
 *2:0=int1,3=int2,127=edit_buffer
 *3:0=int1,127=edit_buffer
 *4:memory numberは、上限を越えた場合、
 バルク受信時 上限値として扱う。
 ダンプリクエスト受信時 無視する。
 *5:memory typeは、未定義の場合、
 バルク受信時 4)~7)では、無視してintとして扱う。
 1)~2)では、
 =127 edit_buffer
 =0~2 int1
 =3~7 int2
 =other bit3~bit7を無視して、
 上記の処理
 3)では、
 =127 edit_buffer
 =0~2 int1
 =other bit2~bit7を無視して、
 上記の処理
 ダンプリクエスト受信時 無視する。

(3) Data Format

付表1 参照

(4) 動作

(送信)
 1)~4)で、BULK UTILITYで送信時、

All Bulk 送信時、
 VOICE

Memory_type = 00(INT1)
 Memory Number = 0 からスタートして 63 まで順次送信。
 Memory_type = 03(INT2)
 Memory Number = 0 からスタートして 63 まで順次送信。

PERFORMANCE

Memory_type = 00(INT1)
 Memory Number = 0 からスタートして 63 まで順次送信。

MULTI

Memory_type = 00(INT)
 Memory Number = 0 からスタートして 15 まで順次送信。

4 サンプル ダンプ

TG500 が扱う サンプル ダンプには Sample Dump Standard と SY99 Sample Bulk Dump とがある。
 受信は上記 2 つとも可能である。
 送信は Sample Utility の "Sample Dump" を実行した時、上記 2 つのデータを連続して送信する。
 Sample Dump Standard Dump Request, SY99 Sample Bulk Dump Request を受信時は、おのおののデータの送信を行う。
 サンプル ダンプスタンダード, SY99 サンプル バルク ダンプにおいて サンプル (メモリ) ナンバーは \$1f を上限とし、これを越えるナンバーは \$1f として扱う。

サンプル ダンプ スタンダード

DUMP REQ F0,7E,cc,03,ss,ss,F7
 ACK F0,7E,cc,7F,pp,F7
 NAK F0,7E,cc,7E,pp,F7
 CANCEL F0,7E,cc,7D,pp,F7
 WAIT F0,7E,cc,7C,pp,F7
 DATA PACKET F0,7E,cc,02,kk,<120 byte>,11,F7
 DUMP HEADER F0,7E,cc,01,ss,ss,ee,ff,ff,ff,gg,gg,gg,gg,hh,hh,hh,ii,ii,ii,jj,F7

pp : packet number
 cc : channel number
 ss ss : sample number (LSB first)
 ee : sample format (SY99 は 8 ~ 16bit を扱う)
 ff ff ff : sample period (LSB first)
 gg gg gg : sample length (LSB first)
 hh hh hh : loop start (LSB first)
 ii ii ii : loop end (LSB first)
 jj : loop type (00=normal Loop,01=alternate Loop,7F=Loop off)
 kk : running packet count (0~127) (このパケットの追い番)
 ll : checksum(XOR of 7E cc 02 kk <120 bytes>)

6. ステータス FE (アクティブ センシング)

a) 受信

一度FEを受信後、約300msec以上MIDIからの信号が来ない場合はMIDIの受信バッファをクリアし、key onが残っていればoffの処理を行う。

< Table 1 >

(1) MIDI Parameter Change table (Multi)

\$F0,\$43,\$1n,\$29,\$00,sub_group,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) n ; Device Number

s ; parameter sub_group number

p ; parameter number

v ; parameter value

[MULTI PARAMETERS]

1. COMMON

s=0

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
reserved	0	—	0	
effect mode	1	1	0..2	off,seri,para
effect1 type	2	2	0..90	0..90
effect2 type	3	3	0..90	0..90
effect control1 parameter	4	4	0..31	off..Ef_Ins2b
effect control1 add controller	5	5	0..124	0..124
effect control2 parameter	6	6	0..31	off..Ef_Ins2b
effect control2 add controller	7	7	0..124	0..124
effect control2 min limit	8	8	0..100	0..100
effect control2 max limit	9	9	0..100	0..100
effect1 parameter1	10	10	0..???	???
effect1 parameter2	!	11	0..???	???
effect1 parameter3	!Not in order	12	0..???	???
effect1 parameter4	!	13	0..???	???
effect1 parameter5	!	14	0..???	???
effect1 parameter6	!	15	0..???	???
effect1 parameter7	!	16	0..???	???
effect1 parameter8	21	17	0..???	???
effect1 level-a	22	18	0..100	0..100
effect1 level-b	23	19	0..100	0..100
effect2 parameter1	24	20	0..???	???
effect2 parameter2	!	21	0..???	???
effect2 parameter3	!Not in order	22	0..???	???
effect2 parameter4	!	23	0..???	???
effect2 parameter5	!	24	0..???	???
effect2 parameter6	!	25	0..???	???
effect2 parameter7	!	26	0..???	???
effect2 parameter8	35	27	0..???	???
effect2 level-a	36	28	0..100	0..100
effect2 level-b	37	29	0..100	0..100
effect mix level	38	30	0..100	0..100
effect balance out1	39	31	0..100	0..100
effect balance out2	40	32	0..100	0..100
effect control1 min limit	41	33	0..100	0..100
effect control1 max limit	42	34	0..100	0..100
effect lfo wave	43	35	0..6	tri..lrm
effect lfo speed	44	36	0..99	0..99
effect lfo delay time	45	37	0..99	0..99
effect insert 1b	46	38	0..100	0..100
effect insert 2a	47	39	0..100	0..100

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
effect insert 2b	48	40	0..100	0..100
multi name top	49	49	32..127	ASCII
multi name	50	50	32..127	ASCII
multi name	51	51	32..127	ASCII
multi name	52	52	32..127	ASCII
multi name	53	53	32..127	ASCII
multi name	54	54	32..127	ASCII
multi name	55	55	32..127	ASCII
multi name bottom	56	56	32..127	ASCII
reserved	57	—	0	
reserved	58	—	0	
reserved	59	—	0	
reserved	60	—	0	
reserved	61	—	0	
reserved	62	—	0	
reserved	63	—	0	
reserved	64	—	0	
reserved	65	—	0	
reserved	66	—	0	
reserved	67	—	0	
reserved	68,69	—	0	

2. INST

s=1..16(inst number)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
inst memory bank	70,71	0	b0,1	1..4
inst memory			b2,3	int/crd/ pre
off/on for ind1..4			b4..b7	0..1
inst voice number	72,73	1	b0..5	0..63
inst v,p select			b6	pfm/vce
inst switch			b7	off,on
inst volume	74	2	0..127	0..127
inst tune	75	3	1..127	+63
inst note shift	76	4	1..127	+63
inst pan	77	5	b0..b5	+31
inst pan source			b6=0,1	multi,vce/pfm
off/on for send1..4	78	6	b0..3	0..1
off/on for out1,2			b4..5	0..1
off/on for vce send			b6	0..1
inst effect send	79	7	0..127	0..127
	80..89			
	90..99			
	100..109			
	110..119			
	120..129			
	130..139			
	140..149			
	150..159			
	160..169			
	170..179			

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
	180..189			
	190..199			
	200..209			
	210..219			
	220..229			

(2) MIDI Parameter Change table (Performance)

\$F0,\$43,\$1n,\$29,\$01,sub_group,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) n : Device Number

s ; parameter sub group number

p ; parameter number

v ; parameter value

1. COMMON

s=0

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
reserved	0	—	0	
effect mode	1	1	0..2	off,seri,par
effect1 type	2	2	0..90	0..90
effect2 type	3	3	0..90	0..90
effect control1 parameter	4	4	0..31	off..Ef_Ins2b
effect control1 add controller	5	5	0..124	0..124
effect control2 parameter	6	6	0..31	off..Ef_Ins2b
effect control2 add controller	7	7	0..124	0..124
effect control2 min limit	8	8	0..100	0..100
effect control2 max limit	9	9	0..100	0..100
effect1 parameter1	10	10	0..???	???
effect1 parameter2	!	11	0..???	???
effect1 parameter3	!Not in order	12	0..???	???
effect1 parameter4	!	13	0..???	???
effect1 parameter5	!	14	0..???	???
effect1 parameter6	!	15	0..???	???
effect1 parameter7	!	16	0..???	???
effect1 parameter8	21	17	0..???	???
effect1 level-a	22	18	0..100	0..100
effect1 level-b	23	19	0..100	0..100
effect2 parameter1	24	20	0..???	???
effect2 parameter2	!	21	0..???	???
effect2 parameter3	!Not in order	22	0..???	???
effect2 parameter4	!	23	0..???	???
effect2 parameter5	!	24	0..???	???
effect2 parameter6	!	25	0..???	???
effect2 parameter7	!	26	0..???	???
effect2 parameter8	35	27	0..???	???
effect2 level-a	36	28	0..100	0..100
effect2 level-b	37	29	0..100	0..100
effect mix level	38	30	0..100	0..100
effect balance out1	39	31	0..100	0..100
effect balance out2	40	32	0..100	0..100
effect control1 min limit	41	33	0..100	0..100
effect control1 max limit	42	34	0..100	0..100

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
effect lfo wave	43	35	0..6	tri..1tm
effect lfo speed	44	36	0..99	0..99
effect lfo delay time	45	37	0..99	0..99
effect insert 1b	46	38	0..100	0..100
effect insert 2a	47	39	0..100	0..100
effect insert 2b	48	40	0..100	0..100
performance name top	49	49	32..127	ASCII
performance name !	50	50	32..127	ASCII
performance name !	51	51	32..127	ASCII
performance name !	52	52	32..127	ASCII
performance name !	53	53	32..127	ASCII
performance name !	54	54	32..127	ASCII
performance name !	55	55	32..127	ASCII
performance name bottom	56	56	32..127	ASCII
reserved	57	—	0	
reserved	58	—	0	
performance total level	59	59	0..127	0..127

2. LAYER

s=1..4(layer number)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
layer memory bank	60,61	0	b0,b1	1..4
reserved			b2	0
layer memory			b3	int(card)/ pre
reserved	62,63	1	b4..b7	0
layer voice number			0..62	0..62
layer switch			b7	off,on
layer volume	64	2	0..127	0..127
layer detune	65	3	b0..b3	-7..+7
MC3,4 enable	66	4	b4,5	off/on
layer note shift			1..127	-63..+63
layer pan			0..63	-31..+31
off/on for send1..4	67	5	0..63	-31..+31
off/on for out1,2	63	6	b0..3	off/on
layer effect send	69	7	b4..5	off/on
layer effect send velocity sensitivity			0..127	0..127
layer effect send scaling			b0..b3	-7..+7
layer note limit low	70,71	8	b4..b7	-7..+7
layer note limit high	72	9	0..127	C-2..G8
layer velocity limit low	73	10	0..127	C-2..G8
layer velocity limit high	74	11	1..127	1..127
layer AEG R1	75	12	1..127	1..127
layer AEG D1R	76,77	13	0.255	-63..+63
layer AEG D2R	78,79	14	0.255	-63..+63
layer AEG RR	80,81	15	0.255	-63..+63
layer AEG velocity sensitivity	82,83	16	0.255	-63..+63
layer filter cutoff	84,85	17	0.255	-14..+14
layer filter velocity sensitivity	86,87	18	0.255	-127..+127
layer filter resonance	88,89	19	0.255	-127..+127
layer LFO speed	90,91	20	0.255	-99..+99
	92,93	21	0.255	-99..+99

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
layer LFO depth	94,95	22	0..255	-99..+99
layer AT use	96,97	23	b0,1,2	off,use a,b,c,d
reserved			b3	0
layer MIDI Control1 use			b4,5,6	off,use a,b,c,d
reserved			b7	0
layer MIDI Control2 use	98,99	24	b0,1,2	off,use a,b,c,d
reserved			b3	0
layer PEG switch			b4	off/on
layer sustain switch			b5	off/on
fixed mode note#	100,101	25	0..127	C-2..G8
frequency fix switch			b7	normal/fix
reserved	102,103		0	
	104..147			
	148..191			
	192..235			

(3) MIDI Parameter Change table (Normal Voice)

\$F0,\$43,\$1n,\$29,\$02,\$00,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) n ; Device Number

p ; parameter number

v ; parameter value

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
reserved	0	—	0	
effect mode	1	1	0..2	off,seri,para
effect1 type	2	2	0..90	0..90
effect2 type	3	3	0..90	0..90
effect control1 parameter	4	4	0..28	off..LFO dly
effect control1 add controller	5	5	0..124	0..124
effect control2 parameter	6	6	0..28	off..LFO dly
effect control2 add controller	7	7	0..124	0..124
effect control2 min limit	8	8	0..100	0..100
effect control2 max limit	9	9	0..100	0..100
effect1 parameter1	10	10	0..???	???
effect1 parameter2	!	11	0..???	???
effect1 parameter3	!Not in order	12	0..???	???
effect1 parameter4	!	13	0..???	???
effect1 parameter5	!	14	0..???	???
effect1 parameter6	!	15	0..???	???
effect1 parameter7	!	16	0..???	???
effect1 parameter8	21	17	0..???	???
effect1 level-a	22	18	0..100	0..100
effect1 level-b	23	19	0..100	0..100
effect2 parameter1	24	20	0..???	???
effect2 parameter2	!	21	0..???	???
effect2 parameter3	!Not in order	22	0..???	???
effect2 parameter4	!	23	0..???	???
effect2 parameter5	!	24	0..???	???
effect2 parameter6	!	25	0..???	???

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
effect2 parameter7	1	26	0..???	???
effect2 parameter8	35	27	0..???	???
effect2 level-a	36	28	0..100	0..100
effect2 level-b	37	29	0..100	0..100
effect mix level	38	30	0..100	0..100
effect balance out1	39	31	0..100	0..100
reserved	40		0	0
effect control1 min limit	41	33	0..100	0..100
effect control1 max limit	42	34	0..100	0..100
effect lfo wave	43	35	0..6	tri..1tm
effect lfo speed	44	36	0..99	0..99
effect lfo delay time	45	37	0..99	0..99
reserved	46..48		0	
voice name top	49	49	32..127	ASCII
voice name 1	50	50	32..127	ASCII
voice name 1	51	51	32..127	ASCII
voice name 1	52	52	32..127	ASCII
voice name 1	53	53	32..127	ASCII
voice name 1	54	54	32..127	ASCII
voice name 1	55	55	32..127	ASCII
voice name bottom	56	56	32..127	ASCII
wave card bank	57	57	0..1	1..2
AWM_CARD ID#	58,59	58	0..16383	
MC1 pmod range	60	60	0..127	0..127
MC1 amod range	61	61	0..127	0..127
MC1 fmod range	62	62	0..127	0..127
MC1 cutoff range	63,64	63	0..255	-127..+127
MC1 egbias range	65,66	64	0..255	-127..+127
MC2 pmod range	67	65	0..127	0..127
MC2 amod range	68	66	0..127	0..127
MC2 fmod range	69	67	0..127	0..127
MC2 cutoff range	70,71	68	0..255	-127..+127
MC2 egbias range	72,73	69	0..255	-127..+127
after touch pmod range	74	70	0..127	0..127
after touch amod range	75	71	0..127	0..127
after touch fmod range	76	72	0..127	0..127
after touch cutoff range	77,78	73	0..255	-127..+127
after touch egbias range	79,80	74	0..255	-127..+127
after touch pitch bend range	81,82	75	b0..b4	-12..+12
poly after touch switch	83,84	76	0..1	ch's, key's
pitch bend range	85	77	b0..b3	0..12
reserved			b4,5	
reserved			b6	
volume low limit	86	78	0..127	0..127
MC3 parameter	87	79	0..75	0..75
MC3 parameter min limit	88	80	0..100	0..100
MC3 parameter max limit	89	81	0..100	0..100
MC4 parameter	90	82	0..75	0..75
MC4 parameter min limit	91	83	0..100	0..100
MC4 parameter max limit	92	84	0..100	0..100

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
voice total level	93	85	0..127	0..127
effect send level	94	86	0..127	0..127
wave memory bank	95	87	b0,b1	P1,P2,C,I
reverse switch			b2	off/on
wave number	96,97	88	0..244	0..244
fixed mode note#	98,99	89	0..127	C-2..G8
frequency fix switch			b7	normal/fix
fine tune	100	90	0..127	-63..+63
reserved	101	91	b0..b2	0
reserved			b3	0
random pitch depth			b4..b6	0..7
rate1	102	92	0..63	0..63
rate2	103	93	0..63	0..63
rate3	104	94	0..63	0..63
release rate1	105	95	0..63	0..63
level0	106	96	1..127	-63..+63
level1	107	97	1..127	-63..+63
level2	108	98	1..127	-63..+63
level3	109	99	1..127	-63..+63
release level1	110	100	1..127	-63..+63
rate scaling	111	101	b0..3	-7..+7
range			b4,b5	1/12,1/2,1,2
loop switch			b6	off/on
velocity sensitivity	112,113	102	b0..b3	-7..+7
rate vel sensitivity			b4..b7	-7..+7
type for quick edit	114	—	0..3	user,vb,tr,wow
speed	115	104	0..99	0..99
delay time	116	105	0..99	0..99e
pmod depth	117	106	0..127	0..127
amod depth	118	107	0..127	0..127
fmod depth	119	108	0..127	0..127
wave	120	109	b0..2	tr..S/H
phase	121,122	110	0..180	0..180
lfo speed velocity sensitivity	123	111	b0..b3	-7..+7
lfo speed random sensitivity			b4..b6	0..7
lfo speed key scaling	124	112	b0..b3	-7..+7
type for quick edit	125	—	0..21	
rate scaling	126	114	b0..b3	-7..+7
reserved			b4	0
mode			b6	attack,hold
rate1 or hold time	127	115	0..63	0..63
rate2	128	116	0..63	0..63
rate3	129	117	0..63	0..63
rate4	130	118	0..63	0..63
release rate	131	119	0..63	0..63
level2	132	120	0..63	0..63
level3	133	121	0..63	0..63
level scaling break point1	134	122	0..124	C-2..G8
level scaling break point2	135	123	1..125	C-2..G8
level scaling break point3	136	124	2..126	C-2..G8

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
level scaling break point4	137	125	3..127	C-2..G8
level scaling level1	138,139	126	1..255	-127..+127
level scaling level2	140,141	127	1..255	-127..+127
level scaling level3	142,143	128	1..255	-127..+127
level scaling level4	144,145	129	1..255	-127..+127
velocity sensitivity	146,147	130	b0..b3	-7..+7
rate velocity sensitivity			b4..b7	-7..+7
filter type for quick edit	148	—	0..16	0..16
filter type	149	132	b0..b2	LPF..LPF12
velocity effect mode			b3	attack,shift
reserved			b4	0
filter control source			b5	0eg,1lfo
reserved			b6	0
resonance(LPF only)	150	133	0..99	0..99
velocity sensitivity	151	134	0..127	-63..+63
reserved	152	—	0	0
attack rate velocity sensitivity	153	136	0..127	-63..+63
reserved	154		0	
filter cutoff Band Width	155	138	0..127	0..127
cutoff frequency	156	139	0..127	0..127
rate1	157	140	0..63	0..63
rate2	158	141	0..63	0..63
rate3	159	142	0..63	0..63
rate4	160	143	0..63	0..63
release rate1	161	144	0..63	0..63
release rate2	162	145	0..63	0..63
level0	163	146	0..127	-63..+63
level1	164	147	0..127	-63..+63
level2	165	148	0..127	-63..+63
level3	166	149	0..127	-63..+63
level4	167	150	0..127	-63..+63
release level1	168	151	0..127	-63..+63
release level2	169	152	0..127	-63..+63
rate scaling	170	153	b0..b3	-7..+7
coff scale break point1	171	154	0..124	C-2..G8
coff scale break point2	172	155	1..125	C-2..G8
coff scale break point3	173	156	2..126	C-2..G8
coff scale break point4	174	157	3..127	C-2..G8
cutoff scaling freq1	175,176	158	1..255	-127..+127
cutoff scaling freq2	177,178	159	1..255	-127..+127
cutoff scaling freq3	179,180	160	1..255	-127..+127
cutoff scaling freq4	181,182	161	1..255	-127..+127

(4) MIDI Parameter Change table (Drum Voice)

\$F0,\$43,\$1n,\$29,\$03,sub_group,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) n ; Device Number

s ; parameter sub group number

p ; parameter number

v ; parameter value

1. COMMON s=0

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
reserved	0	—	0	
effect mode	1	1	0..2	off,seri,para
effect1 type	2	2	0..90	0..90
effect2 type	3	3	0..90	0..90
effect control1 parameter	4	4	0..31	off..Ef_Ins2b
effect control1 add controller	5	5	0..124	0..124
effect control2 parameter	6	6	0..31	off..Ef_Ins2b
effect control2 add controller	7	7	0..124	0..124
effect control2 min limit	8	8	0..100	0..100
effect control2 max limit	9	9	0..100	0..100
effect1 parameter1	10	10	0..???	???
effect1 parameter2	!	11	0..???	???
effect1 parameter3	!Not in order	12	0..???	???
effect1 parameter4	!	13	0..???	???
effect1 parameter5	!	14	0..???	???
effect1 parameter6	!	15	0..???	???
effect1 parameter7	!	16	0..???	???
effect1 parameter8	21	17	0..???	???
effect1 level-a	22	18	0..100	0..100
effect1 level-b	23	19	0..100	0..100
effect2 parameter1	24	20	0..???	???
effect2 parameter2	!	21	0..???	???
effect2 parameter3	!Not in order	22	0..???	???
effect2 parameter4	!	23	0..???	???
effect2 parameter5	!	24	0..???	???
effect2 parameter6	!	25	0..???	???
effect2 parameter7	!	26	0..???	???
effect2 parameter8	35	27	0..???	???
effect2 level-a	36	28	0..100	0..100
effect2 level-b	37	29	0..100	0..100
effect mix level	38	30	0..100	0..100
effect balance out1	39	31	0..100	0..100
effect balance out2	40	32	0..100	0..100
effect control1 min limit	41	33	0..100	0..100
effect control1 max limit	42	34	0..100	0..100
effect lfo wave	43	35	0..6	tri..1tm
effect lfo speed	44	36	0..99	0..99
effect lfo delay time	45	37	0..99	0..99
effect insert 1b	46	38	0..100	0..100
effect insert 2a	47	39	0..100	0..100
effect insert 2b	48	40	0..100	0..100
drum name top	49	49	32..127	ASCII
drum name !	50	50	32..127	ASCII

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
drum name 1	51	51	32..127	ASCII
drum name 2	52	52	32..127	ASCII
drum name 3	53	53	32..127	ASCII
drum name 4	54	54	32..127	ASCII
drum name 5	55	55	32..127	ASCII
drum name bottom	56	56	32..127	ASCII
wave card bank	57	57	0..1	1..2
AWM_CARD ID#	58,59	58	0..16383	
volume low limit	60	60	0..127	0..127
drum voice total level	61	61	0..127	0

2. KEY

s=36..84(key number)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
wave memory bank	62,63	0	bit0,1	P1,P2,C,I
reversed			b2	0
reverse switch			b3	off,on
lnd 1-4 switch			b4..b7	
wave number	64,65	1	0..244	0..244
volume	66	2	0..127	0..127
fine tune	67	3	0..127	-63..+63
note shift	68	4	16..100	-48..+36
pan	69	5	0..63	-31..+31
send1..4	70	6	b0..b3	off/on
out1,2			b4..b5	off/on
effect send	71	7	0..127	0..127
effect send velocity sensitivity	72	8	0..15	-7..+7
alternate group	73	9	b0..b4	grp1..5
gatetime group			b5..b6	sh,nrm,lng,vlng
	74..85			
	86..97			
	!			
	638..649			

(5) MIDI Parameter Change table (Setup)

\$F0,\$43,\$1n,\$29,\$04,sub_group,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) n ; Device Number

s ; parameter sub group number

p ; parameter number

v ; parameter value

1. SYSTEM

s=0

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
master note shift	0	0	1..127	-63..+63
master fine tune	1	1	1..127	-63..+63
reserved	2	—	0	
voice receive ch	3	3	0..16	1..16,omni
reserved	4	—	0	
device number	5	5	0..17	off,1..16,all
bulk protect switch	6	6	0..1	off/on

(To be continued)

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
program change switch	7	7	0..3	off,nrm,dr,tbl
volume control device number	8	8	0..119	0..119
controller reset	9	9	0..1	off/on
card 1 bank	10	10	0..1	bank1,bank2
card 2 bank	11	11	0..1	bank1,bank2
effect switch	12	12	0..1	off/on
reserved	13	—	0	
poly after touch switch	14	14	0..1	off/on
control change switch	15	15	0..1	off/on
output select	16	16	0..1	norm/indiv
MC1 device number	17	17	0..121	0..120, at
MC2 device number	18	18	0..121	0..120, at
MC3 device number	19	19	0..121	0..120, at
MC4 device number	20	20	0..121	0..120, at
reserved	21	—	0	
reserved	22	—	0	
reserved	23	—	0	
reserved	24	—	0	
reserved	25	—	0	
reserved	26	—	0	
reserved	27..31	—	0	

(6) MIDI Parameter Change table (Program Change Table)

\$F0,\$43,\$1n,\$29,\$07,sub_group,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) n ; Device Number

s ; parameter sub group number s=0..63(program number)

p ; parameter number

v ; parameter value

PARAMETER	BULK NUMBER	PARAM NUMBER	DATA RANGE	DISP
bank(20)	0	0	0..127	bank select
program number	1	1	0..63	63
	2..3			
	4..5			
	!			
	254..255			

(7) MIDI Parameter Change table (Switch Remote)

\$F0,\$43,\$10,\$29,\$08,\$00,p_msb,p_lsb,v_msb,v_lsb,\$F7

Note) p ; parameter number

v ; parameter value

data range : off(\$00~\$3F),on(\$40~\$7F)

ppppppp	Sw Num	NOTES
0	SW1	[PLAY MODE]
1	SW2	[EDIT COMPARE]
2	SW3	[STORE/COPY]
3	SW4	[UTILITY/SELECT]
4	SW5	[<]
5	SW6	[>]
6	SW7	[PAGE]
7	SW8	[MEMORY]
8	SW9	[-1/NO]
9	SW10	[+1/YES]
10	SW11	[ENTER]
11	SW12	[EXIT]

TG500

YAMAHA [Tone Generator]

Model TG500

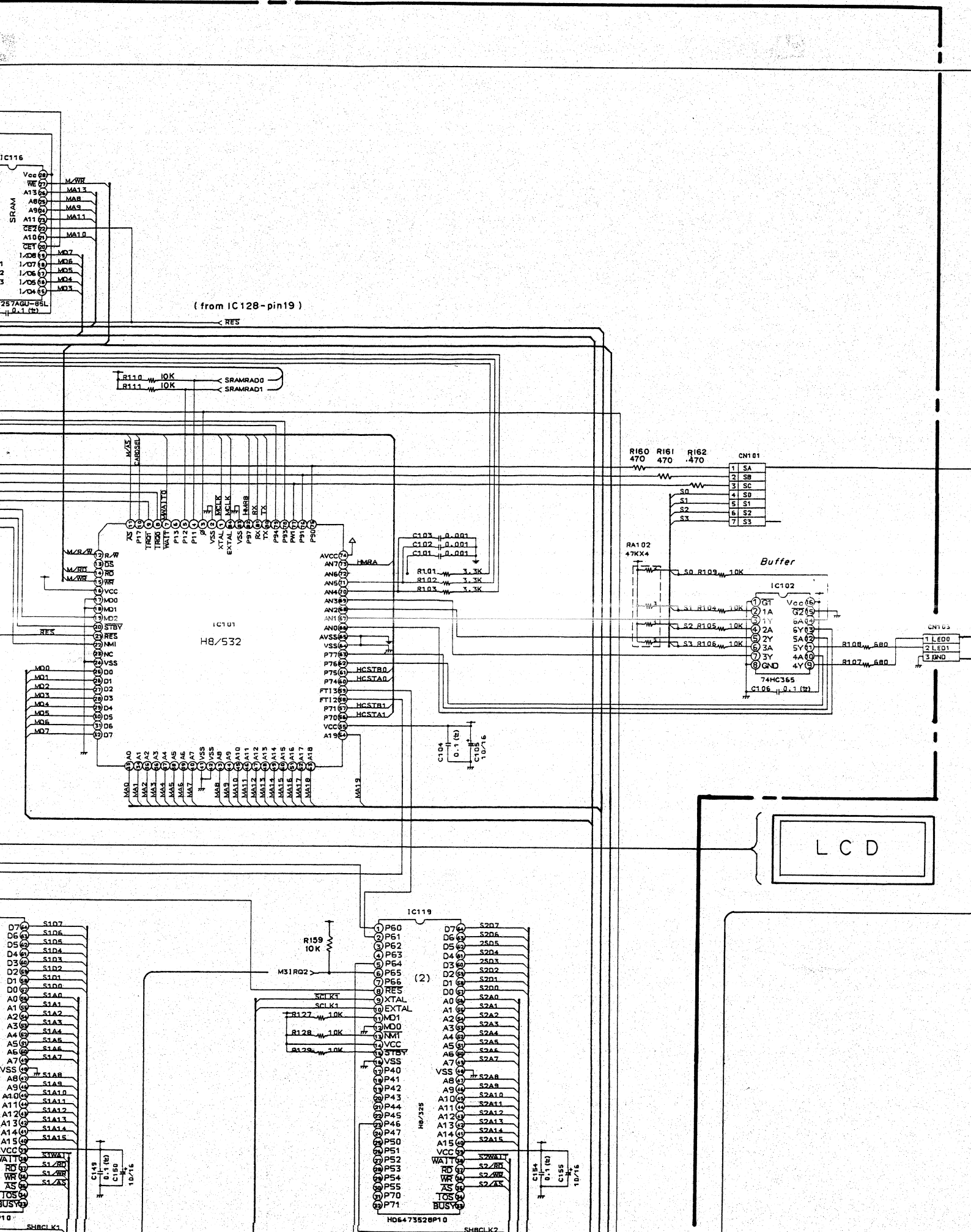
MIDI Implementation Chart

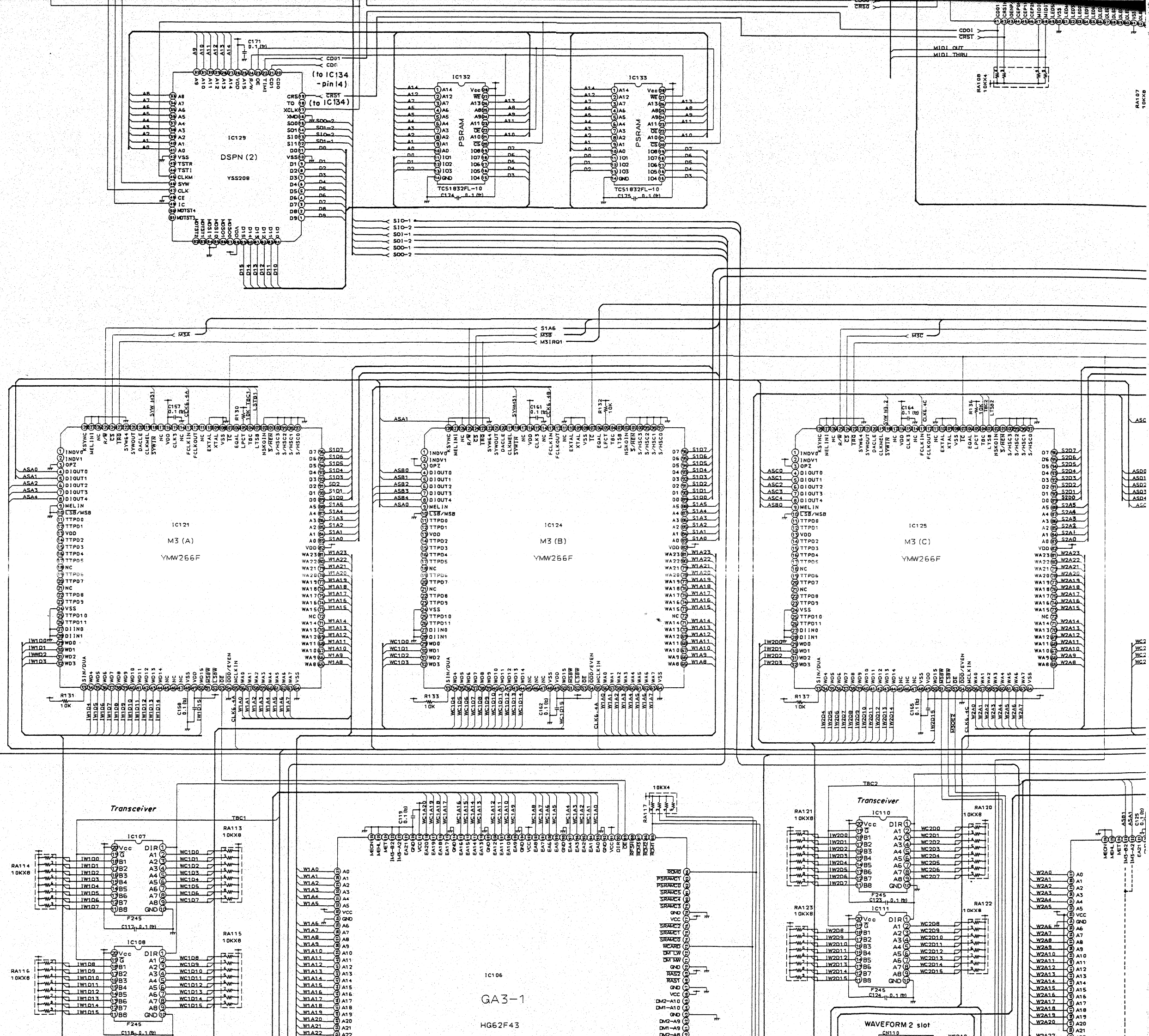
Date:27-JUN-1992

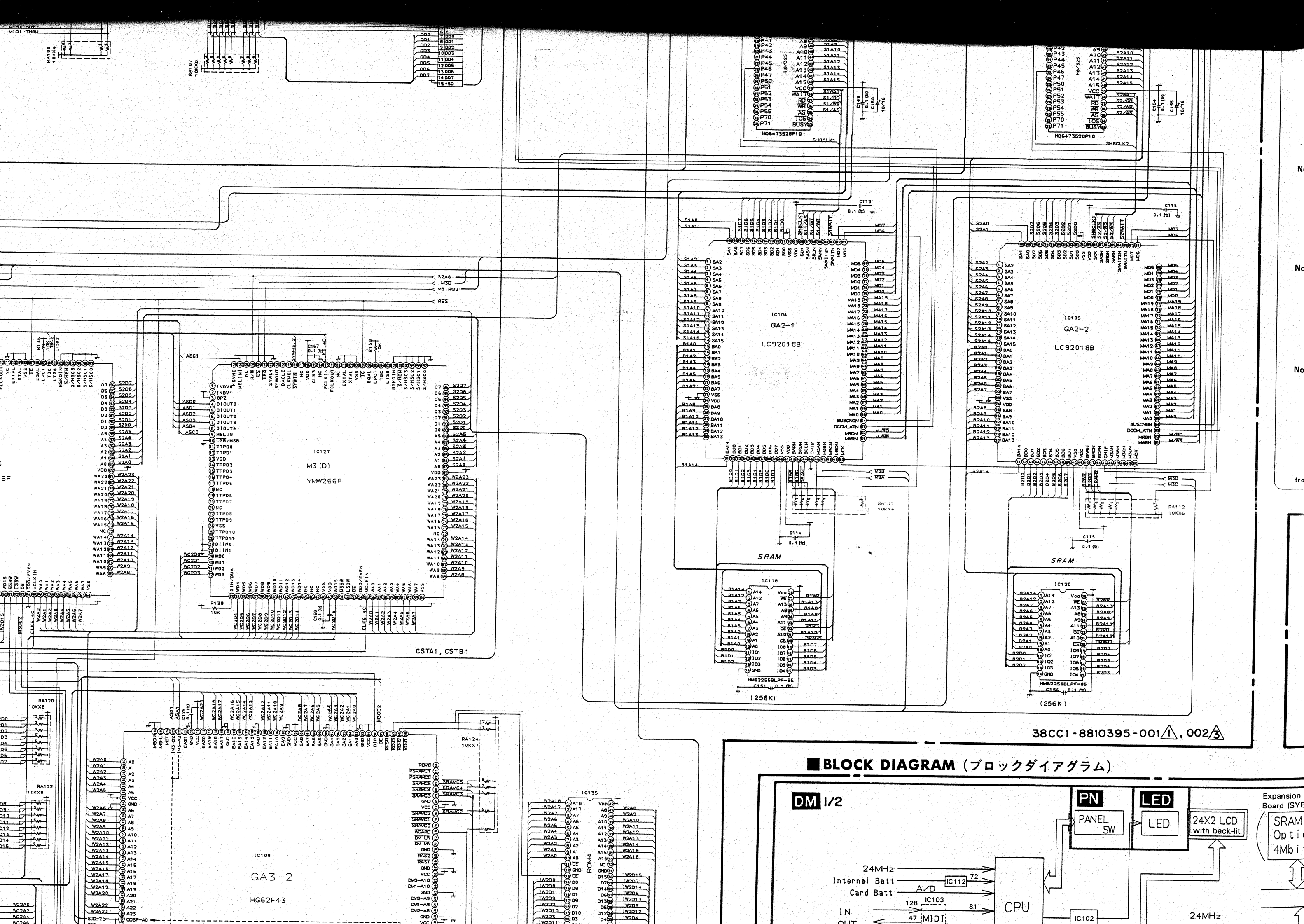
Version : 1.0

Function...		Transmitted	Recognized	Remarks
Basic Channel	Default Changed	1 - 16 1 - 16	1 - 16 1 - 16	memorized
Mode	Default Messages Altered	3 x *****	1,3 x x	memorized
Note Number	: True voice	x *****	0 - 127 1 - 127	
Velocity	Note ON Note OFF	x	o v=1-127 x	
After Touch	Key's Ch's	x x	o o	Poly at sw on
Pitch Bender		x	o 0-12 semi	7 bit resolution
Control Change	0,32 0 - 119 10 64 16 - 19 0 - 120 120 121	x x x x x x x x	o o o o o o o o	Bank select Volume Pan Sustain MC Assignable All sounds off Reset All cont.
Prog Change	: True #	x *****	o 0-127	
System Exclusive		o *2	o *2	voice etc.
Common	: Song Pos : Song Sel : Tune	x x x	x x x	
System	: Clock Real Time : Commands	x x	x x	
Aux	: Local ON/OFF : All Notes OFF	x x	x o	
Mes-	: Active Sense	x	o	
sages	: Reset	x	x	
Note *1 ; effect to next key on notes *2 ; transmit/receive if device No is not off.				





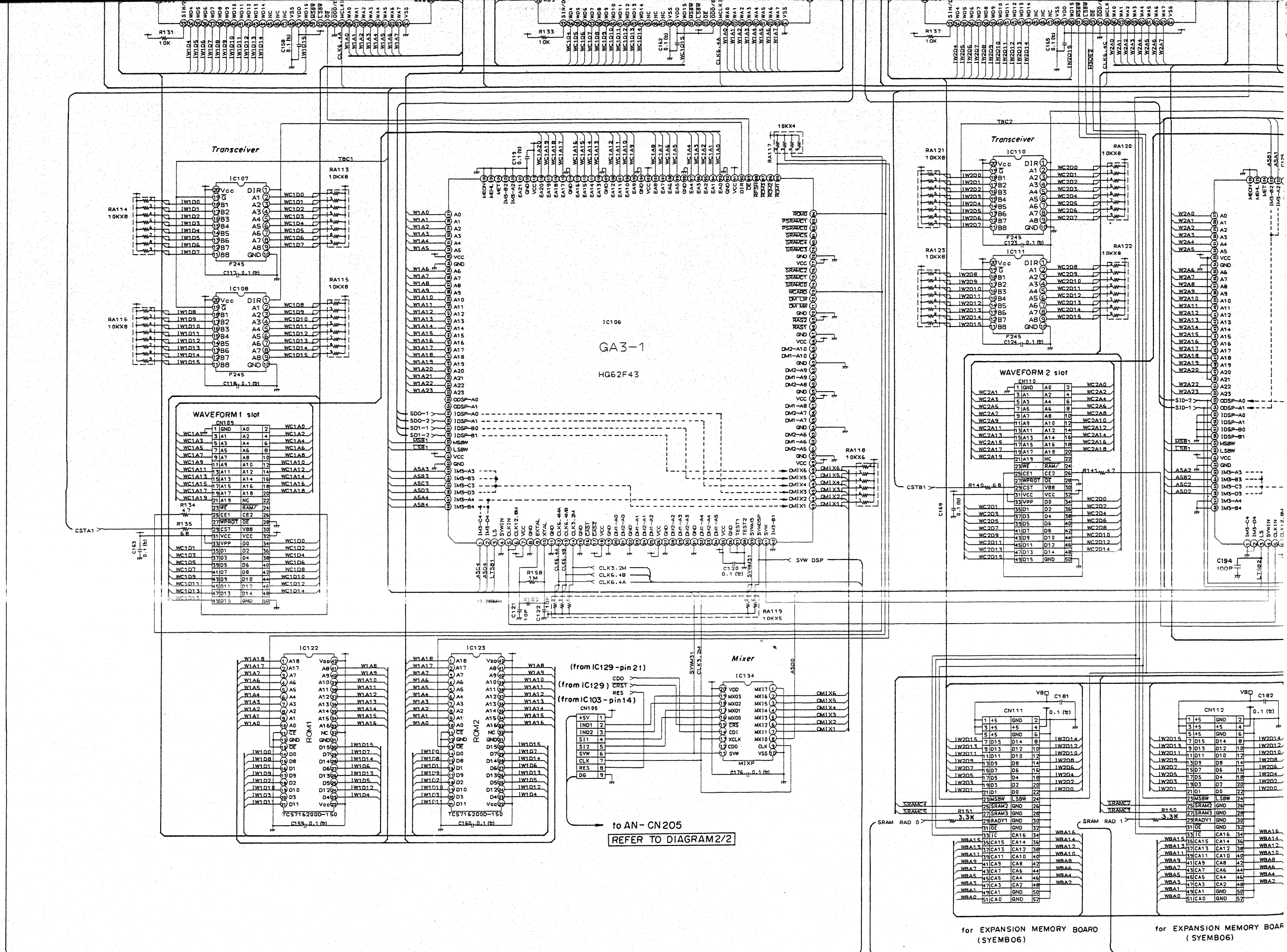


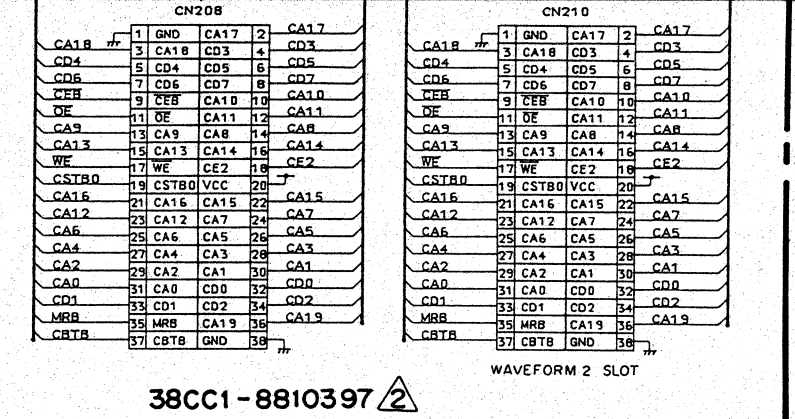
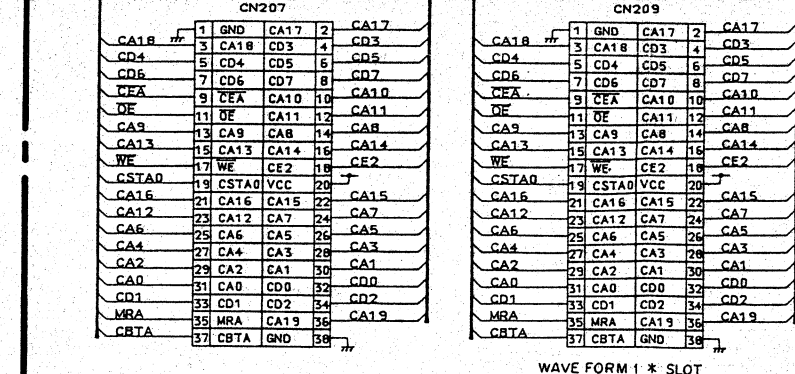
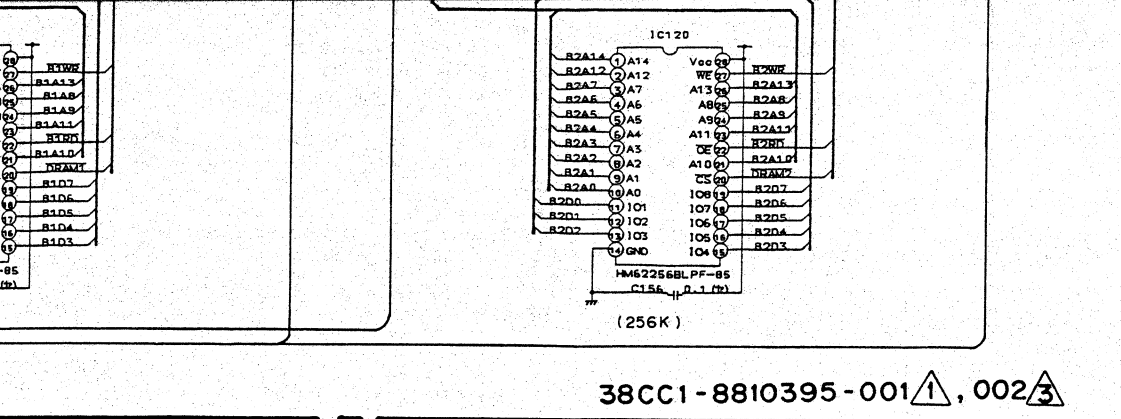


10
11
12
13
14
15

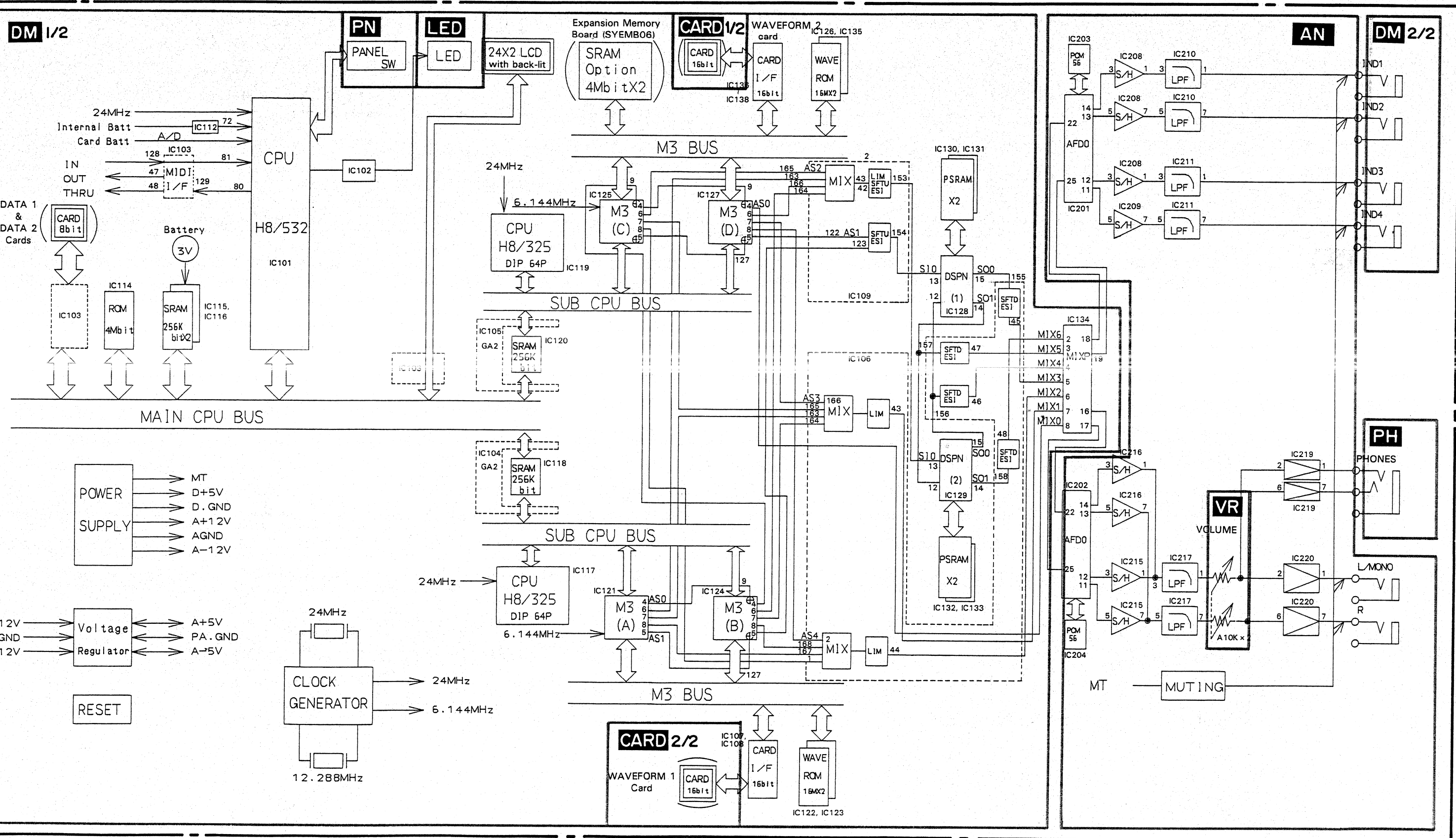
TG500

A B C D E F G H



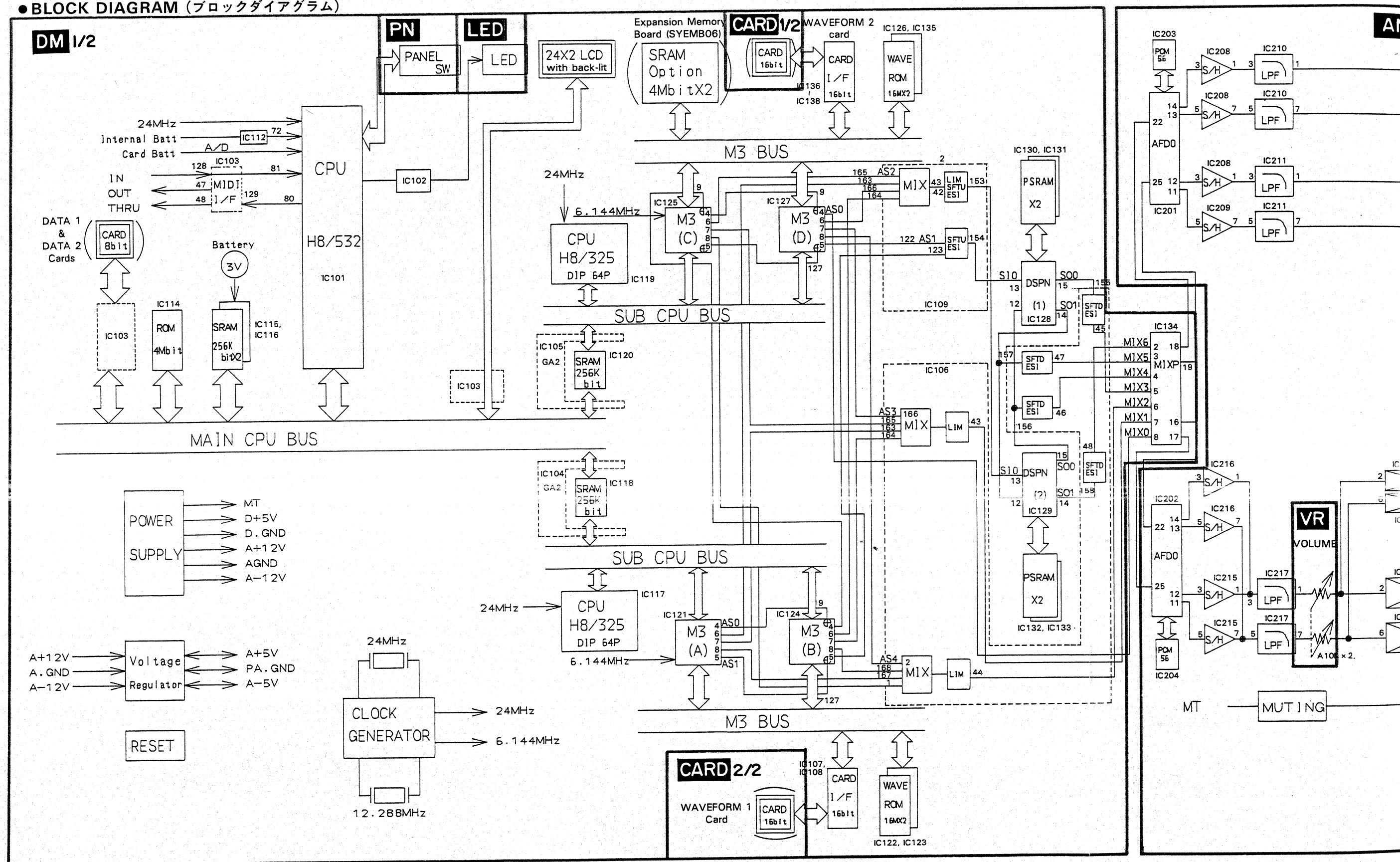


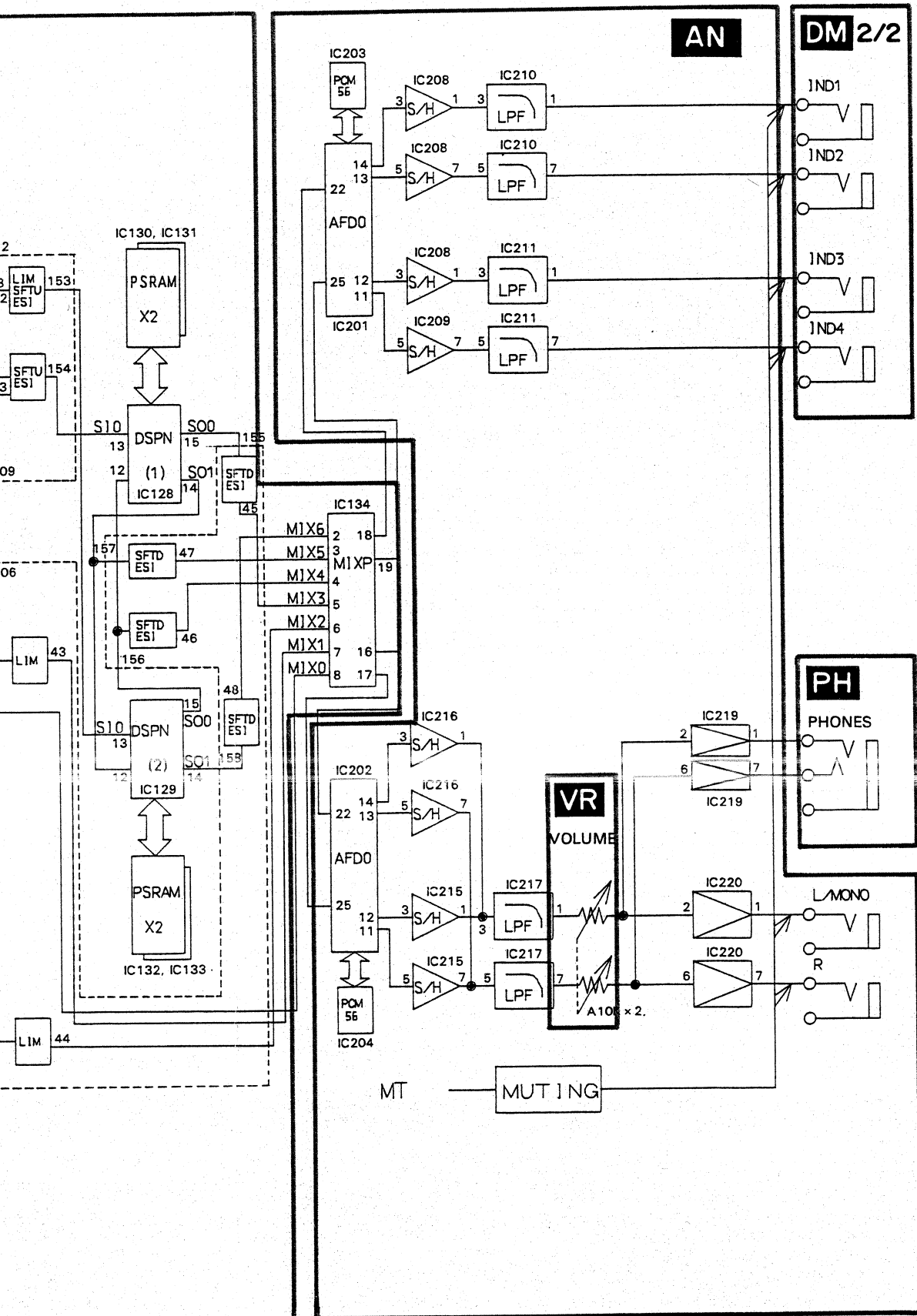
■ BLOCK DIAGRAM (ブロックダイアグラム)



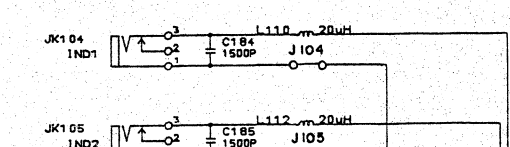
■ TG500 OVERALL CIRCUIT DIAGRAM (総回路図) 2/2 (DM 2/2, AN, PH, VR, PS)

● BLOCK DIAGRAM (ブロックダイアグラム)





DM 2/2



Notes)

Circuit Board :	DM (VN269100) XK522EO
1. IC	HD6475328CP12 (XJ258A00) CPU (MAIN)
IC101:	<H8/532>
IC102:	TC74HC365AP (IR036500) BUFFER
IC103:	TC14L040AF (XK262A00) GATE ARRAY (GA1)
IC104, 105:	LC92018B-650 (XK263A00) GATE ARRAY (GA2)
IC106, 109:	HG62F43R88FL (XK264B00) GATE ARRAY (GA3)
IC107, 108, 110, 111, 136~138:	74F245SJ (X1405A00) TRANSCEIVER
IC112:	TC74HC4066AP (IR406600) ANALOG SW
IC113:	M62021L (XH970A00) RESET
IC114:	066A (XK845A00) EPROM 4M
IC115, 116:	μPD43257BGU-85L (XK810A00) SRAM 256K or M5M52255 BF-85 (XK829A0) SRAM 256K
IC117, 119:	HD6473258P12 (XL550A00) CPU (VOICE)
IC118, 120:	<H8/325>
IC121, 124, 125, 127:	HM62256BLFP85T (XK830A00) SRAM 256K or KM62256BLG-8 (XK831A00) SRAM 256K
IC122:	YMW266-F (XK817A00) M3B
IC123:	066B (XK846A00) EPROM1 16M
IC126:	066C (XK847A00) EPROM2 16M
IC128, 129:	066D (XK848A00) EPROM3 16M
IC130~133:	YSS208 (X1816A00) DSPN
IC134:	TC51832FL-10 (X1021A00) PSRAM 256K
IC135:	TMC57817N (XJ825A00) MIX-P
IC139:	066E (XK849A00) EPROM4 16M
IC139:	74LS243NSR (XL242A00) TRANSCEIVER
2. Photo Coupler	
PC101:	6N137 (VD473200)
3. Diode	
D101, 102:	1SS133, 1SS176 (VB941200)
4. Resistor Array	
RA101, 105~107, 110, 113~116, 120~123, 127, 128:	RGLD8X103J (VE445200) 10K × 8
RA102:	RGLD4X473J (VE443900) 47K × 4
RA103, 104, 111, 112, 118, 125:	RGLD6X103J (VN245500) 10K × 6
RA108, 117:	RGLD4X103J (VE443500) 10K × 4
RA109, 119:	RGLD5X103J (VJ252800) 10K × 5
RA124:	EXB-F8E103J (HZ004540) 10K × 7
RA126:	RGLD4X104J (VE444100) 100K × 4
5. Electrolytic Cap.	
C105, 150, 155:	10.0μF 16.0V (UI737100) M4.0 × 7
C131:	22.0μF 16.0V (UJ837220)
C133:	10.0μF 16.0V (UJ837100) M5.0 × 11
C142:	220.0μF 16.0V (UJ838220)
C144~146:	100.0μF 16.0V (UJ838100) M6.3 × 11
C177, 179:	100.0μF 16.0V (UI538100) M6.3 × 7
6. Tantalum Capacitor	
C130:	4.7μF 16V M (FP736470)
7. Semiconductive Cera. Cap.	
C104, 106, 109, 110, 113~120, 123~126, 129, 132, 135~138, 140, 141, 143, 149, 151, 154, 156~176, 180~183, 190, 193:	0.10μF 25V Z (VC694800) 57pcs
8. Coil	
L101, 103, 104, 106, 107, 109, 110, 112, 114, 116, 118, 120:	FL5R200QNT 20μH (VB835000)
9. LC Filter	
EMI101~103:	DSS306-93F223Z1 (VD542700) 0.022
10. Quartz Crystal Unit	
X102:	AT-49 (VK409400) 24MHz
X103:	AF2138CG (VI552000) 12.288MHz
11. Lithium Battery	
B101:	CR2450-HE4 (VF913300)
12. Phone Jack	
JK102~107:	HLJ0521 MONO (LB202330) INDIVIDUAL OUTPUT 1-6, L/MONO, R
13. DIN Connector	
JK101:	× 3 YKF51-5046 (VI466400) MIDI IN/OUT/THRU

Notes)

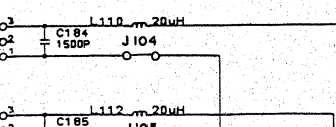
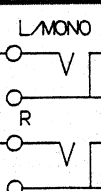
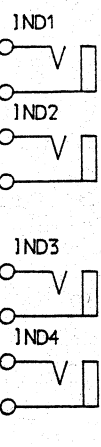
Circuit Board :	AN [AN1
1. IC	
IC201, 202:	YM3029
IC203, 204:	PCM56P
IC205:	NJM780
IC206:	NJM79C
IC207~209, 214~216:	M5238P
IC210, 211, 217, 220:	RC455B
IC219:	NJM45E
IC212, 213, 218:	not insta
2. Transistor	
Q201~206:	2SC287
Q207:	2SA950
3. Digital Transistor	
Q208:	DTC143
4. Diode	
D201~203:	1SS133
D204, 205:	11ES4 (
5. Resistor Array	
RA201:	EXB-F8E
6. Trimmer Potentiometer	
VR201, 202:	B100K
7. Electrolytic Cap.	
C202, 203, 212, 213:	47.0μF
C305:	10.0μF
C306~309:	220.0μF
C316, 317, 319:	100.0μF
8. Electrolytic Cap.-BP	
C253~256, 271, 272, 287, 288, 299, 300:	10.0μF
C297, 298:	47.0μF
9. Semiconductive Cera. Cap.	
C201, 204, 205, 207~211, 214, 215, 221~224, 237~240, 261~264, 269, 270, 289~292, 312~315, 318:	0.10μF
10. LC Filter	
EMI201:	DSS30
11. Coil	
L203, 204:	FL5R2C
12. Jumper Wire	
C233~236, 241~244, 249~252:	Jumper
R233~236:	Jumper
13. Ferrite Core	
	HF60T.

Notes)

Circuit Board :	PH [AN
1. Phone Jack	
JK501:	HLJ05:

Notes)

Circuit Board :	VR [AN
1. Rotary Pot.	
VR501:	A10K >



Notes)

Circuit Board :	DM (VN269100) XK522E0
1. IC	
IC101:	HD6475328CP12 (XJ258A00) CPU (MAIN) <H8/532>
IC102:	TC74HC365AP (IR036500) BUFFER
IC103:	TC14L040AF (XK262A00) GATE ARRAY (GA1)
IC104, 105:	LC92018B-650 (XK263A00) GATE ARRAY (GA2)
IC106, 109:	HG62F43R88FL (XK264B00) GATE ARRAY (GA3)
IC107, 108, 110, 111, 136~138:	74F245SJ (XI405A00) TRANSCEIVER
IC112:	TC74HC4066AP (IR406600) ANALOG SW
IC113:	M62021L (XH970A00) RESET
IC114:	066A (XK845A00) EPROM 4M
IC115, 116:	μ PD43257BGU-85L (XK810A00) SRAM 256K or M5M52255 BF-85 (XK829A0) SRAM 256K
IC117, 119:	HD6473258P12 (XL550A00) CPU (VOICE) <H8/325>
IC118, 120:	HM62256BLFP85T (XK830A00) SRAM 256K or KM62256BLG-8 (XK831A00) SRAM 256K
IC121, 124, 125, 127:	YMW266-F (XK817A00) M3B
IC122:	066B (XK846A00) EPROM1 16M
IC123:	066C (XK847A00) EPROM2 16M
IC126:	066D (XK848A00) EPROM3 16M
IC128, 129:	YSS208 (XI816A00) DSPN
IC130~133:	TC51832FL-10 (XI021A00) PSRAM 256K
IC134:	TMC57817N (XJ825A00) MIX-P
IC135:	066E (XK849A00) EPROM4 16M
IC139:	74LS243NSR (XL242A00) TRANSCEIVER
2. Photo Coupler	
PC101:	6N137 (VD473200)
3. Diode	
D101, 102:	1SS133, 1SS176 (VB941200)
4. Resistor Array	
RA101, 105~107, 110, 113~116, 120~123, 127, 128:	RGLD8X103J (VE445200) 10K $\times$ 8 RGLD4X473J (VE443900) 47K $\times$ 4
RA102:	
RA103, 104, 111, 112, 118, 125:	RGLD6X103J (VN245500) 10K $\times$ 6
RA108, 117:	RGLD4X103J (VE443500) 10K $\times$ 4
RA109, 119:	RGLD5X103J (VJ252800) 10K $\times$ 5
RA124:	EXB-F8E103J (HZ004540) 10K $\times$ 7
RA126:	RGLD4X104J (VE444100) 100K $\times$ 4
5. Electrolytic Cap.	
C105, 150, 155:	10.0 μ F 16.0V (UI737100) M4.0 $\times$ 7
C131:	22.0 μ F 16.0V (UJ837220)
C133:	10.0 μ F 16.0V (UJ837100) M5.0 $\times$ 11
C142:	220.0 μ F 16.0V (UJ838220)
C144~146:	100.0 μ F 16.0V (UJ838100) M6.3 $\times$ 11
C177, 179:	100.0 μ F 16.0V (UI538100) M6.3 $\times$ 7
6. Tantalum Capacitor	
C130:	4.7 μ F 16V M (FP736470)
7. Semiconductive Cera. Cap.	
C104, 106, 109, 110, 113~120, 123~126, 129, 132, 135~138, 140, 141, 143, 149, 151, 154, 156~176, 180~183, 190, 193:	0.10 μ F 25V Z (VC694800) 57pcs
8. Coil	
L101, 103, 104, 106, 107, 109, 110, 112, 114, 116, 118, 120:	FL5R200QNT 20 μ H (VB835000)
9. LC Filter	
EMI101~103:	DSS306-93F223Z1 (VD542700) 0.022
10. Quartz Crystal Unit	
X102:	AT-49 (VK409400) 24MHz
X103:	AF2138CG (VI552000) 12.288MHz
11. Lithium Battery	
B101:	CR2450-HE4 (VF913300)
12. Phone Jack	
JK102~107:	HLJ0521 MONO (LB202330) INDIVIDUAL OUTPUT 1-6, L/MONO, R
13. DIN Connector	
JK101:	$\times$ 3 YKF51-5046 (VI466400) MIDI IN/OUT/THRU

Notes)

Circuit Board :	AN [AN1/6] (VN576500) XK523D0
1. IC	
IC201, 202:	YM3029 (XF237A00) AFD0
IC203, 204:	PCM56P-Y (XH690A00) DAC
IC205:	NJM7805FA (XC719A00) REGULATOR +5V
IC206:	NJM7905FA (XD204A00) REGULATOR -5V
IC207~209, 214~216:	M5238P R610 (XJ748A00) OP AMP.
IC210, 211, 217, 220:	RC4558D-V (IG001390) OP AMP.
IC219:	NJM4556 (IG042500) OP AMP.
IC212, 213, 218:	not installed
2. Transistor	
Q201~206:	2SC2878 A, B (IC287820)
Q207:	2SA950 O, Y (IA095010)
3. Digital Transistor	
Q208:	DTC143XF (VA024600)
4. Diode	
D201~203:	1SS133, 1SS176 (VB941200)
D204, 205:	11ES4 (VB481900)
5. Resistor Array	
RA201:	EXB-F8E103J (HZ004540) 10K $\times$ 7
6. Trimmer Potentiometer	
VR201, 202:	B100K (VB593200) DAC adj.
7. Electrolytic Cap.	
C202, 203, 212, 213:	47.0 μ F 16.0V (UI537470)
C305:	10.0 μ F 35.0V (UI557100)
C306~309:	220.0 μ F 25.0V (VN811200)
C316, 317, 319:	100.0 μ F 25.0V (UI548100)
8. Electrolytic Cap.-BP	
C253~256, 271, 272, 287, 288, 299, 300:	10.0 μ F 16.0V (VB408900)
C297, 298:	47.0 μ F 16.0V (VB409000)
9. Semiconductive Cera. Cap.	
C201, 204, 205, 207~211, 214, 215, 221~224, 237~240, 261~264, 269, 270, 289~292, 312~315, 318:	0.10 μ F 25V Z (VC694800)
10. LC Filter	
EMI201:	DSS306-93F223Z1 (VD542700) 0.022
11. Coil	
L203, 204:	FL5R200QNT (VB835000) 20 μ
12. Jumper Wire	
C233~236, 241~244, 249~252:	Jumper Wire
R233~236:	Jumper Wire
13. Ferrite Core	
	HF60T/22/10/14 (VP516200)

Notes)

Circuit Board :	PH [AN4/6] (VN577800) XK523C0
1. Phone Jack	
JK501:	HLJ0521 (LB203090) PHONES

Notes)

Circuit Board :	VR [AN5/6] (VN577900) XK523C0
1. Rotary Pot.	
VR501:	A10K $\times$ 2 (VN303600) VOLUME

D JK
JK
JK
JK
JK,
L/
JK
R

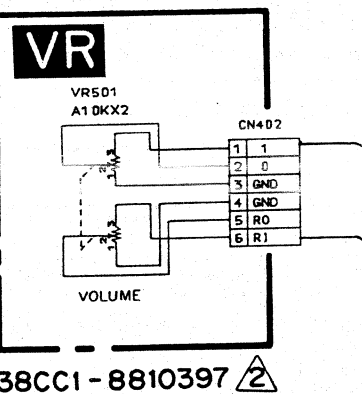
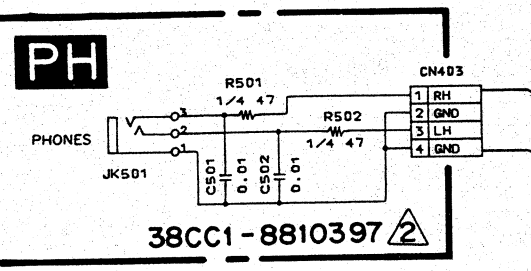
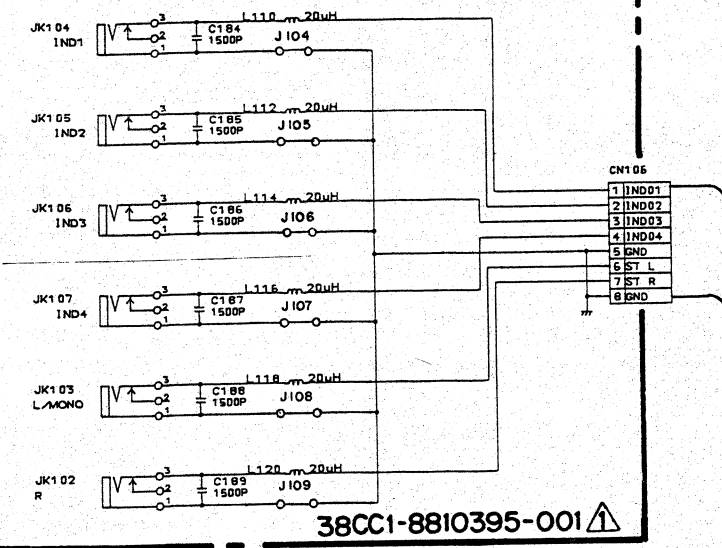
P PH

V

38C



DM 2/2

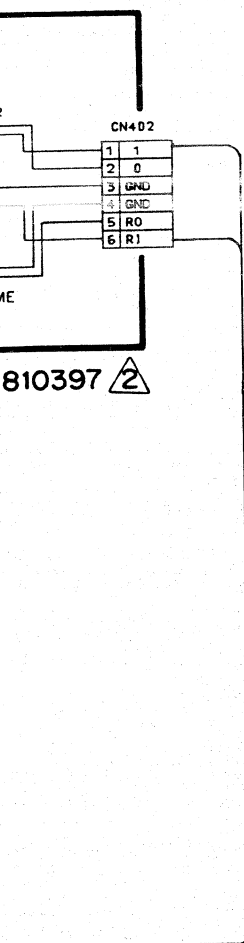
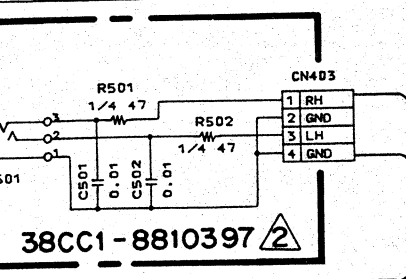
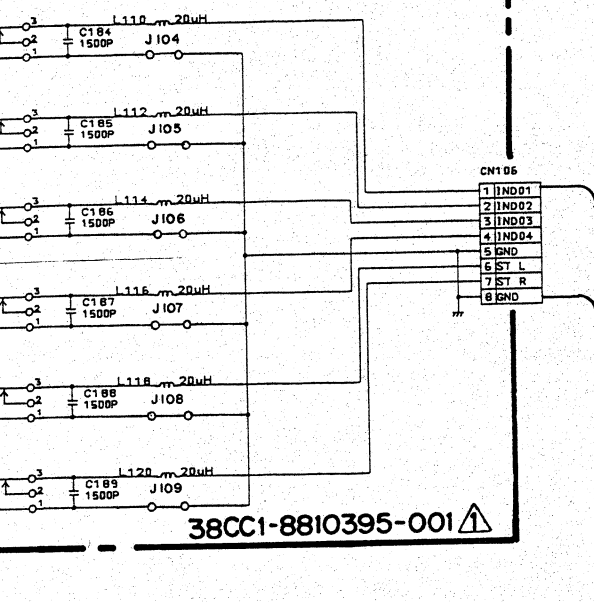


11. Lithium Battery B101: CR2450-HE4 (VF913300)
12. Phone Jack JK102 ~ 107: HLJ0521 MONO (LB202330) INDIVIDUAL OUTPUT 1-6, L/MONO, R
13. DIN Connector JK101: x 3 YKF51-5046 (VI466400) MIDI IN/OUT/THRU
14. Connector, IC Card CN109, 110: 264D-550P-28D8 (VH985300) WAVEFORM1, 2 (50P)

Notes)

Circuit Board : PS (VN140000) J
PS (VN140100) U, C
PS (VN140200) H, D, B

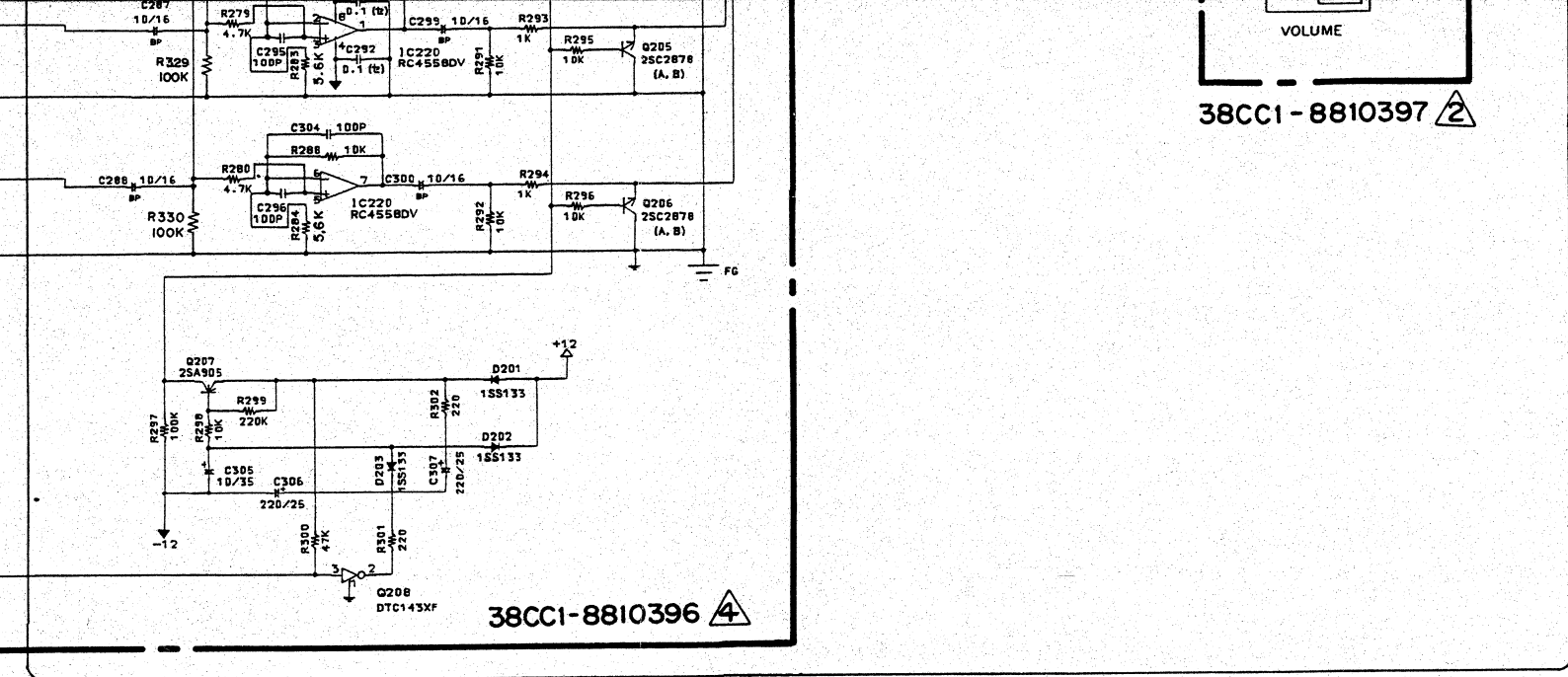
1. Metal Oxide Film Resistor
R 2: 6.8 3W (HX806740) J
R 2, 3: 6.8 3W (HX806740) H, D, B
2. Thermostat
R 2: A53K6R8J 6.8 5W (HX806790) U, C
3. Metal Oxide Film Resistor
R 6: 47K 2W (HX806870) J, U, C
100K 2W (HX806880) H, D, B
R 7: 0.82 2W (HX806770) J, U, C
2.20 2W (HX806890) H, D, B
R 8: 150K 2W (HX806550)
4. Carbon Resistor
R 1, 4: 560K 1/2W (J, U, C)
R 1, 4, 5: 560K 1/2W (H, D, B)
4. Metalized Capacitor
C 1, 4: 0.22μ 250V (FX801260)
5. Ceramic Capacitor
C 2, 3, 5, 6: 1000p 250V (FX801450)
C 7, 8, 9, 10: 2200p 250V (FX801460) H, D, B
C12: 0.01μ 250V (FX801470)
C22: 0.01μ 50V (FG744100)
6. Film Capacitor
C13, 14: 0.022μ 50V (FX801270)
7. Electrolytic Cap.
C11: 100μ 200V (FX801480) J, U, C
33μ 400V (FX801490) H, D, B
C15: 2200μ 10V (FX801400)
C16: 1000μ 10V (FX801500)
C17: 1μ 50V (FX801510)
C18, 20: 470μ 25V (FX801410)
C19, 21: 100μ 25V (FX801420)
8. FET
Q 1: 2SK1153 (IX803780) J, U, C, V
2SK1338 (IX806750) H, B
9. Transistor
Q 2: 2SC2655 O, Y (IC265500)
10. Trimmer Potentiometer
VR 1: B1K RVF08P (HT570540)
11. Diode Stack
DB 1: S1WB40 (VB845200) J, U, C
S1WB60 (VB845300) H, B
12. Diode
D 1: 10ELS6 (IX805850)
D 2: 1SS84 (IF001380)
D 3: F5KQ40 (IX806860)
D 4, 5: 10ELS2 (IX806760)
13. Zener Diode
ZD 1: HZ12B2 (IF003550)
ZD 2, 3: HZ24B2 (IX806730)
14. IC
IC 1: μPC1093J (IX801910) REGULATOR
IC 2: μPC78N12H(F) (IX806870) REGULATOR
IC 3: μPC79N12H(F) (IX806880) REGULATOR
15. Choke Coil
L 3: SC9H180K (GX803390)
16. Line Filter
L 1: LES050381FC (GX803520)
L 2: NFR5UA203A (GX803380)
17. EMI Filter
EMI 1: IFS206-F223ZA (GX803240)
18. Power Transformer
T 1: TUM048B (GX803530) J, U, C
TUM049B (GX803540) H, D, B
19. Photo Coupler
PC 1: PC817CD (IX806740) J, U, C, V



11. Lithium Battery B101: CR2450-HE4 (VF913300)
12. Phone Jack JK102 ~ 107: HLJ0521 MONO (LB202330) INDIVIDUAL OUTPUT 1-6, L/MONO, R
13. DIN Connector JK101: × 3 YKF51-5046 (VI466400) MIDI IN/OUT/THRU
14. Connector, IC Card CN109, 110: 264D-550P-28D8 (VH985300) WAVEFORM1, 2 (50P)

Notes)

- Circuit Board :
- PS (VN140000) J
PS (VN140100) U, C
PS (VN140200) H, D, B
1. Metal Oxide Film Resistor
R 2: 6.8 3W (HX806740) J
R 2, 3: 6.8 3W (HX806740) H, D, B
 2. Thermostat
R 2: A53K6R8J 6.8 5W (HX806790) U, C
 3. Metal Oxide Film Resistor
R 6: 47K 2W (HX806870) J, U, C
100K 2W (HX806880) H, D, B
R 7: 0.82 2W (HX806770) J, U, C
2.20 2W (HX806890) H, D, B
R 8: 150K 2W (HX806550)
 4. Carbon Resistor
R 1, 4: 560K 1/2W (J, U, C)
R 1, 4, 5: 560K 1/2W (H, D, B)
 4. Metalized Capacitor
C 1, 4: 0.22μ 250V (FX801260)
 5. Ceramic Capacitor
C 2, 3, 5, 6: 1000p 250V (FX801450)
C 7, 8, 9, 10: 2200p 250V (FX801460) H, D, B
C12: 0.01μ 250V (FX801470)
C22: 0.01μ 50V (FG744100)
 6. Film Capacitor
C13, 14: 0.022μ 50V (FX801270)
 7. Electrolytic Cap.
C11: 100μ 200V (FX801480) J, U, C
33μ 400V (FX801490) H, D, B
C15: 2200μ 10V (FX801400)
C16: 1000μ 10V (FX801500)
C17: 1μ 50V (FX801510)
C18, 20: 470μ 25V (FX801410)
C19, 21: 100μ 25V (FX801420)
 8. FET
Q 1: 2SK1153 (IX803780) J, U, C, V
2SK1338 (IX806750) H, B
 9. Transistor
Q 2: 2SC2655 O, Y (IC265500)
 10. Trimmer Potentiometer
VR 1: B1K RVF08P (HT570540)
 11. Diode Stack
DB 1: S1WB40 (VB845200) J, U, C
S1WB60 (VB845300) H, B
 12. Diode
D 1: 10ELS6 (IX805850)
D 2: 1SS84 (IF001380)
D 3: F5KQ40 (IX806860)
D 4, 5: 10ELS2 (IX806760)
 13. Zener Diode
ZD 1: HZ12B2 (IF003550)
ZD 2, 3: HZ24B2 (IX806730)
 14. IC
IC 1: μPC1093J (IX801910) REGULATOR
IC 2: μPC78N12H(F) (IX806870) REGULATOR
IC 3: μPC79N12H(F) (IX806880) REGULATOR
 15. Choke Coil
L 3: SC9H180K (GX803390)
 16. Line Filter
L 1: LES050381FC (GX803520)
L 2: NFR5UA203A (GX803380)
 17. EMI Filter
EMI 1: IFS206-F223ZA (GX803240)
 18. Power Transformer
T 1: TUM048B (GX803530) J, U, C
TUM049B (GX803540) H, D, B
 19. Photo Coupler
PC 1: PC817CD (IX806740) J, U, C, V
PC1705 (IX805820)



8. FET
Q 1: 2SK1153 (IX803780) J, U, C, V
Q 2: 2SK1338 (IX806750) H, B
9. Transistor
Q 2: 2SC2655 O, Y (IC265500)
10. Trimmer Potentiometer
VR 1: B1K RVF08P (HT570540)
11. Diode Stack
DB 1: S1WB40 (VB845200) J, U, C
S1WB60 (VB845300) H, B
12. Diode
D 1: 10ELS6 (IX805850)
D 2: 1SS84 (IF001380)
D 3: F5KQ40 (IX806860)
D 4, 5: 10ELS2 (IX806760)
13. Zener Diode
ZD 1: HZ12B2 (IF003550)
ZD 2, 3: HZ24B2 (IX806730)
14. IC
IC 1: μ PC1093J (IX801910) REGULATOR
IC 2: μ PC78N12H(F) (IX806870) REGULATOR
IC 3: μ PC79N12H(F) (IX806880) REGULATOR
15. Choke Coil
L 3: SC9H180K (GX803390)
16. Line Filter
L 1: LES050381FC (GX803520)
L 2: NFR5UA203A (GX803380)
17. EMI Filter
EMI 1: IFS206-F223ZA (GX803240)
18. Power Transformer
T 1: TUM048B (GX803530) J, U, C
TUM049B (GX803540) H, D, B
19. Photo Coupler
PC 1: PC817CD (IX806740) J, U, C, V
CNY17GF-2 (IX805930)
20. Fuse
F 1: 1.5A 250V (KX803390) J
ST4 2A (KX803400) U, C
218 1.25 (KX803270) H, D, B
21. Fuse Holder
PC-FH1 (LB201530) J, U, C, V

to AN - CN2

F

G

H

I

J

K

L

M

8. FET Q 1:	2SK1153 (IX803780) J, U, C, V 2SK1338 (IX806750) H, B
9. Transistor Q 2:	2SC2655 O, Y (IC265500)
10. Trimmer Potentiometer VR 1:	B1K RVF08P (HT570540)
11. Diode Stack DB 1:	S1WB40 (VB845200) J, U, C S1WB60 (VB845300) H, B
12. Diode D 1: D 2: D 3: D 4, 5:	10ELS6 (IX805850) 1SS84 (IF001380) F5KQ40 (IX806860) 10ELS2 (IX806760)
13. Zener Diode ZD 1: ZD 2, 3:	HZ12B2 (IF003550) HZ24B2 (IX806730)
14. IC IC 1: IC 2: IC 3:	μ PC1093J (IX801910) REGULATOR μ PC78N12H(F) (IX806870) REGULATOR μ PC79N12H(F) (IX806880) REGULATOR
15. Choke Coil L 3:	SC9H180K (GX803390)
16. Line Filter L 1: L 2:	LES050381FC (GX803520) NFR5UA203A (GX803380)
17. EMI Filter EMI 1:	IFS206-F223ZA (GX803240)
18. Power Transformer T 1:	TUM048B (GX803530) J, U, C TUM049B (GX803540) H, D, B
19. Photo Coupler PC 1:	PC817CD (IX806740) J, U, C, V CNY17GF-2 (IX805930)
20. Fuse F 1:	1.5A 250V (KX803390) J ST4 2A (KX803400) U, C 218 1.25 (KX803270) H, D, B
21. Fuse Holder	PC-FH1 (LB201530) J, U, C, V

tone GENERATOR

TG500

PARTS LIST

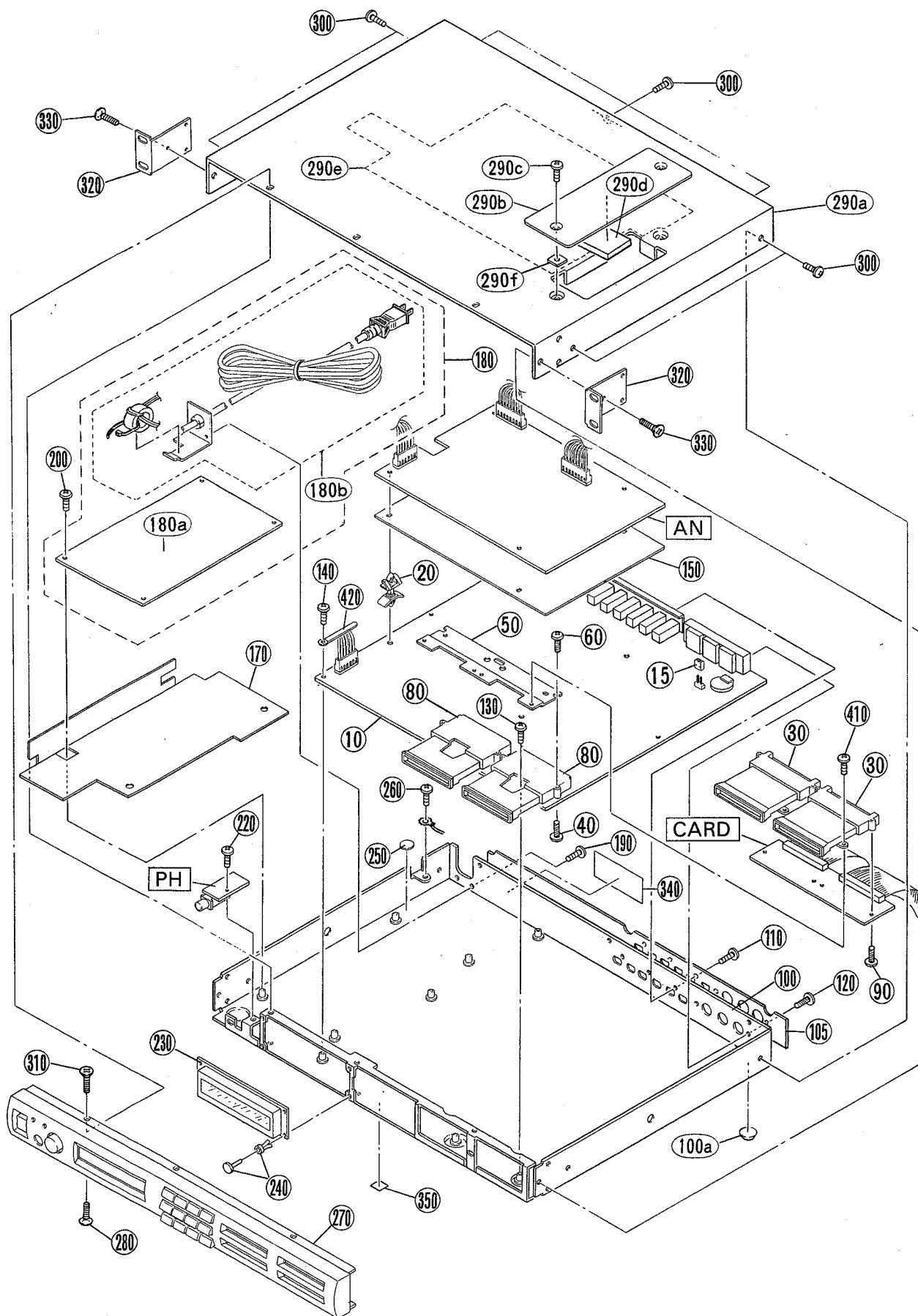
■ CONTENTS (目次)

OVERALL ASSEMBLY (総組立).....	1
AC CORD ASSEMBLY (ACコード Ass'y)	3
FRONT PANEL ASSEMBLY (フロントパネル Ass'y).....	4
ELECTRICAL PARTS (電気部品).....	5
CONNECTOR ASSEMBLY (束線)	8

Note) DESTINATION ABBREVIATIONS

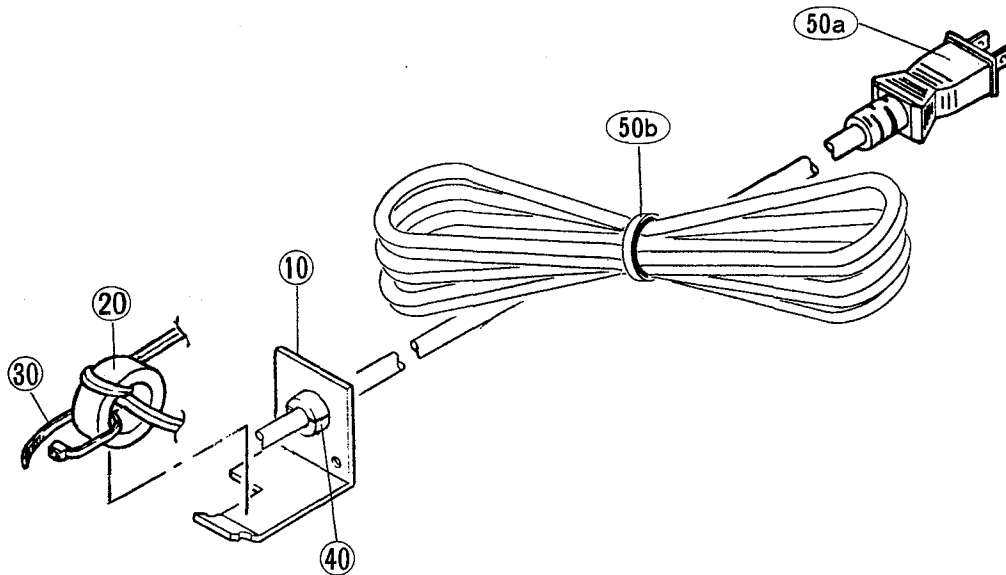
J : Japanese model	A : Australian model
U : U.S.A. model	E : European model
C : Canadian model	D : German model
X : General model	B : British model
M : South African model	I : Indonesian model
H : North European model	

OVERALL ASSEMBLY (総組立)



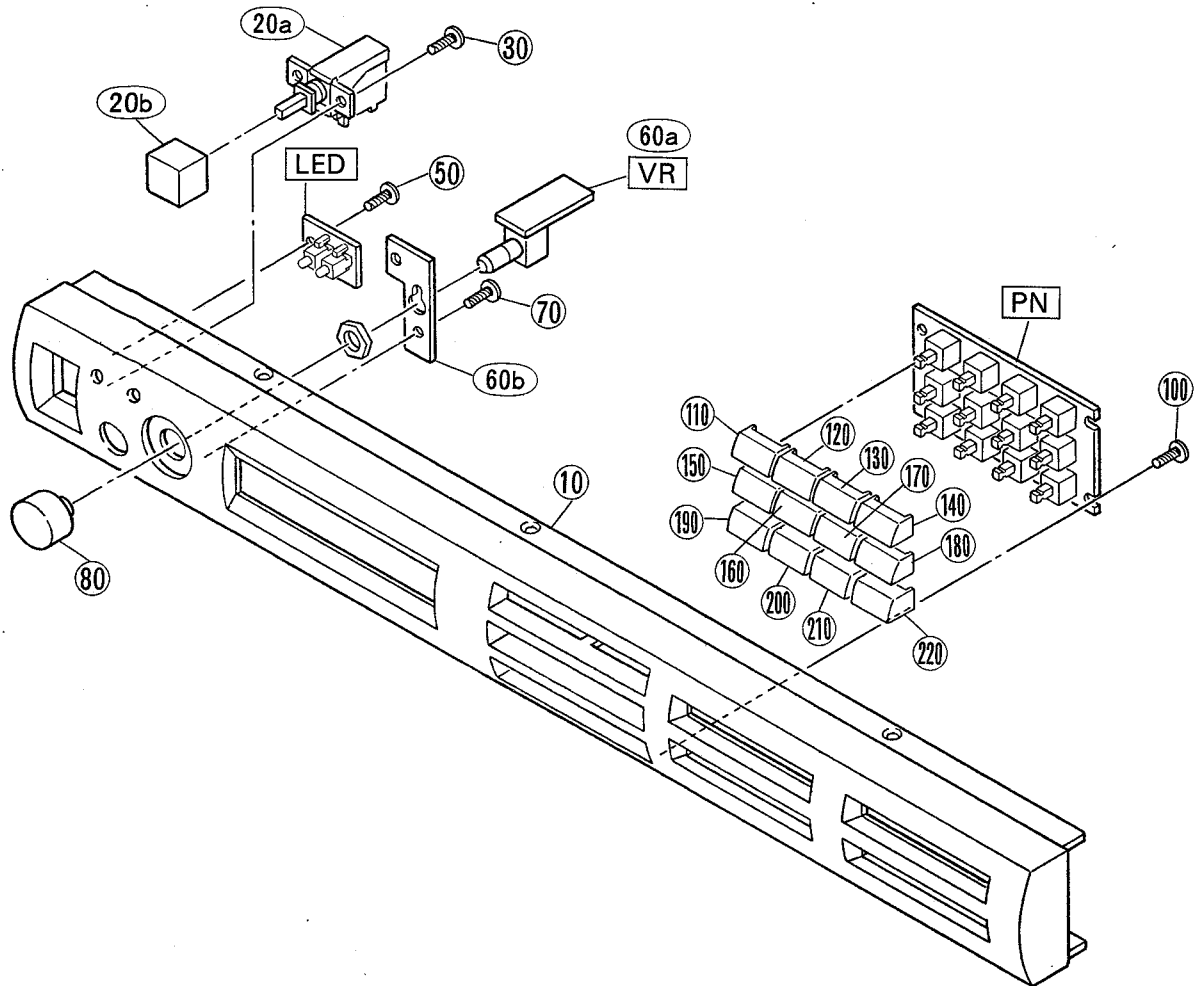
Ref. No.	Part No.	Description	部 品 名	Remarks	ランク
		<OVERALL ASSEMBLY>			
* 10	VN269100	Circuit Board	DM	＜総組立＞ DMシート	TG500
* 15	VG617000	Jumper Socket		ジャンパーソケット	
* 20	VN123200	Spacer	FGS-8S	スパーサー	4pcs
* 30	VI616100	Card Guide	T	カードガイド T	2pcs
					03
* 40	EP630290	Bind Head Tapping Screw-P	3.0X6 FCM3BL	+ バインド P タイ	4pcs
* 50	VN056500	Angle Bracket, Card		カードアングル	
* 60	EP630290	Bind Head Tapping Screw-P	3.0X6 FCM3BL	+ バインド P タイ	2pcs
* 80	VI616200	Card Guide	B	カードガイド B	2pcs
* 90	EP630290	Bind Head Tapping Screw-P	3.0X6 FCM3BL	+ バインド P タイ	4pcs
					03
* 100	VN299700	Bottom Assembly		ボトム Ass'y	
* 100a	CB037120	Foot		スベリ座	4pcs
* 110	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	3pcs
* 120	EP630290	Bind Head Tapping Screw-P	3.0X6 FCM3BL	+ バインド P タイ	2pcs
* 130	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	2pcs
					01
* 140	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	4pcs
* 150	VN268900	Shield Sheet		シールドシート	
* 170	VP962300	Insulation Sheet	PS	P S 絶縁シート	
* 180	--	Power Supply Assembly		電源 Ass'y	J (VN29990)
* 180	--	Power Supply Assembly		電源 Ass'y	U (VN30000)
* 180	--	Power Supply Assembly		電源 Ass'y	C (VN30010)
* 180	--	Power Supply Assembly		電源 Ass'y	H,D (VN30030)
* 180	--	Power Supply Assembly		電源 Ass'y	A (VN30050)
* 180a	VN140000	Circuit Board	PS	P S シート	B (VN30060)
* 180a	VN140100	Circuit Board	PS	P S シート	J
* 180a	VN140200	Circuit Board	PS	P S シート	U,C
* 180b	VP274700	AC Cord Assembly		ACコード Ass'y	H,D,A,B
* 180b	VP274800	AC Cord Assembly		ACコード Ass'y	J
* 180b	VP274900	AC Cord Assembly		ACコード Ass'y	U
* 180b	VP275100	AC Cord Assembly		ACコード Ass'y	C
* 180b	VP275300	AC Cord Assembly		ACコード Ass'y	H,D
* 180b	VP275400	AC Cord Assembly		ACコード Ass'y	A
* 190	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	B
* 200	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	2pcs
					4pcs
					01
* 220	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	1pc.
* 230	VN303200	LCD Assembly		LCD Ass'y	
* 230a	--	LCD	DMC50149NYULYB	液晶ディスプレイ	(VN27040)
* 230b	--	Flat Cable	15P 170L	液束線 #28	(VN27010)
* 240	CB835650	Plastic Rivet	NRP-242	プラスチックリベット	2pcs
					01
* 250	--	Earth Mark		アースマーク	
* 260	EP640180	Bind Head Tapping Screw-C	4.0X8 FCM3BL	+ バインド C タイ	H,D,A (CA06069)
* 270	--	Front Panel Assembly		フロントパネル Ass'y	H,D,A 1pc.
* 280	EP630420	Flat Head Tapping Screw-C	3.0X6 FCM3BL	+ 皿 C タイ	(VN29950)
* 290	--	Top Cover Assembly		トップカバー Ass'y	3pcs
					(VN29940)
* 290a	VN056000	Top Cover		トップカバー	
* 290b	VN295800	Cover		蓋	
* 290c	EP630240	Bind Head Tapping Screw-C	3.0X6 ZMC2BL	+ バインド C タイ	2pcs
* 290d	VP273400	RAM Card Holder		R A M カード押さえ	
* 290e	VN944800	Insulation Sheet, AN		A N 絶縁シート	
* 300	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	7pcs
* 310	EP630420	Flat Head Tapping Screw-C	3.0X6 FCM3BL	+ 皿 C タイ	3pcs
* 320	VN056400	Side Angle Bracket		サイドアングル	
* 330	EP630430	Flat Head Tapping Screw-C	3.0X8 FCM3BL	+ 皿 C タイ	6pcs
* 340	--	Name Plate		銘板	
* 350	--	Graphic Mark	MXK-5 UL	グラフィックマーク	U (VB95140)
* 360	--	Cable	FHCUIJ UL 62mm	ケーブル	2pcs (VI46680)
* 370	--	Connector Assembly	6P 230L	束線 #24	(VN26980)
* 380	--	Connector Assembly	8P 180L	束線 #28	(VN26990)
* 390	--	Connector Assembly	9P 110L	束線 #28	(VN27000)
* 400	--	Connector Assembly	6P 80L	束線 #22	(VN27020)
* 410	EP630300	Bind Head Tapping Screw-C	3.0X6 FCM3BL	+ バインド C タイ	2pcs
* 420	--	Cord Binder	S-14B	束線止め	
	VN576500	Circuit Board	AN	A N シート	AN1/6
	VN578000	Circuit Board	CARD	C A R D シート	AN3/6
	VN577800	Circuit Board	PH	P H シート	AN4/6
		<ACCESSORIES>		<付属品>	
	VI808100	Plug Cover		プラグカバー	
	--	MIDI Cable	2P DIN-DIN	M I D I ケーブル	(VB17770)

■ AC CORD ASSEMBLY (ACコード Ass'y)



Ref. No.	Part No.	Description	部品名	Remarks	ランク
		<AC CORD ASSEMBLY>	<ACコード Ass'y>		
	VP274700	AC Cord Assembly	ACコード Ass'y	J	
	VP274800	AC Cord Assembly	ACコード Ass'y	U	
	VP274900	AC Cord Assembly	ACコード Ass'y	C	
	VP275100	AC Cord Assembly	ACコード Ass'y	H, D	
	VP275300	AC Cord Assembly	ACコード Ass'y	A	
	VP275400	AC Cord Assembly	ACコード Ass'y	B	
10	VN056600	AC Panel	ACパネル	J	
10	VN056700	AC Panel	ACパネル	U	
10	VN056800	AC Panel	ACパネル	C	
10	VN056900	AC Panel	ACパネル	H, D, A, B	
20	VC362700	Ferrite Core	フェライトコア		04
30	CB069250	Cord Binder	フインシュロックタイ		01
40	CB811230	Cord Strain Relief	コードストッパー	U	02
40	CB806850	Cord Strain Relief	コードストッパー	C	02
40	CB032840	Cord Strain Relief	コードストッパー	H, D, A	01
40	CB072750	Cord Strain Relief	コードストッパー	B	01
50	--	Connector Assembly	線材キット		
50a	VD279200	AC Cord	J 7A 2.5m	電源コード	04
50a	VD279400	AC Cord	UC 10A 2.5m	電源コード	06
50a	VD279500	AC Cord	UC 10A 2.5m	電源コード	07
50a	VD279800	AC Cord	E 6A 2.5m	電源コード	08
50a	VD279700	AC Cord	A 7.5A 2.5m	電源コード	06
50a	VH890400	AC Cord	B 6A 2.5m	電源コード	08
60	--	Cord Binder	L=150	ビニタイ	(0484112)

■ FRONT PANEL ASSEMBLY (フロントパネルAss'y)



Ref. No.	Part No.	Description	部品名	Remarks	ランク
* 10	VN062400	<FRONT PANEL ASSEMBLY> Front Panel	<フロントパネルAss'y> フロントパネル	TG500	11
20	--	Power Switch Assembly	電源スイッチ Ass'y	(VN30330)	03
20a	VF997600	Power Switch	パワースイッチ		01
20b	CB812380	Push Button	押しボタン		
30	EP630290	Bind Head Tapping Screw-P	+ バインド P タイト	2pcs	01
50	EP630290	Bind Head Tapping Screw-P	+ バインド P タイト	1pc.	01
60	--	VR Assembly	VR シート Ass'y	(VN31270)	
* 60a	VN577900	Circuit Board	VR シート	AN5/6	03
* 60b	VN056200	Angle Bracket, VR	VR アングル		
70	EP630290	Bind Head Tapping Screw-P	+ バインド P タイト	2pcs	01
80	VF456200	Knob, RVR	R VR ツマミ	1pc.	01
100	EP630290	Bind Head Tapping Screw-P	+ バインド P タイト	4pcs	01
* 110	VN301100	Switch Knob, A1	SW ツマミ A 1		04
* 120	VN301300	Switch Knob, A2	SW ツマミ A 2		04
* 130	VN301400	Switch Knob, A3	SW ツマミ A 3		04
* 140	VN301500	Switch Knob, A4	SW ツマミ A 4		04
* 150	VN312800	Switch Knob, B1	SW ツマミ B 1		04
* 160	VN312900	Switch Knob, B2	SW ツマミ B 2		04
* 170	VN313000	Switch Knob, B3	SW ツマミ B 3		04
* 180	VN313100	Switch Knob, B4	SW ツマミ B 4		04
* 190	VN313200	Switch Knob, C1	SW ツマミ C 1		04
* 200	VN313300	Switch Knob, C2	SW ツマミ C 2		04
* 210	VN313400	Switch Knob, C3	SW ツマミ C 3		04
* 220	VN313500	Switch Knob, C4	SW ツマミ C 4		04
*	VN577700	Circuit Board	PN シート	AN2/6	
*	VN578100	Circuit Board	LED シート	AN6/6	

*New Parts (新規部品)

ランク : Japan only

ELECTRICAL PARTS (電気部品)

Ref. No.	Part No.	Description	部 品 名	Remarks	ランク
		<ELECTRICAL PARTS>	<電 気 部 品>	TG500	
	VN269100	Circuit Board	D M シー ト	TG500	
	VN576500	Circuit Board	A N シー ト	AN1/6	
	VN577700	Circuit Board	P N シー ト	AN2/6	
	VN578000	Circuit Board	C A R D シー ト	AN3/6	
	VN577800	Circuit Board	P H シー ト	AN4/6	
	VN577900	Circuit Board	V R シー ト	AN5/6	
	VN578100	Circuit Board	L E D シー ト	AN6/6	
	VN140000	Circuit Board	P S シー ト	J	18
	VN140100	Circuit Board	P S シー ト	U.C	18
	VN140200	Circuit Board	P S シー ト	H.D.A.B	18
	VN269100	Circuit Board	D M シー ト		
	XH970A00	IC	I C	RESET	04
	IR036500	IC	I C	BUFFER	03
	IR406600	IC	I C	ANALOG SW	03
	XI405A00	IC	I C	TRANSCEIVER	05
	XL242A00	IC	I C	TRANSCEIVER	03
	XL682A00	IC	I C	CPU (MAIN)	
	XL681A00	IC	I C	CPU (VOICE A)	
	XL717A00	IC	I C	CPU (VOICE B)	
	XK262A00	IC	I C	GATE ARRAY (GA1)	09
	XK263A00	IC	I C	GATE ARRAY (GA2)	07
	XK264B00	IC	I C	GATE ARRAY (GA3)	09
	XI021A00	IC	I C	PSRAM 256K	08
	XK810A00	IC	I C	SRAM 256K	14
	XK829A00	IC	I C	SRAM 256K	
	XK845A00	IC	I C	EPROM 4M	
	XK846A00	IC	I C	EPROM 16M	
	XK847A00	IC	I C	EPROM 16M	
	XK848A00	IC	I C	EPROM 16M	
	XK849A00	IC	I C	EPROM 16M	
	XI816A00	IC	I C	DSPN	13
	XJ825A00	IC	I C	MIX-P	07
	XK817A00	IC	I C	M3B	18
	XK830A00	IC	I C	SRAM 256K	14
	XK831A00	IC	I C	SRAM 256K	14
	VD473200	Photo Coupler	フ ォ ト カ プ ラ		05
	VB941200	Diode	ダイ オード		01
	HZ004540	Resistor Array	抵 抗 ア レ イ		01
	VE443500	Resistor Array	抵 抗 ア レ イ		01
	VE443900	Resistor Array	抵 抗 ア レ イ		01
	VE444100	Resistor Array	抵 抗 ア レ イ		01
	VE445200	Resistor Array	抵 抗 ア レ イ		01
	VJ252800	Resistor Array	抵 抗 ア レ イ		01
	VN245500	Resistor Array	抵 抗 ア レ イ		01
	UJ837100	Electrolytic Cap.	ケ ミ コ ン		01
	UI737100	Electrolytic Cap.	ケ ミ コ ン		01
	UJ837220	Electrolytic Cap.	ケ ミ コ ン		01
	UJ838100	Electrolytic Cap.	ケ ミ コ ン		01
	UI538100	Electrolytic Cap.	ケ ミ コ ン		01
	UJ838220	Electrolytic Cap.	ケ ミ コ ン		01
	FP736470	Tantalum Capacitor	タ ン タ ル コ ン		01
	VC694800	Semiconductive Cera. Cap.	半 導 体 セ ラ コ ン		01
	VB835000	Coil	コ イ ル		01
	VD542700	LC Filter	L C フ ィ ル ター		01
	V1552000	Quartz Crystal Unit	水 晶 振 動 子	12.288MHz	03
	VK409400	Quartz Crystal Unit	水 晶 振 動 子	24MHz	03
	VF913300	Lithium Battery	リ チ ウ ム 電 池		05
	LB202330	Phone Jack	ホ ー ン ジャ ッ ク	OUTPUT 1-6,L,R	02
	VI466400	DIN Connector	複 合 コ ネ ク タ	MIDI IN/OUT/THR	04
	VH985300	Connector, IC Card	I C カード用 コ ネ ク	WAVEFORM2,3(50P)	08
	LB918060	Base Post Connector	ベースポスト		01
	VB389900	Base Post Connector	コネクタベースポスト		01
	VB390300	Base Post Connector	コネクタベースポスト		01
	VB390400	Base Post Connector	コネクタベースポスト		01
	VB390500	Base Post Connector	コネクタベースポスト		03
	--	Base Post Connector	コネクタベースポスト	(VF28330)	
	--	Jumper Header	コネクタベースポスト	(VG51830)	
	--	Mini Flex Connector	ミニフレックス	(VI46660)	
	--	FX2 Connector	FX2 コネクタ	(VN24270)	
	VI622400	IC Socket	I C ソケット		06
	--	IC Socket	I C ソケット	(VJ53280)	
	--	IC Socket	I C ソケット	(VK86310)	
	--	IC Socket	I C ソケット	(VL88580)	
	--	Jack Holder	J K アングル	(VN24390)	
	VN576500	Circuit Board	A N シー ト	AN1/6	
	VN577700	Circuit Board	P N シー ト	AN2/6	

Ref. No.	Part No.	Description	部 品 名	Remarks	ランク
	VN578000	Circuit Board	CARD	CARD シート	AN3/8
	VN577800	Circuit Board	PH	PH シート	AN4/8
	VN577900	Circuit Board	VR	VR シート	AN5/8
	VN578100	Circuit Board	LED	LED シート	AN6/8
	IG001390	IC	RC4558D-V	OP AMP	03
	IG042500	IC	NJM4556	OP AMP	04
	XJ748A00	IC	M5238P R610	OP AMP	03
	XC719A00	IC	NJM7805FA	REGULATOR +5V	02
	XD204A00	IC	NJM7905FA	REGULATOR -5V	02
	XF237A00	IC	YM3029	AFDO	09
	XH690A00	IC	PCM56P-Y	DAC	07
	IA095010	Transistor	2SA950 O,Y	トランジスタ	01
	IC287820	Transistor	2SC2878 A,B	トランジスタ	01
	VA024600	Digital Transistor	DTC143XF	デジタルトランジスタ	01
	VB481900	Diode	11ES4	ダイオード	01
	VB941200	Diode	1SS133,1SS176	ダイオード	01
	VG197400	LED	GL3HD18 RE	LED	MIDI,EDIT
	HZ004540	Resistor Array	EXB-F8E103J	抵抗アレイ	01
	VB593200	Trimmer Potentiometer	B100K	半固定抵抗	DAC adJ.
	VN303600	Rotary Pot.	A10Kx2	二連ロータリーVR	VOLUME
	UI537470	Electrolytic Cap.	47.00 16.0V	ケミコン	01
	UI548100	Electrolytic Cap.	100.00 25.0V	ケミコン	
	VN811200	Electrolytic Cap.	220.00 25.0V	ケミコン	
	UI557100	Electrolytic Cap.	10.00 35.0V	ケミコン	
	VB408900	Electrolytic Cap.-BP	10.00 16.0V	BPケミコン	01
	VB409000	Electrolytic Cap.-BP	47.00 16.0V	BPケミコン	
	VC694800	Semiconductive Cera. Cap.	0.1000 25V Z	半導体セラコン	01
	VD542700	LC Filter	DSS306-93F223Z1	LC フィルター	01
	VB835000	Coil	FL5R200NT 20u	コイル	01
	VP516200	Ferrite Core	HF60T/22/10/14	フェライトコア	03
	KA906550	Push Switch	KEC10901	プッシュスイッチ	12pcs
	LB203090	Phone Jack	HLJ0521	ホンジャック	PHNES
	VF821100	Connector, IC Card	IC3A-38PS-1.27D	ICカード用コネクタ	WAVE1, DATA(38P)
	VB390000	Base Post Connector	PH-4P TE	コネクタベースポスト	06
	VB390200	Base Post Connector	PH-6P TE	コネクタベースポスト	01
	VB390300	Base Post Connector	PH-7P TE	コネクタベースポスト	01
	VB390400	Base Post Connector	PH-8P TE	コネクタベースポスト	01
	VB390500	Base Post Connector	PH-9P TE	コネクタベースポスト	03
	--	Mini Flex Connector	HLEM38R-1 38P	ミニフレックス	(VI46670)
	--	Connector Assembly	7P 400L	束線#28	(VN26900)
	--	Connector Assembly	3P 520L	束線#28	(VN26950)
	--	Connector Assembly	6P 230L	束線#28	(VN26960)
	--	Connector Assembly	4P 240L	束線#28	(VN26970)
	VG742300	LED Spacer	C	LEDスペーサーC	2pcs
	CB069250	Cord Binder	BK-1	インシュロックタイ	01
	VN140000	Circuit Board	PS	PS シート	J
	VN140100	Circuit Board	PS	PS シート	U,C
	VN140200	Circuit Board	PS	PS シート	H,D,A,B
	HX806740	Metal Oxide Film Resistor	6.8 3W	耐ラッシュ酸化金抵抗	J,H,D,B
	HX806790	Thermostat	A53K6R8J 6.8 5W	サーモスタット	U,C
	HX806870	Metal Oxide Film Resistor	47K 2W	酸化金属被膜抵抗	J,U,C
	HX806880	Metal Oxide Film Resistor	100K 2W	酸化金属被膜抵抗	H,D,B
	HX806770	Metal Oxide Film Resistor	0.82 2W	酸化金属被膜抵抗	J,U,C
	HX806890	Metal Oxide Film Resistor	2.20 2W	酸化金属被膜抵抗	H,D,B
	HX806550	Metal Oxide Film Resistor	150K 2W	酸化金属被膜抵抗	
	FX801260	Metalized Capacitor	0.22u 250V	メタライズドコン	01
	FX801450	Ceramic Capacitor	1000p 250V	セラコン	03
	FX801460	Ceramic Capacitor	2200p 250V	セラコン	H,D,B
	FX801470	Ceramic Capacitor	0.01u 250V	セラコン	
	FG744100	Ceramic Capacitor	0.01u 50V	セラコン	01
	FX801270	Film Capacitor	0.022u 50V	フィルムコン	01
	FX801480	Electrolytic Cap.	100u 200V	ケミコン	J,U,C
	FX801490	Electrolytic Cap.	33u 400V	ケミコン	H,D,B
	FX801400	Electrolytic Cap.	2200u 10V	ケミコン	
	FX801500	Electrolytic Cap.	1000u 10V	ケミコン	
	FX801510	Electrolytic Cap.	1u 50V	ケミコン	
	FX801410	Electrolytic Cap.	470u 25V	ケミコン	
	FX801420	Electrolytic Cap.	100u 25V	ケミコン	
	IX803780	FET	2SK1153	FET	J,U,C,V
	IX806750	FET	2SK1338	FET	H,B
	IC265500	Transistor	2SC2655 O,Y	トランジスタ	01
	HT570540	Trimmer Potentiometer	B1K RVF08P	半固定抵抗	02
	VB845200	Diode Stack	S1WB40	ダイオードスタック	J,U,C
	VB845300	Diode Stack	S1WB60	ダイオードスタック	H,B
	IX805850	Diode	10ELS6	ダイオード	02
	IF001380	Diode	1SS84	ダイオード	01
	IX806860	Diode	F5KQ40	ダイオード	
	IX806760	Diode	10ELS2	ダイオード	01

*New Parts (新規部品)

ランク: Japan only

[illegible]

CONNECTOR ASSEMBLY (束線)

Ref. No.	Part No.	Description	部 品 名	Remarks	ランク
	-- VB936800 VB304700	Connector Assembly Connector Contact Connector Housing	6P 230L SPH-002T-P0.5S PH-6P	束線 # 2 4 コンタクト コネクタハウジング	TG500 (VN26980)
	-- VB936800 VB938400	Connector Assembly Connector Contact Connector Housing	8P 180L SPH-002T-P0.5S PH-8P	束線 # 2 8 コンタクト コネクタハウジング	(VN26990)
	-- VB936800	Connector Assembly Connector Contact Connector Housing	9P 70L SPH-002T-P0.5S PH-9P	束線 # 2 8 コンタクト コネクタハウジング	(VN27000)
	-- LB101130 LB009060	Connector Assembly Connector Pin Connector Housing	6P 80L SXH-001T-P0.6 XH-6P	束線 # 2 2 圧着端子 コネクタハウジング	(VN27020)
	-- LB101380 VB936800	Connector Assembly Connector Pin Connector Contact	15P 170L SAN-002T-0.8A SPH-002T-P0.5S	束線 # 2 8 圧着端子 コンタクト	(VN27010)
	-- --	Board In Connector Connector Housing	SAN-15P PH-15P	ボードインコネクタ コネクタハウジング	(LB92415)
	-- LB101380 VB936800	Connector Assembly Connector Pin Connector Contact	7P 400L SAN-002T-0.8A SPH-002T-P0.5S	束線 # 2 8 圧着端子 コンタクト	(VN26900)
	-- VB938300	Board In Connector Connector Housing	SAN-7P PH-7P	ボードインコネクタ コネクタハウジング	(LB92407)
	-- LB101380 VB936800	Connector Assembly Connector Pin Connector Contact	3P 520L SAN-002T-0.8A SPH-002T-P0.5S	束線 # 2 8 圧着端子 コンタクト	(VN26950)
	-- -- --	Board In Connector Connector Housing	SAN-3P PH-3P	ボードインコネクタ コネクタハウジング	(LB92403)
	-- LB101380 VB936800	Connector Assembly Connector Pin Connector Contact	6P 230L SAN-002T-0.8A SPH-002T-P0.5S	束線 # 2 8 圧着端子 コンタクト	(VN26960)
	-- -- VB938300	Board In Connector Connector Housing	SAN-6P PH-7P	ボードインコネクタ コネクタハウジング	(LB92406)
	-- LB101380 VB936800	Connector Assembly Connector Pin Connector Contact	4P 240L SAN-002T-0.8A SPH-002T-P0.5S	束線 # 2 8 圧着端子 コンタクト	(VN26970)
	-- -- VB304500	Board In Connector Connector Housing	SAN-4P PH-4P	ボードインコネクタ コネクタハウジング	(LB92404)
	-- LB101710 LB015030	Connector Assembly Connector Pin Connector Housing	3P 230L SVH-21T-P1.1 VH-3P	束線 # 2 0 圧着端子 ハウジング	(VN27030)